

# 디지털 필터를 이용한 Push Button 受信器 設計

申東珍·金絡龜·柳江洙·李京俊 / 信號處理開發室

## [要 約]

현재의 TDX-1에서 사용되는 푸쉬버튼 수신기는 애널로그형으로 TDM 방식의 디지털 교환기인 TDX-1에는 적합치 못하며 애널로그방식의 푸쉬버튼 수신기는 채널당 한 회로가 필요하게 되어 32채널 수용시 경제성 및 회로 팩 부피에서 불리한 입장이다. 따라서 본고에서는 디지털화 추세에 따라 디지털 필터 방식에 의한 디지털 푸쉬버튼 수신기를 구성하여 채널을 다중화할 수 있으며, 이에 따라 애널로그 방식보다 경제성 및 집적도가 향상되며 안정도가 높은 디지털 푸쉬버튼 수신기를 구성하는 방법을 제시하였다.

## I. 概 要

푸쉬버튼 수신기는 DTMF (Dual Tone Multi-Frequency) 가입자로부터 2개의 단일 주파수로 합성된 tone의 디지털을 수신하여 해당 디지털 부호를 판별해주는 장치로서 DTMF 신호방식은 회전식 다이얼 신호방식에 비하여 신속성 및 정확성을 높여 가입자에게 편리한 서비스를

를 제공해 준다.

TDX-1에 사용되는 푸쉬버튼 수신기는 8채널을 수용하고 있는 회로팩인 PBRB (Push Button Receiver Board) 4매로 32채널을 수용하고 있으며 애널로그 필터 방식을 사용하여 각 채널마다 한 회로의 푸쉬버튼 수신기가 필요하다. 애널로그 필터방식을 사용함에 따라 PCM MF 신호를 D/A 변환하는 과정이 필요하며, 또한 푸쉬버튼 수신기 회로의 다중화는 실현이 불가능하였다. 따라서 디지털 푸쉬버튼 수신기의 적용은 불가피해지며 이에 따라 다중화 개념을 적용할 수 있어 회로팩 수량의 축소 및 경제성 향상, 그리고 푸쉬버튼 수신기의 신뢰도를 향상시킬 수 있다.

본고에서는 디지털 푸쉬버튼 수신기를 설계함에 있어서 여러가지 방법을 비교 검토하고, 디지털 필터링 방식의 수신기를 설계하여 TDX시스템에 적용하는데 그 목적이 있다.

H/W 구성은 NEC uPD 7720 Digital Signal Processor (DSP) 및 범용 TTL 소자를 사용하여 실현 가능하며, 1칩의 uPD 7720 DSP로서 4채널 이상의 푸쉬버튼 수신기 회로를 수용해 줄 수 있어 팩킹 밀도를 향상시킬 수 있다.

## II. 디지털 푸쉬버튼 수신기 설계 조건

가입자 신호 방식으로서 DTMF를 이용한 A C 신호방식의 가장 기본적인 목적은, 사용자로 하여금 신속 정확하게 디지털 신호를 보내 편리함을 도모하고자 하는 것으로서 사용 주파수는 교환기에서 사용되는 전송주파수 대역 내에 있어야 한다.

흔히 수신기는 DTMF 신호를 송출 하기전에 음성 혹은 각종 잡음에 노출되어 있으므로 이로 인한 오동작을 배제해야 한다. 따라서 여러가지 보호대책이 가해져야 하며, 그 방법으로서 2개의 혼합 주파수를 사용하게 되고, 신호의 충분한 duration 및 적절한 detection level 이 결정되어진다.

사용하는 주파수는 음성 신호에 대해 immunity를 주기 위하여 음성신호의 주파수 분포를 고려하여 가장 digit simulation에 영향이 적은 것으로 선정하며, window 다이어그램을 통하여 음성신호의 harmonic relationship을 피해 각 디지털의 frequency pair를 결정해 준다.

이렇게 해서 CCITT에 권고되어진 수신기 조건은 <表 1>과 같다.

1. Nominal Freq.	
i) Low Group Freq.	697, 770, 852, 941 (Hz)
ii) High Group Freq.	1209, 1336, 1477, 1633 (Hz)
2. Allowable Freq. Deviation	±2.0%
3. Unallowable Freq. Deviation	±2.8%
4. Allowable Signal Level	-3~-24dBm
5. Unallowable Signal Level	≤-29dBm
6. Allowable Level Difference between two tones	
i) nominal freq.	≤15dB
ii) ±2.0% deviated freq.	≤5dB
7. Response Time	24~40ms

<表 1> 수신기 조건

## III. 푸쉬버튼 수신기의 구성

DTMF 신호는 앞장에서와 같이 high group 주파수 4개와 low group 주파수 4개로 구성되어 있으므로 총 16가지의 디지털을 수용할 수 있으며, 4비트의 binary code로 표현되어질 수

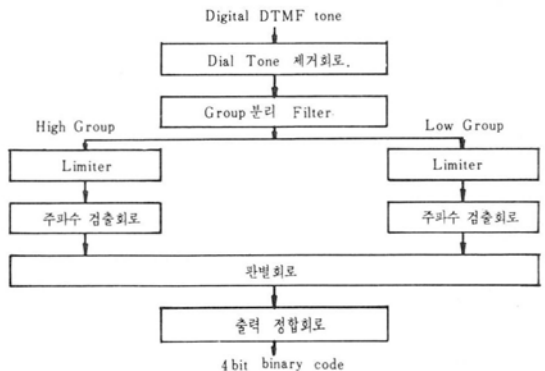
있다. 따라서 수신기는 디지털 DTMF 신호를 수신하여 4비트의 binary code로 분석하여 control processor에 보고하는 형태로 기능이 이루어지며, 이러한 기능을 위하여 다음과 같은 4가지의 기본 구조가 필요하다.

- 1) 2개의 주파수군 분리 필터.
- 2) 신호 진폭을 균일화 시켜주는 리미터
- 3) 각 group 내에 속해 있는 주파수를 분리해 내는 주파수 검출 회로.
- 4) 판별 회로 및 출력 정합회로.

이러한 조건을 만족시켜주는 수신기의 실현 방법은 여러가지가 있으나 대표적으로 디지털 필터 방법, Discrete Fourier Transform(DFT)을 이용하는 방법, Fast Fourier Transform(FFT)을 이용하는 방법 및 counter를 이용하는 방법 등이 있다. 특히 디지털 필터 및 counter를 이용하는 방법이 주로 사용되어지며, 디지털 필터 방법은 기존의 체계화된 애널로그 필터 이론에서 출발하여 디지털 필터로 변환해줌으로써 애널로그 필터에서 실현된 performance를 그대로 실현할 수 있는 장점이 있다. 또한 counter 방법은 군 분리필터 및 리미터 출력을 받아들여 단일 구형파를 계수하여 주파수를 판별해 주는 방식으로서 H/W 구성이 간단하며 매우 우수한 performance를 가지나 음성 신호에 대한 digit simulation 방지회로가 추가로 부가되어야 한다.

따라서 본고에서는 여러 시스템에서 일반적으로 사용되어지는 디지털 필터 방법을 사용하여 푸쉬버튼 수신기를 구성한다.

디지털 필터 방법에 의한 푸쉬버튼 수신기의 개략적인 기능 블록도는 <그림 1>과 같다.



<그림 1> 푸쉬버튼 수신기 개략 기능 블록도

1) Dial-Tone 제거회로

4 차의 HPF로 구성되어지며, 60Hz의 전원 잡음 및 그의 고조파를 제거하며 dial tone 의 350Hz 및 440Hz 주파수를 제거해 주는 필터이다.

이 필터의 통과대역은 650Hz~3000Hz 로서 출력은 군 분리 필터로 보내진다.

2) 군 분리 필터

Low-Group Band-Elimination Filter(LGBEF)와 High-Group Band-Elimination Filter(HGBEF)로 구성되어지며 각 필터는 6 차의 elliptic 필터로서 실현된다.

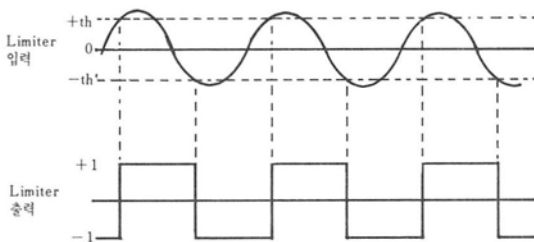
LGBEF의 정지대역은 683Hz~960Hz 이며 HGBEF는 1184Hz~1666Hz이다.

각 필터의 출력은 단일주파수 형태로 리미터에 입력되어진다.

3) 리미터 회로

리미터는 수신기의 dynamic range 및 허용 입력 신호 레벨을 결정해 주며, 리미터 고유의 capture effect를 가지고 있어 음성 및 잡음에 의한 영향을 제거해주는 중요한 역할을 해준다. 비교기로 구성되어지며 threshold, 즉 최소 수신기 허용 레벨과 비교하여 구형파 출력을 내어 준다.

잡음에 의한 구형파 출력의 bouncing을 제거해 주기 위하여 2level threshold를 사용하며, timing은 <그림 2>와 같다.



<그림 2> Limiter 동작 Timing

4) 주파수 검출회로

2 차의 대역 통과 필터(BPF)로, 일반적으로 Q=16의 공진 필터로 구성되어진다. 리미터로부터 입력되는 구형파로부터 해당되는 주파수만을 선별해내어 판별 회로로 출력해주며, 각각의 그룹에 4 개의 주파수를 검출해 주기 위하여 4 개의 BPF로서 구성되어진다. 각 필터의 중심주파수는 디지털을 구성하는 8 개의 주파수

이며 판별 회로에서의 threshold를 -2 dB로 하여 중심주파수에서 최소 ±2%까지 검출해 준다.

5) 판별회로

주파수 검출 회로의 8 개의 BPF 출력을 받아 valid frequency pair 및 timing validation 등을 비교하여 4비트의 binary data 및 1비트의 valid data bit를 출력해 준다.

Minimum valid tone duration은 40msec 이상이 되어야 하며 frequency pair는 <表 2>와 같다.

LG F \ HGF	1209	1336	1477	1633(Hz)
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D
(Hz)				

<表 2> 각 디지털의 Frequency Pair

6) 출력 정합 회로

디코우드 된 최종의 데이터를 외부 프로세서에 정합시켜주기 위한 회로로서 data read신호로 tri-state buffered data를 출력해 주며, 데이터의 중복 출력을 피하기 위하여 출력후에 데이터를 리셋 시켜준다.

출력 버퍼 및 read control 회로로서 구성되어진다.

IV. 디지털 필터 설계

푸쉬버튼 수신기에서 사용되어지는 디지털 필터는 HPF, BEF, BPF의 3 가지 형태로, 필터 설계 방법은 여러가지가 있으나 normalized 애널로그 필터에서 원하는 주파수 대역으로 대역변환해주고 디지털 필터로 변환해주는 방식을 채택하였다.

32채널을 수용하는 푸쉬버튼 수신기를 고려하여 계산량이 적은 Infinite Impulse Response(IIR)형 필터를 채택하였으며 필터 approximation은 elliptic function을 사용하였다. 또한 디지털 필터 변환 방식은 bi-linear 변환을 사용하였으며 filter realization은 second-order

canonic filter의 cascade form으로 구현하였다.

일반적으로 라플라스 영역에서의 IIR 필터의 transfer function H(S)는,

$$H(S) = \frac{\sum_{u=0}^M a_u \cdot S^u}{\sum_{v=0}^N b_v \cdot S^v} \dots\dots\dots (1)$$

으로 표시되어진다.

따라서 bi-linear 변환 방법을 사용하여 Z 영역으로 변환시키면,

$$S = f(z) = \frac{2}{T} \cdot \frac{1-Z^{-1}}{1+Z^{-1}} = 2 f_s \cdot \frac{1-Z^{-1}}{1+Z^{-1}} \dots (2)$$

이때 T=Sampling Period,

f<sub>s</sub>=Sampling Frequency

(1)식에 (2)식을 대입해 줌으로써 최종의 Z-transformed 필터의 전달 함수를 얻을 수 있다.

$$H(Z) = \frac{\sum_{j=0}^M a_j Z^{-j}}{1 + \sum_{l=1}^N b_l Z^{-l}} \dots\dots\dots (3)$$

그런데 bi-linear 변환은 필터의 진폭 특성은 정확히 변환시켜주는 반면, frequency warping effect를 유발하여 본래의 원하는 주파수 특성을 얻을 수 없다. 즉, Z영역상에서는 unit circle 내에 pole이 존재해야 하므로 (2) 식에 Z=e<sup>jω</sup>를 대입해 주면

$$S = \frac{2}{T} \cdot \frac{1 - e^{-j\omega}}{1 + e^{-j\omega}} = \frac{2}{T} \cdot j \tan(\omega/2) = \sigma + j\Omega \dots\dots\dots (4)$$

Z영역상의 unit circle로 mapping 되기 위해서는 σ = 0 이므로 (4)식에서

$$\Omega = \frac{2}{T} \tan\left(\frac{\omega}{2}\right) \dots\dots\dots (5)$$

이때 Ω는 디지털 필터의 주파수 (Radian)이다. 따라서 (5)식에서 볼때 ω와 Ω는 Tangent 함수 관계로 non-linear한 관계가 된다. 그러므로 이러한 frequency warpping을 방지하기 위하여 pre-warpping을 해주어야 한다.

즉,

$$\omega = \frac{1}{2} \cdot \tan^{-1} \frac{\Omega \cdot T}{2} \dots\dots\dots (6)$$

Warpping effect를 고려하여 설계되어진 디지털 필터가 (3)식이라면 (3)식은 다음과 같이 2차함수로 인수분해 되어질 수 있다.

$$H(Z) = H_0 \cdot \frac{(A_{01} + A_{11}Z^{-1} + A_{21}Z^{-2})}{(1 + B_{11}Z^{-1} + B_{21}Z^{-2})} \cdot \frac{(A_{02} + A_{12}Z^{-1} + A_{22}Z^{-2})}{(1 + B_{12}Z^{-1} + B_{22}Z^{-2})} \dots\dots$$

$$= H_0 \cdot H_1(Z) \cdot H_2(Z) \dots\dots\dots (7)$$

또한 (7)식의 2차항의 H<sub>1</sub>(Z), H<sub>2</sub>(Z)⋯은 각각 다음과 같이 canonic form으로 실현되어진다.

$$H_1(Z) = \frac{A_{01} + A_{11}Z^{-1} + A_{21}Z^{-2}}{1 + B_{11}Z^{-1} + B_{21}Z^{-2}}$$

입력 및 출력 시퀀스의 Z 변환을 각각 X(Z), Y(Z)라 하면,

$$Y(Z) = H_1(Z) \cdot X(Z)$$

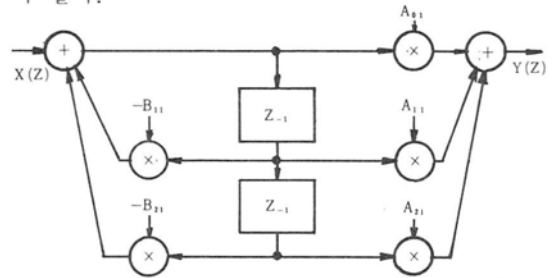
$$Y(Z) = (A_{01} + A_{11}Z^{-1} + A_{21}Z^{-2}) \cdot \left\{ X(Z) \cdot \frac{1}{1 + B_{11}Z^{-1} + B_{21}Z^{-2}} \right\}$$

$$Y(Z) = N(Z) \cdot Y'(Z) \dots\dots\dots (8)$$

이때 Y'(Z) = X(Z) ·  $\frac{1}{1 + B_{11}Z^{-1} + B_{21}Z^{-2}}$  ⋯ (9)

$$N(Z) = A_{01} + A_{11}Z^{-1} + A_{21}Z^{-2}$$

(8), (9)식으로부터 2차의 IIR 필터는 <그림 3>과 같다.



<그림 3> 2차 Canonic IIR 디지털 필터

따라서 (7)식의 디지털 필터는 2차의 canonic IIR 필터의 cascade form으로 실현되어진다.

푸쉬버튼 수신기에 사용되어지는 모든 필터는 이와같이 캐스케이드 형으로 구성하며 필터의 coefficients의 결정은 Andreas Antoniou의 elliptic filter 설계 방법에 따라 계산되어졌다.

1) HPF 설계

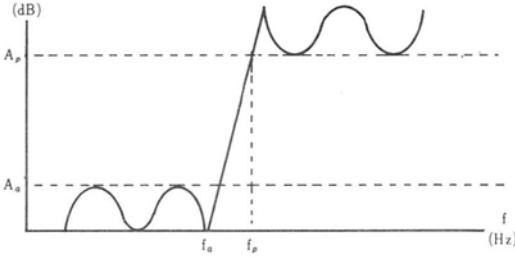
HPF는 dial tone 과 60Hz 전원 및 그의 고조파 성분들을 제거하기 위한 것으로 주파수 특성은 <그림 4>와 같다.

4차의 IIR Filter로 구성된다.

즉, H(Z) = H<sub>0</sub> · H<sub>1</sub>(Z) · H<sub>2</sub>(Z),

$$H_i(Z) = \frac{A_{0i}Z^{-2} + B_{1i}Z^{-1} + A_{2i}}{B_{0i}Z^{-2} + B_{1i}Z^{-1} + B_{2i}}, \quad i=1, 2$$

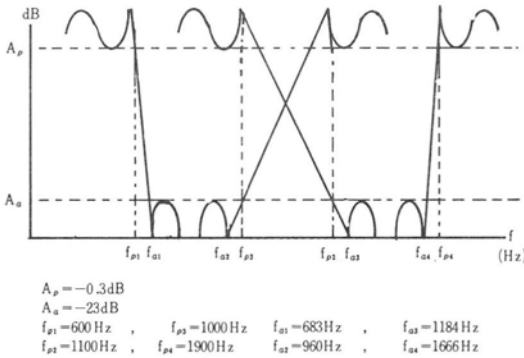
H<sub>0</sub>=Gain Factor



〈그림 4〉 HPF 주파수 특성

2) BEF 설계

BEF (Band Elimination Filter)는 저군 주파수와 고군 주파수를 분리해 주기 위한 필터로서 각각 6 차의 IIR 필터로 구성되며 주파수 특성은 〈그림 5〉와 같다.



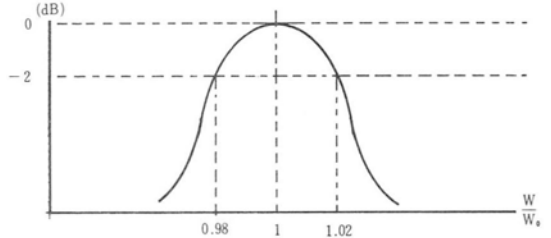
〈그림 5〉 BEF 주파수 특성

3) BPF (Channel Filter) 설계

BEF로부터의 단일주파수는 리미터를 통해 제한되어지고 구형파로 변형되어 BPF로 입력되어진다. BPF에서는 주어진 특성의 주파수를 검출하여 주파수의 존재를 결정해 준다.

BPF는 중심주파수 및 최소  $\pm 2\%$ 까지 검출할 수 있는 특성을 가져야 하며 각각 2 차의 IIR 필터로 구성되어진다.

주파수 특성은 〈그림 6〉과 같다.



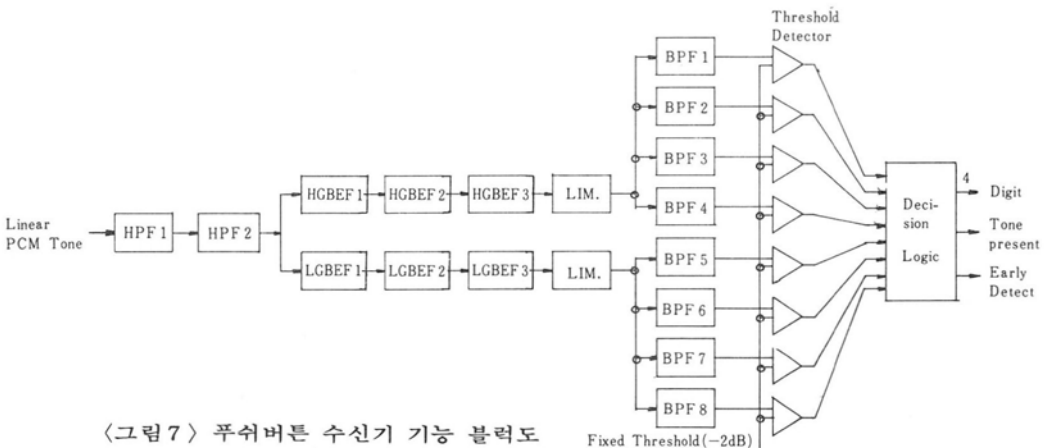
〈그림 6〉 Normalized BPF 주파수 특성

Finite word length effect를 고려한 각 filter coefficient의 길이는 HPF는 10bit, LGB-EF는 6bit, HGBEF는 8 bit, BPF는 최소 8 bit에서 최대 10bit가 필요하며, uPD 7720DSP를 사용할 경우 데이터 ROM의 word length가 13bit로 모든 필터에 대해 만족해줄 수 있다.

V. H/W 설계 방안

전술한 내용에 따라 푸쉬버튼 수신기가 구성되어지며 보다 상세한 수신기 블럭도는 〈그림 7〉과 같다.

〈그림 7〉에서와 같이 1 채널의 수신기는 16 개의 2 차 IIR 필터가 필요하며, 32채널을 수용하기 위해서는 512개의 2 차 IIR 필터가 필요하게 된다. 따라서 DSP를 uPD 7720을 사용할 경우, 1 개의 DSP 칩으로 수용할 수 있는 채널의 수는 제한을 받게되며, 따라서 칩당 4 채널을 수용하는 것을 표준으로 한다.



〈그림 7〉 푸쉬버튼 수신기 기능 블럭도

1. 채널 다중화 방법

채널을 다중화하기 위해서는 사용하는 DSP uPD 7720의 수행능력 및 수신기의 계산량이 고려되어야 하며, H/W 구성시 효율성도 고려하여야 한다.

uPD 7720의 기본적인 사양은 <表 3>과 같다.

구 분	사 양
Instruction 수행 시간	250 nsec
Data Word	16 Bit
Program ROM	512×23 Bit
Data ROM	510×13 Bit
Data RAM	128×16 Bit
Multiplication Time	250 nsec
Multiplier Size	16×16, 31 Bit

<表 3> uPD 7720 기본 사양

수신기의 계산량은 주로 필터에 관련되어지며, 따라서 <그림 8>의 필터 구성도에 따라 채널당 필터링에 소요되는 addition, subtraction, multiplication수 및 소요되는 data RAM, ROM size를 구하면 <表 4>와 같다.

<表 3>과 <表 4>에서 1 채널당 필터링 소요시간을 계산하면,

$$t = 250 \text{ nsec} \times 150 \text{ Instruction} = 37.5 \mu\text{sec}$$

그런데 PCM 신호는 8 kHz 주기로, 실시간 처리를 위해서는 모든 계산이 125 μsec 이내에 끝내야 된다. 따라서 125 μsec 이내에 수행 할

종 류	소 요 량
Addition 및 Subtraction수	83
Multiplication 수	67
Data RAM Size	34 Word
Data ROM Size	67 Word

<表 4> 채널당 필터 계산량 및 버퍼 크기

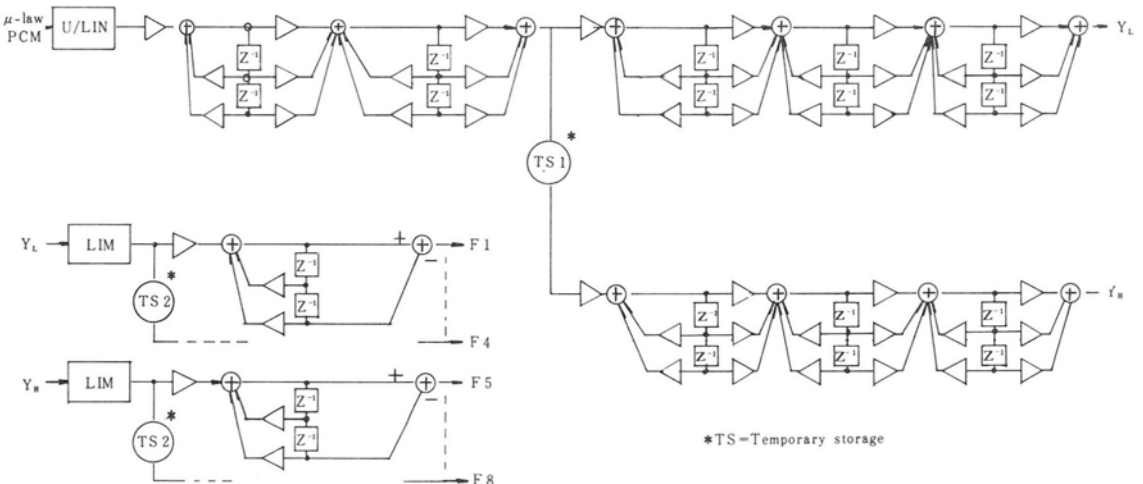
수 있는 최대 채널은 3 채널로 제한된다.

또한 data RAM size에서 최대 3 채널을 수용할 수 있으므로 1개의 DSP로서 최대 채널을 실장할 수 있다. 그러나 32채널을 수용하기 위해서는 공약수인 4, 8, 16채널이 바람직하며, 다음과 같은 기법으로 채널을 수용시킬 수 있다.

DTMF tone을 구성하고 있는 최고의 주파수는 1633Hz로, 수신기에서 정보의 유실없이 신호를 재생하기 위해서는 Nyquist Sampling Theory에 의해 4 kHz이면 충분하다. 그러므로 이러한 방법으로 최대 6채널/DSP을 수용할 수 있다. 그러나 data RAM size에 제한이 있으므로, 소요되는 data RAM size를 줄이기 위하여 dial tone rejection HPF를 μ-law to linear PCM 변환과 함께 1개의 DSP로 처리하여 최대 4 채널을 실현시킬 수 있다.

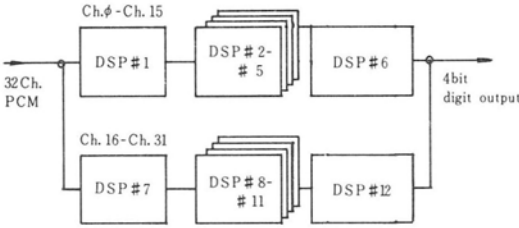
또한 threshold detector 및 decision logic을 1개의 DSP로 16채널을 수용하여 실현할 수 있으며, μ-to-linear 변환은 look-up table 방식을 사용한다.

따라서 <그림 9>와 같이 32채널 디지털 푸쉬



<그림 8> 필터 구성도

버튼 수신기는 12개의 DSP로서 구성되어질 수 있다.



〈그림 9〉 32 Ch. DSP 구성도

2. H/W 구성 방법

TDX-1에 사용되는 푸쉬버튼 수신기는 32채널을 수용해야 하므로 〈그림 9〉에서 DSP # 1 - # 6, DSP # 7 - #12, 즉 각각 16채널을 1개의 PC판으로 구성하여 총 2개의 PC판으로 32채널을 수용할 수 있다. 따라서 기존의 8채널을 수용하는 PBRB와는 입출력 제어신호 등이 달라져야 하며 DSP로 구성하는 16채널 수용 푸쉬버튼 수신기의 기능 블록도는 〈그림 10〉과 같다.

디지털 푸쉬버튼 수신기는 크게 5개의 블록, 즉 외부 회로와의 정합을 위한 I/O 버퍼 회로, μ-to-linear 변환 및 디지털 필터링 및 timing validation check 기능의 DSP 회로, 1 board

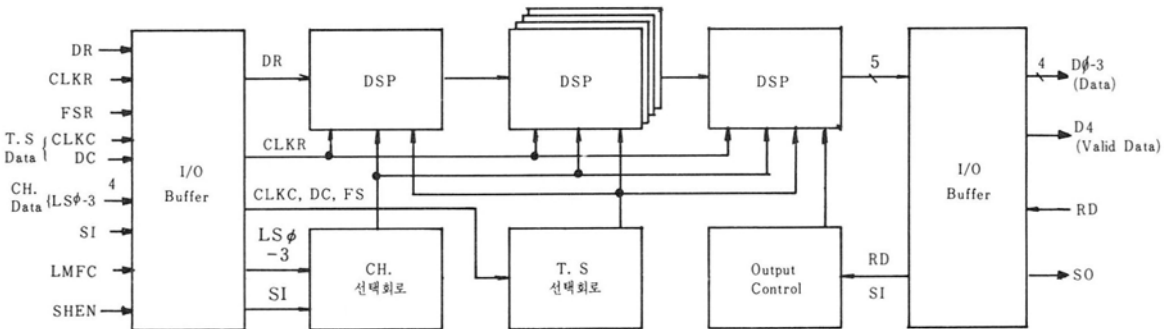
내의 16채널 선택을 위한 채널 선택회로, 타임 슬롯을 배정해 주기 위한 T.S 배정회로, decode된 데이터를 외부에 전해주기 위한 출력제어 회로로 구성되어진다.

VI. 결 론

디지털 푸쉬버튼 수신기의 설계 방법중 디지털 필터 방법에 의한 실현에 대하여 고찰하였고, 이에 필요한 디지털 필터를 설계하여 32채널의 푸쉬버튼 수신기를 구성하는 방안을 제시하였으며, 컴퓨터 시뮬레이션을 통하여 〈表 1〉의 CCITT 규정을 만족함을 확인했다.

교환기에 사용되어질 수 있는 디지털 신호처리 기법중 가장 복잡한 것중의 하나인 이 푸쉬버튼 수신기는 막대한 계산량과 버퍼 크기를 요구하므로, 실시간 처리를 위하여 표본화 주기를 250μsec로 취하여 1개의 DSP 칩에서 수용할 수 있는 채널 수를 증가시켰으며, 따라서 32채널을 수용하기 위하여 1개의 board내에서 6개의 DSP 칩으로 16채널을 수용하여 2 board로서 전 채널을 수용해 줄 수 있다.

uPD 7720 digital signal processor를 사용하여 기존의 애널로그 방식에 비해 집적도 및 신뢰성이 향상되어지고, 알고리즘의 변경에 따라 여러가지의 교환기 내부의 신호장치 서브 시스템을 실현시킬 수 있는 융통성이 있으며 이에 따른 연구는 앞으로 계속되어질 예정이다.



〈그림 10〉 푸쉬버튼 수신기 개략 기능 블록도

<参 考 文 献>

1. Jackson, L.B., J. F. Kaiser, and H. S. McDonald, "An Approach to the Implementation of Digital Filters", IEEE Trans. AE, Au-16(3), pp 413-421, 1968.
2. Antoniou, A., Digital Filter : Analysis and Design, McGrawHill, 1979.
3. Jain, V. K., "MF Receiver Using Interpolated Discrete Fourier Transform", pp 37. 4. 1~p37. 4. 5, ICC, 1979.
4. R. N. Battista, C. B. Morrison, and D. H. Nash, "Signalling System and Receiver for Touch-Tone Calling", IEEE Trans. Comm. Electron., pp 9-17, Mar. 1963.
5. 전자통신학회 논문지, "A Study on Digital Push-Button Signalling Receiver", '78. 8 Vol. J61-B No. 8
6. Boddie, J. R., N. Sachs, and J. Tows, "Receiver for Touchtone Service", BS-TJ, Vol. 60, No. 7, Sep. 1981.
7. Kikuchi, S., Y. Iwase, and K. Kogure, "Digital Signal Processor Applications to Digital Switching Systems", ICC, pp 1561-1565, 1983.

