

A/R 直接變換 RNS 디지털 필터

(Directly A/R Converted RNS Digital Filter)

金 德 顯*, 金 善 榮*, 金 在 功*

(Duck H. Kim, Sun Y. Kim and Jae K. Kim)

要 約

最近 特殊目的의 信號處理 分野에서 레지듀 數體係의 特性 利用에 對한 關心이 高潮되고 있는 바 本論 文에서는 아날로그 入力으로부터 直接 레지듀 符號를 얻을 수 있는 A/R 變換方法을 提示하였고 이에 依해 RNS 디지털 필터를 實現하였다. 끝으로 誤差解析과 함께 RNS 特有의 스케일 誤差 모델을 設定하였다.

Abstract

Recently, because of its peculiarity, the Residue Number System has been considerable interest in special purpose signal processing. In this paper, a realization of digital filter based on residue properties were considered. To get the residue code directly from the analog input, a direct analog to residue conversion scheme were proposed. Finally error analysis is discussed and scaling error model is established.

I. 序 論

레지듀 數體係(Residue Number System: RNS)의 가장 有用한 應用分野의 하나는 디지털 필터와 變換(transform)을 들 수 있다.^{1,2} 왜냐하면 이들의 주된 演算은 乘算과 加算인 바 그 基本 要求事項인 演算의 高速성을 RNS가 지니고 있기 때문이다. RNS는 有限場(finite field) 演算으로 精度가 높고, 캐리가 없어 각각의 모듈러스에 의한 獨立的 並列處理가 可能하여 2진수 보다 빠른 乘算, 加算이 可能하고 回路構成의 規則性이 있다는 長點에 비해 메모리가 커야하는 理由로 인해 그 구현에 制約이 가해진 채 지금까지 理論的 研究가 주로 되고 있다. 그러나 최근 반도체 技術

의 發達에 따른 VLSI 모듈화 實現의 試圖는 RNS 長點을 意識한 새로운 方向이라고 看做해야 될 것 같다.^{3,4}

RNS 필터의 背景을 살펴보면 Jenkins^{2,5,6}는 理論的 根據를 確立함은 물론 Pelid-Liu와의⁷ 混合構造에서 係數가 고정될 때 速度와 價格면에서 더 效果的임을 밝혔다. Soderstrand⁸는 入出力 變換回路의 構成을 問題로 남긴 채 多值論理를 利用한 RNS FIR 필터의 實現可能性을, 그리고 Etzel⁹은 여분의 모듈라이를 利用 誤差矯正을 理論적으로 檢討한 바 있다. 또한 Ramnarayanan¹⁰은 既存의 代表的 필터 구조에 레지듀를 適用 正確도가 더 높은 고속 IIR 필터 構成의 可能性을 示唆하였다. 그러나 이들 모두는 入力の 아날로그-레지듀(A/R), 그리고 出力 레지듀의 아날로그(R/A) 變換을 前提로 하고 있다. 즉 그림 1은 RNS 필터링의 全過程을 나타내거니와 그 중 점선部分만이 檢討의 對象이 되어오고 있다. 文獻^{2,5,6} 등은 점선(7)의 경우이고 (8)은 점선(L)의 경우이다.

*正會員, 東國大學校 電子工學科

(Dept. of Electronic Eng., Dong Guk Univ.)

接受日字: 1985年 4月 22日

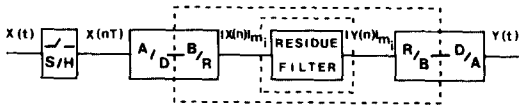


그림 1. RNS 디지털 필터링
Fig. 1. RNS digital filtering.

이같이 함으로써 2진 필터링과 다른 변환과정으로 인한 conversion overhead를 고려하지 않는 문제점을 내포하게 되고 별도의 2진수/레지듀(B/R), 레지듀/2진수(R/B) 변환과정은 RNS 특성을低下시키는要因으로 된다. 만일 직접 A/R 또는 R/A 변환方法이講究된다면 레지듀 演算特性을 살린 A/R→레지듀 필터링→R/A 全過程이 나타날 수 있게 된다.

本 論文에서는 직접 入力變換 方法을 提案함과 아울러 RNS 디지털 필터를 實現하고 시뮬레이션에 의해 構成의 妥當性을 檢討한다. 또한 出力應答에 雜音으로 影響을 미치게 되는 誤差解析 특히 RNS에 特有한 스케일링 오차모형을 設定한다.

II. RNS 필터

1. 入力變換

지금까지의 A/R 변환은 A/D 변환을 다시 레지듀로 변환(B/R) 하여 이루어지고 있다. B/R 변환方法 중 Bannerji方法은¹¹⁾ 쉬프트 레지스터의 使用으로 低速이고 組合論理에 依한 方法¹¹⁾은 速度에 비해 하드웨어가 크며, ROM에 依한 方法¹¹⁾은 構成의 簡略에 비해 읽기 지연으로 因해 速度가 떨어진다. 이들 어느境遇나 別途의 B/R 변환過程으로 因해 RNS 特性이 低下된다. 따라서 直接 A/R 變換器를 다음과 같이 構成한다.



그림 2. A/R 변환 구성도
Fig. 2. A/R Conversion Scheme.

이는 竝列型 A/D 變換器의 符號化部를 變形하여 量子化部와 레벨檢出部 그리고 符號化部의 세 部分으로 構成된다.

量子化部는 竝列型 A/D 變換器와 같다. 먼저 抵抗分壓器로 基準電壓 V_r 을 量子化 레벨로 나눈다. 미드트레드(Mid-tread) 方法을 擇하면 샘플된 入力 $x(nT)$ 의 N비트 量子化 레벨값 $x'(n)$ 은

$$x'(n) = (2k-1) V_r 2^{-(N+1)} \quad k=1, 2, \dots, 2^N-1$$

$$= x(nT) / \Delta Q \quad (1)$$

여기서 $\Delta Q = V_r 2^{-N}$, $x(nT)$ 는 샘플링된 入力信號, k는 k번째 量子化 레벨이다.

입력의 범위는 $0 \leq x(nT) \leq V_r$ 이며 比較器 出力비트 形態 W_k 는 다음과 같이 나타낸다.

$x(nT) < V_r 2^{-(N+1)}$ 이면

$$W_1 = W_2 = W_3 = \dots = W_{2^N-1} = 0$$

$V_r 2^{-(N+1)} < x(nT) < 3V_r 2^{-(N+1)}$ 이면

$$W_1 = 1, W_2 = W_3 = \dots = W_{2^N-1} = 0$$

$3V_r 2^{-(N+1)} < x(nT) < 5V_r 2^{-(N+1)}$ 이면

$$W_1 = W_2 = 1, W_3 = W_4 = \dots = W_{2^N-1} = 0$$

以上을 圖表化하면 表 1 과 같다.

표 1. 比較器 出力비트形態

Table 1. Bit patterns of the comparator outputs.

W_{2^N-1}	W_{2^N-2}	\dots	W_3	W_2	W_1
0	0	\dots	0	0	0
0	0	\dots	0	0	1
0	0	\dots	0	1	1
0	1	\dots	1	1	1
1	1	\dots	1	1	1

표 2. 레벨檢出器 出力비트形態

Table 2. Bit patterns of the level detector outputs.

X_{2^N-1}	X_{2^N-2}	\dots	X_3	X_2	X_1
0	0	\dots	0	0	0
0	0	\dots	0	0	1
0	0	\dots	0	1	0
0	1	\dots	0	0	0
1	0	\dots	0	0	0

레벨 檢出部는 레지듀 符號化하기 위해 k레벨에 해당하는 레벨檢出器 出力 X_k 를 求해야 하는 바 이는 W_k 를 다음과 같이 XOR함으로써 가능해 진다.

$$X_k = W_k \oplus W_{k+1}$$

$$= \bar{W}_k W_{k+1} + W_k \bar{W}_{k+1} \quad k=0, 1, \dots, 2^N-1 \quad (2-1)$$

$$X_{2^N-1} = W_{2^N-1} \oplus 0$$

$$= W_{2^N-1} \quad (2-2)$$

따라서 表 1은 表 2와 같이 變換되므로 入力에 대한 量子化 레벨값의 檢出, 즉 양자화된 入力 $x(n)$ 을 얻게 된다. 여기에 mod m_i 를 取하면 레지듀 表現

$$R_i = |x(n)|_{m_i} \quad i=1, 2, \dots, n \quad (3)$$

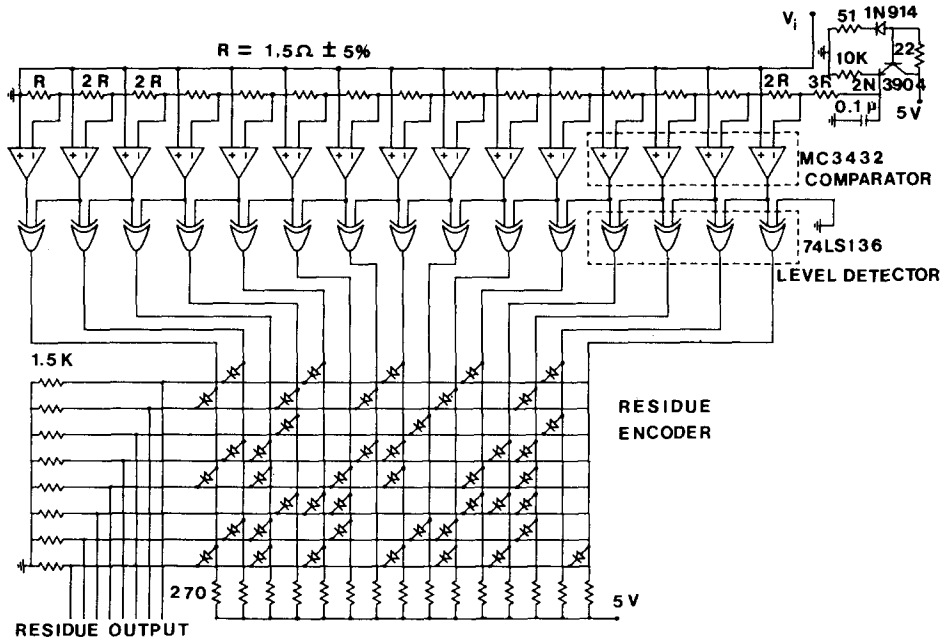


그림 3. A/R 變換器 構成
Fig. 3. A/R Converter scheme.

를 얻게 되고 이때 레인지(range) M이

$$2^N < M = \prod_{i=1}^n m_i$$

이면 $x(n)$ 에 해당되는 레벨 X_k 와 R_i 사이에는 1對1 對應關係가 成立하게 된다. 만약 M이 작으면 레인지 오버플로우가 나타난다.

符號化部는 이같은 對應關係에 依해 予想된 (3)式을 먼저 計算, 다이오드 매트릭스 形態로 結線(prewired)한 다음, 레벨 檢出器의 出力에 依해 레지듀 값이 同時에 나타나도록 한다. 따라서 그림 2를 回路化하면 그림 3과 같게 된다. 그림에서 보건대 全體構成이 竝列로 되어 있으므로 變換速度는 해상력에 無關係를 알 수가 있다. 文獻^[12]에서 그 實驗結果를 볼 수가 있다.

2. 레지듀 필터링

이 過程에서는 레지듀 入力이 處理되어 레지듀 出力이 나타난다. 오버플로우를 막기 위해 쉬프트 동작으로 간단히 스케일이 可能했던 2進 순환 필터의 경우와는 달리 RNS에서는 固定된 常數로 의 나눗셈이 필요하다.

레지듀 필터式的 誘導는 2進 필터의 入出力 關係

$$y(n) = \sum_{k=0}^N a(k) x(n-k) - \sum_{k=1}^N b(k) y(n-k) \quad (5)$$

로부터 可能해 진다.

여기서 $|x(n)|$ 은 入力, $|y(n)|$ 은 出力, $|a(k)|, |b(k)|$ 는 필터係數이다.

(5)式을 모듈라이 $|m_1, m_2, \dots, m_n|$ 로 RNS 부호화하면

$$y(n) = \left| \sum_{k=1}^n a_k N_k |y(n-k)| m_i | M \right. \quad (6)$$

여기서 $a_i = |1/N_i| m_i$, $N_i = M/m_i$ 이고 계수차수 ℓ , 입력차수 m 이라 할 때 M은 모듈라이 選擇條件^[11]에 依해 $M \approx 2^{1+m}$ 이 되도록 택한다. (6)式에서 $|\bar{y}(n)| m_i$ 는 다음을 뜻한다.

$$\begin{aligned} |\bar{y}(n)| m_i &= \left| \sum_{k=0}^N a(k) x(n-k) - \sum_{k=1}^N b(k) \bar{y}(n-k) \right| m_i \\ &= \left| \sum_{k=0}^N a(k) |x(n-k)| m_i - \sum_{k=1}^N b(k) |\bar{y}(n-k)| m_i \right| m_i \quad (7) \end{aligned}$$

(3)式에 依해 變換된 레지듀 入力 $|x(n-k)| m_i$ 는 (7)式에 依해 레지듀 出力으로 나타난다. $b(k) = 0$ 인 비순환형 필터는 스케일링이 필요없는 반면 循環 필터는 오버플로우를 막고 S/N 비를 最適化하기 위해 固定된 常數에 依한 스케일이 必要하다. 이때 스케일 方法으로는 正確한 나눗셈(exact division)에 依한 方法^[13], 벡터추정법^[12] 및 직접 스케일링^[4] (direct scaling)이 있으나 여기서는 直接 스케일 方法을 택한다. (7)식의 係數에 상수 $S=2^l$ 를 곱해 정수로 바꾸면

$$|\bar{y}(n)|_{m_i} = \left| \frac{1}{S} |m_i| \sum_{k=0}^N |sa(k)|_{m_i} |x(n-k)|_{m_i} - \sum_{k=1}^N |sb(k)|_{m_i} |\bar{y}(n-k)|_{m_i} |m_i|_{m_i} \right| \quad (8)$$

高次순환 필터는 2차필터를 기본 構成單位로써 종속 또는 竝列로 구성할 수 있으므로 2차 標準型은

$$|\bar{y}(n)|_{m_i} = \left| \frac{1}{S} |m_i| \sum_{k=0}^2 |sa(k)|_{m_i} |x(n-k)|_{m_i} - \sum_{k=1}^2 |sb(k)|_{m_i} |\bar{y}(n-k)|_{m_i} |m_i|_{m_i} \right| \quad (9)$$

(9)式을 回路化하면 그림 4 와 같다. 스케일값 $|1/s|_{m_i}$ 은 既知이므로 이를 \blacksquare 의 加算器에 미리 저장시키면 別途의 스케일 回路없이도 스케일된 出力을 얻을 수 있다.

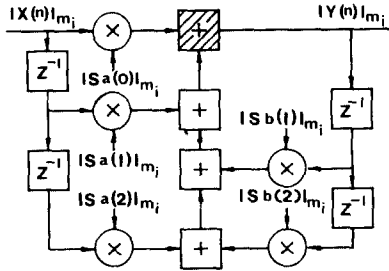


그림 4. 2 차 레지듀 필터
Fig. 4. 2nd order residue filter.

위의 乘算器와 加算器는 모듈러스 演算 룩업 테이블을 ROM 또는 組合論理 回路를 利用 실현될 수 있다.^{16,111} Mod 演算이므로 2진 시스템에 비해 乘算 및 加算이 빠름은 自明하다.

3. 出力變換

필터링된 레지듀의 아날로그 變換은 Chinese Remainder Theorem(CRT) 나 Mixed Radix Conversion(MR-C)에 依해 레지듀를 2進數로 바꾼 다음 다시 D/A 變換해야 한다. MRC 는 反復 알고리즘으로 인해 構成은 規則的이며 비교적 簡單하나 速度가 느린 短點이 있어 CRT를 利用 레지듀를 2進數 變換한다. 각각의 모듈러스에 대해 필터링된 (9)式은 (6)의 CRT式에 依해 2進數로 變換된다. (6)式을 직접 構成할 경우 선택조건¹¹¹을 만족하는 레인지 M의 mod M 演算이 必要하다. 또한 M은 큰 값이다. 다음 절에서 알게 되겠지만 入力を 8bit라고 한다면 M=93440이 된다. 따라서 (6)式的 양변을 M으로 나누어 mod M 演算을 간단한 小數演算으로 바꾼다.¹⁴¹

$$y(n)/M = \text{소수부분} \left[\sum_{i=1}^n a_i N_i / M | \bar{y}(n) |_{m_i} \right] \quad (10)$$

a_i, N_i, M 은 既知이므로 $a_i N_i | \bar{y}(n) |_{m_i} / M$ 값을 각 모듈러스 별로 미리 저장해 놓고, $| \bar{y}(n) |_{m_i}$ 로 選擇하여 加算器로 더하면 2進 出力을 얻게 되고¹¹¹ 이를 D/A 變換하면 아날로그 信號를 얻게 된다.

III. 誤差解析 및 시뮬레이션

필터 實現時 wordlength가 有限함에 따른 誤差는 필터 應答의 正確度에 影響을 준다. RNS 필터 誤差는 入력 및 계수 量子化 誤差는 2進 필터의 경우와 根本的으로 같으나 2進의 경우 반올림 오차가 있는 반면 RNS에서는 스케일 오차가 있고^{6,131} 2진 필터와 같은 반올림 誤差가 없는 것은 演算의 特性 때문이다. 따라서 本節에서는 誤差에 起因된 RNS 순환 및 비순환 필터의 應答과 出力 그리고 誤差 모델을 다음으로써 필터의 應答 특성과 2進 필터와의 차이점을 살핀다.

1. 入力 및 係數 量子化 誤差

RNS에서 이들 誤差는 循環, 비순환의 두 경우 다 存在한다.

表 2는 Remez Exchange 알고리즘에 依해 正規化된 통과대역 遮斷周波數 0.08, 저지대역 遮斷周波數 0.16의 24차 저역통과 비순환 필터 係數와 이를 10비트 정수로 量子化한 RNS 필터 係數이다. 入력이 8비트라 가정하면 이때 必要한 레인지는 $| \bar{y}(n) | \leq \max \{ |x(n)| \} \sum_{k=1}^{24} |H(k)| = 93440$ 이 된다.

표 2. 24차 저역통과 필터계수
Table 2. Coefficients for 24th-order LPF.

Impulse response	Remez	RNS
H(1)=H(24)	0.33740917E-02	2
H(2)=H(23)	0.14938299E-01	8
H(3)=H(22)	0.10569360E-01	5
H(4)=H(21)	0.25415067E-02	1
H(5)=H(20)	-0.15929992E-01	-8
H(6)=H(19)	-0.34085343E-01	-17
H(7)=H(18)	-0.38112177E-01	-20
H(8)=H(17)	-0.14629169E-01	-7
H(9)=H(16)	0.40089541E-01	21
H(10)=H(15)	0.11540713E-00	59
H(11)=H(14)	0.18850752E-00	97
H(12)=H(13)	0.23354606E-00	120

그림 5는 表 2의 圖示이고 두 값을 비교하면 係數 量子化 誤差에 依한 약 4dB 정도의 sidelobe 리플의

增加를 觀察할 수가 있다.

循環의 경우 文獻¹⁵⁾는 係數 量子化 累積이 出力에 미치는 影響을 言及하고 있으므로 省略한다.

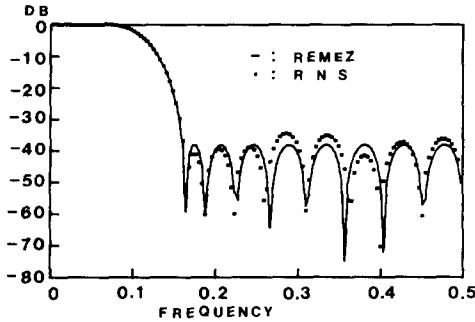


그림 5. 계수 양자화 오차에 의한 필터응답
Fig. 5. Filter response due to coefficient quantization error.

2. 스케일 誤差

이 경우는 正確한 出力을 얻기 위해 循環前 毎번 스케일이 必要하다.

샘플링 주파수 0.5KHz, 3dB 遮斷周波數 50Hz 의 特性을 지닌 bilinear 變換에 의한 2차 Butterworth 저역통과 필터를 例로 들면

$$H(Z) = \frac{0.0674553(1+2Z^{-1}+2^{-2})}{1-1.14298Z^{-1}+0.412802Z^{-2}} \quad (11)$$

스케일 常數가 入力 비트수와 같다면 즉 $S=2^8$, (11) 式은 다음과 같은 레지듀 필터식으로 바뀌어진다.

$$H_s(Z) = \frac{1}{256} \frac{17+35Z^{-1}+17Z^{-2}}{256-293Z^{-1}+106Z^{-2}} \quad (12)$$

그림 6에서 두 式의 應答을 比較할 수가 있고 이때 두 應答 間의 RMS 誤差는 約 0.085로써 이 값은 거의 무시할 수 있다고 믿어진다.

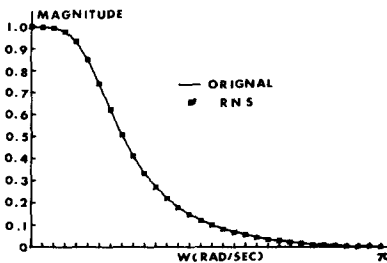


그림 6. 스케일 오차에 기인된 순환필터응답
Fig. 6. Recursive filter response due to scaling error.

3. 필터 출력

필터 係數를 8비트로 量子化했을 경우, (11) 式의 저역통과 시스템에 단위계단 함수를 인가하여 出力을 구하고 2의 보수형 필터와 比較한다. (그림 7)

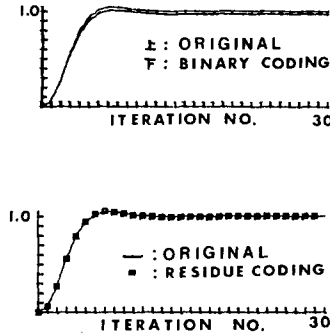


그림 7. 단위계단 출력
Fig. 7. Unit step output.

그림에서 (a)는 2의 보수형 필터, (b)는 레지듀 필터의 경우이다. 두 그림을 比較해 볼 때 레지듀 필터의 高精度 出力을 觀察할 수 있다.

4. 스케일 誤差 모델

스케일 誤差의 累積이 出力에 미치는 影響을 檢討하기 위해 모델링한다. RNS는 정수 演算이므로 (5) 式의 양변에 스케일 상수 S를 곱해 정수로 바꾼다.

$$Y(n) = \left(\sum_{k=0}^n [sa(k)] X(n-k) - \sum_{k=1}^n [sb(k)] Y(n-k) \right) / S = W(n) / S \quad (13)$$

여기서 W(n)은 (13) 式의 分子로써 스케일 되기 前 出力을 나타내고, []는 가장 가까운 정수로 반올림된 量을 뜻하며 以下 대문자는 정수를 뜻한다.

(13) 式을 Z變換하면

$$H(Z) \triangleq W(Z) / X(Z) = \frac{\sum_{k=0}^N [sa(k)] Z^{-k}}{1 + \sum_{k=1}^N [sb(k)] Z^{-k}} \quad (14)$$

스케일 前 出力 W(n)을 스케일 誤差 없는 量과 誤差로 분류하면

$$W(n) = W_{id}(n) + \epsilon(n) \quad (15)$$

出力誤差 E(n)은 실제 출력 Y(n)과 理想出力 Y_{id}(n) 間의 차가 된다.

$$E(n) = Y(n) - Y_{id}(n) \quad (16)$$

$W(n) \bmod m_i$ 를 m_i 의 가장 큰 倍數 W_i 와 나머지 R_i 로 나누어

$$W(n) = W_i(n) + R_i(n) \quad (17)$$

스케일은 規定된 S 값에 따른 몫의 計算이므로 레지듀 특성상 (13) 式은

$$Y(n) = [W_i(n) / S] \quad (18)$$

이다. 따라서 (17), (13) 式에 依해 (18) 式은

$$Y(n) = [W_{id}(n) / S] - [(R_i(n) - E(n)) / S] \quad (19)$$

윗 式을 (16) 式과 比較하면

$$E(n) = [(e(n) - R_i(n)) / S] \quad (20)$$

한편 (13) 式에 (16) 式을 代入하면

$$W(n) = \sum_{k=0}^N [sa(k)] X(n-k) - \sum_{k=1}^N [sb(k)] Y_{id}(n-k) - \sum_{k=1}^N [sb(k)] [(e(n-k) - R_i(n-k)) / S] \quad (21)$$

윗 式과 (15) 式을 比較하면

$$e(n) = \sum_{k=1}^N [sb(k)] [R_i(n-k) X e(n-k)] / S \quad (22)$$

Z變換하면

$$e(Z) = B(Z) [r_i(Z) - \bar{e}(Z)] \quad (23)$$

여기서 $r_i(Z)$, $\bar{e}(Z)$, $B(Z)$ 는 各各 $R_i(n)/S$, $e(n)/S$, $[sb(k)]$ 의 Z變換이다. 따라서 (22) 式을 (20) 式에 代入하면 出力 스케일 誤차가 求해진다.

$$E(n) = \left(\sum_{k=1}^N [sb(k)] [(R_i(n-k) - e(n-k)) / S] - R_i(n) \right) / S \quad (24)$$

以上的 過程을 모델화하면 그림 8 과 같고 이 點線 部分에 依해 스케일 誤차의 累積이 出力에 影響을 주게 된다.

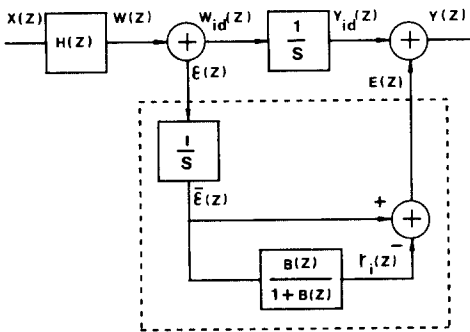


그림 8. 스케일 誤差 모델
Fig. 8. Scaling error model.

IV. 結 論

直接 A/R變換 方法에 依해 RNS 필터를 構成하였고 시뮬레이션에 依해 高精度 特性을 觀察하였다. 지금까지의 A/D-B/R에 依한 入力 變換過程을 直接

A/R變換함으로써 B/R過程(오퍼랜드 16bit, ECL 경우 약 9ns^[11])만큼의 速度向上이 可能하게 된다. 그러나 아직 出力變換의 경우 入力變換과는 달리 R/B-D/A 과정을 거쳐야 하는 바 이에 대한 研究에 關係 아직까지 아무런 言及이 없는 것은 正確한 回路素子 特性을 利用해야 되는 回路構成上의 問題點이 있다고 생각되는 바 이에 대한 研究은 RNS 시스템 構成에 決定的 役割을 하게 될 것 같다. 또한 RNS 스케일 誤差 모델을 誘導하였으며 모델의 誤差出力을 入力으로 하는 矯正 필터를 附加한다면 스케일 誤차를 거의 무시할 수 있다고 思料된 바 이의 檢討는 다음 課題로 남긴다. 특히 중속 또는 並렬로 構成된 高次の 경우에서는 各部의 入出力이 레지듀 演算이므로 레지듀의 長點이 더욱 잘 나타날 것으로 믿어진다.

參 考 文 獻

- [1] F.J. Taylor, *Residue Arithmetic: a Tutorial with Examples*. IEEE Computer, pp. 50-62, May 1984.
- [2] W.K. Jenkins and B.J. Leon, "The use of residue number systems in the design of finite impulse response digital filters," *IEEE Trans. on Circuits and Systems*, vol. 24, pp. 191-201, no. 4 April 1977.
- [3] S.Y. Kung, *VLSI and Modern Signal Processing*, pp. 313-315, Prentice-Hall, 1985.
- [4] G. Alia and E. Martinell, "A VLSI algorithm for direct and reverse conversion from weighted binay number system to residue number system," *IEEE Trans. on Circuits and Systems*, vol. 31, no. 12, pp. 1033-1039, Dec. 1984.
- [5] W.K. Jenkins, "A highly efficient residue combinatorial architecture for digital filters," *Proc. IEEE Lett.*, vol. 66, pp. 700-702, June 1978.
- [6] W.K. Jenkins, "Recent advances in residue number techniques for recursive digital filtering," *IEEE Trans. on ASSP*, vol. 27, no. 1, pp. 19-30, Feb. 1979.
- [7] A. Peled and B. Liu, "A new hardware realization of digital filters," *IEEE Trans. on ASSP*, vol. 22, pp. 456-462, Dec. 1974.
- [8] M.A. Soderstrand, *A High-Speed FIR Digital Filter Using Residue Number Arithmetic Implemented in Multiple-*

- Valued Logic*, IEEE Proc. Conference pp. 705-708, July 1983.
- [9] M.H. Etzel and W.K. Jenkins, "Redundant residue number systems for error detection and correction in digital filters," *IEEE Trans. on ASSP*, vol. 18, no. 5, pp. 538-545, Oct. 1980.
- [10] A.S. Ramnarayanan and F.J. Taylor, *On the structure of IIR filters using residue arithmetic*. IEEE Proc. ASSP Conference, pp. 251-254, May 1981.
- [11] S.Y. Kim and J.K. Kim, "A study on the high-speed multiplier using RNS," *Journal of KIEE*, vol. 20, no. 5, pp. 43-49, Sept. 1983.
- [12] D.H. Kim and J.K. Kim, "An experimental implementation of analog to residue converter," *Conference of KIEE*, vol. 9, no. 3, Nov. 1984.
- [13] G.A. Jullien, "Residue number scaling and other operations using ROM arrays," *IEEE Trans. on Comput.*, vol. 27, no. 4, pp. 325-336, April 1978.
- [14] M.A. Soderstrand and C. Vernia, "An improved residue number system digital to analog converter," *IEEE Trans. on Circuits and Systems*, vol. 30, no. 12, pp. 903-907, Dec. 1983.
- [15] B. Liu, "Effect of finite-word-length on the accuracy of digital filters; a review," *IEEE Trans. Circuit Theory*, vol. 18, pp. 670-677, Nov. 1971.
-