

表面電荷蓄積層을 이용한 HLE 태양電池의 效率改善에 관한 研究

(A Study on the Efficiency Improvement of HLE Solar Cell Using Surface Charge Accumulated Layer)

張志根*, 金鳳烈**

(Gee Keun Chang and Bong Ryul Kim)

要 約

P형 Si기판에 N에피층을 성장시키고 Si-AR막 계면에서 고정양전하밀도(Q_{ss})를 높임으로써 전지의 에미터 표면영역을 N^+ 전하축적층으로 나타낸 새로운 형태의 N^+N/P HLE 태양전지를 제작하였다. 제작된 전지의 종류로는 AR막으로 SiO_2 층을 이용한 OCI전지와 Si_3N_4/SiO_x nitride층을 이용한 NCI전지로 구분하였다. 전지의 AR막내 Q_{ss} 분포는 캐패시턴스-전압 측정을 통해 조사하였으며 이로부터 NCI전지($Q_{ss}=1.79\sim 1.84\times 10^{12}cm^{-2}$)가 OCI전지($Q_{ss}=3.03\sim 4.40\times 10^{11}cm^{-2}$)에 비해 표면전하축적층이 효과적으로 나타남을 알 수 있었다. JCR 할로겐 램프로 $100mW/cm^2$ 의 인공조명을 만들어 효율특성을 분석한 결과 유효수광면적에 대한 평균(최대) 변환효율이 OCI전지에서 15.18(15.46)%, NCI전지에서 16.31(17.07%)로 나타났다.

Abstract

New N^+N/P HLE solar cells with N^+ surface charge accumulated layer in the emitter region are fabricated on the N/P Si epiwafer by incorporating high fixed positive charge density (Q_{ss}) at the Si - AR layer interface. Solar cells are classified into two categories, i.e., OCI and NCI Cell depending on AR layer, SiO_2 and Si_3N_4/SiO_x nitride layer respectively. The distribution of Q_{ss} in the Si-AR layer interface is examined by C-V plot. It shows that the surface charge accumulated layer is formed more effectively in the NCI cell ($Q_{ss}=1.79\sim 1.84\times 10^{12}cm^{-2}$) than in the OCI cell ($Q_{ss}=3.03\sim 4.40\times 10^{11}cm^{-2}$). The efficiency characteristics are evaluated under the JCR halogen lamp of $100mW/cm^2$. The average (maximum) conversion efficiency for active area is 15.18 (15.46)% in the OCI cell and 16.31 (17.07)% in the NCI cell.

I. 序 論

1953~1954년 D.M. Chapin, et al.에 의해 Si 태양전지가 처음으로 발표¹⁾된 후 전지의 개발방향은 전력생산가의 저렴화와 효율의 극대화라는 두가지 중요한 측면으로 계속적인 연구가 추진되어왔다. 오늘날 Si 태양전지의 효율증대를 위한 대표적 방안으로는 전지의 뒷

*正會員, 檀國大學校 理工大學 電子工學科
(Dept. of Electronics Eng., Dankook Univ.)

**正會員, 延世大學校 工科大学 電子工學科
(Dept. of Electronics Eng., Yonsei Univ.)

接受日字: 1985年 4月 16日

면에 BSF (back surface field) 층을 형성해주는 방법^[2]과 에미터구조를 HLE (high low junction emitter) 형태로 나타내는 방법^[3]이 있다. 그러나 BSF 전지는 전지의 두께가 얇아야 (~100 μm) 효율적이라는 것과 종래의 확산형 HLE 전지는 저농도 에미터영역에 얇은 고농도의 불순물을 확산시켜야 함으로써 공정의 난이성과 함께 그 영역내 결정결함 및 HDE (heavy doping effects)^[4]를 유발 시키게 된다는 단점이 있다. 본 연구에서는 종래의 확산형 HLE 전지가 갖는 단점들을 제거하고 효율특성도 더욱 개선시킬 수 있는 새로운 형태의 HLE 전지를 개발 하였다. 이를 위해 표면전하축적층을 이용한 HLE 구조의 형성방안과 제조공정시 AR 막의 효율적 공정처리방안을 알아본다. 실험전지의 종류를 AR 막의 처리방법에 따라 OCI (oxide charge induced accumulation) 전지와 NCI (nitride charge induced accumulation) 전지로 구분하고 OCI 전지에서는 SiO₂ 층을, NCI 전지에서는 Si₃N₄/Si₃Oxynitride 층을 AR 막으로 이용한다. 전지의 표면 전하축적효과는 각 전지의 AR 막을 유전체로한 커패시터를 제작하여 C-V (커패시턴스-전압) 측정을 통한 AR 막내의 Q_{ss} 분포를 조사함으로써 알아본다. 전지의 효율특성을 입사광전력 100mW/cm²의 JCR 할로겐램프 아래에서 분석하고 동종의 기관으로 제작한 확산형 HLE 전지와와의 효율비교를 통해 본 연구에서 제시한 표면전하축적형 HLE 전지의 상대적 효율개선효과를 알아 본다.

II. 표면전하축적형 HLE 태양전지의 이론

태양전지의 효율 개선 이라함은 개방전압 (V_{oc}), 단락 전류 (I_{sc}) 및 충실도 (FF) 의 개선을 의미하게되고 이를 위해서는 직렬저항 (R_s) 을 감소시키고 병렬누설저항에 의한 누설전류를 없게하며 역포화암전류 (I₀) 의 크기를 줄이고 광생성전류를 증가시켜야 한다. 일반적 N⁺/P 확산형 전지에서는^[5] R_s를 감소시키고 단파장 영역의 수집효율을 높이기위해 N⁺에미터영역을 고농도의 얇은 접합깊이로 나타내는데 에미터영역의 고농도 불순물 도우핑은 그 영역에서 에너지갭의 축소 (ΔE_g) 와 auger 재결합에 의한 소수캐리어 수명시간의 단축을 가져오게 된다.^[6] 따라서 N⁺/P 전지에서 암전류크기는 에미터재결합전류에 지배되어 Shockley 이론에서 단순히 예측할 수 있는 이상으로 증가되고 이는 결과적으로 V_{oc}의 감소와 함께 효율의 저하를 초래 하게된다. N⁺/N/P HLE 전지^[7]는 에미터영역의 HDE를 효과적으로 제지하기 위해 에미터 구조를 N⁺ 단일 고농도 접합 대신 N⁺N 고저 접합형태로 나타낸 것으로 N⁺/P 전지에 비해 암전류의 크기가 감소됨으로 V_{oc}를 개선

시킬 수 있다. 그러나 전지의 효율증대를 위해서는 I_{sc}의 영향도 함께 고려해야하며 N⁺N/P HLE 전지의 I_{sc}를 증가시키기 위해서는 N⁺에미터영역의 폭과 앞표면 재결합속도 (S_{FS})를 줄이고 불순물농도를 크게 해야하며 저농도 N에미터영역에서 정공의 확산길이 (L_p)를 크게 해야한다.^[8] 확산형 HLE 전지에서 L_p는 저농도 에미터영역의 불순물농도와 결정양호성의 영향을 받게되며 N⁺에미터영역의 얇은 고농도 불순물확산은 그 공정이 극히 난이할 뿐만 아니라 표면상태 결함을 유발시켜 S_{FS}의 증가를 가져온다는 문제점이 따르게 된다. 본 연구에서는 확산형 HLE 전지가 갖는 이러한 단점들을 제거하고 효율특성을 개선하기 위한 방안으로 표면전하축적층을 이용한 새로운 형태의 N⁺N/P HLE 전지를 구상하였다. 이의 원리로는 전지의 AR 막내 고정양전하밀도를 증가시켜 N형 반도체의 표면을 전하유도에 의한 N⁻ 고농도 전자축적층으로 나타냄으로써 불순물확산에 의하지 않고도 N⁺N 고저접합 에미터구조를 형성할 수 있다는 것이다. Si-AR 막 계면에서 전하분포^[9]는 일반적으로 공정처리 과정에서 알카리금속 이온들 (Na⁺, K⁺)의 침투로 생긴 이동성전하 (Q₀)와 고에너지 복사선 노출 (x선, r선)에 의한 이온화된 트랩 (Q_{it}). Si계면에서 주기성 배열의 깨어짐에 의해 생기는 금지대내의 고속에너지상태 밀도 (N_{FS}) 및 Si-AR 막 경계면의 Si_xO 층에서 과잉 Si이 O₂와 충분한 결합을 하지못하게 됨으로써 생기는 고정양전하밀도 (Q_{ss})로

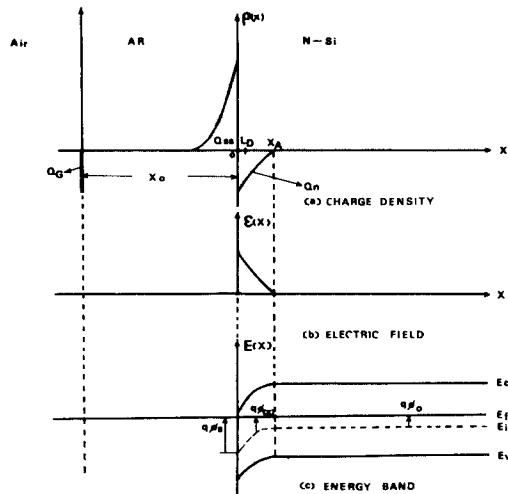


그림 1. AR-nSi계의 (a) 전하밀도 (b) 전계분포 (a) 에너지밴드
 Fig. 1. (a) Charge density (b) electric field distribution (c) energy band diagram of AR-nSi system.

구성된다. Q_0 는 소자의 동작 특성을 불안정하게 하며 N_{FS} 의 증가는 소수캐리어의 S_{FS} 를 높이므로 AR막내의 전하분포 특성을 이용하여 효과적인 HLE구조를 만들기 위해서는 Q_0 와 N_{FS} 를 줄이고 Q_{ss} 를 가능한 크게 해야 한다. 그림 1에서는 AR-nSi계에서 AR막내 Q_{ss} 만 존재한다는 가정하에 이 시스템의 전하밀도, 전계분포 및 에너지밴드를 보였다.

그림 1의 전하분포에서 Q_n 은 Q_{ss} 에 의해 Si 표면에 과잉전자가 유도 축적되어 생긴 전하이고 Q_c 는 Air-AR막 경계면에 형성된 유도전하로 이들간에는 전하중성 조건에 의해 다음의 관계식을 갖게된다.

$$Q_{ss} = |Q_c + Q_n| \quad (1)$$

또한 전계분포와 에너지밴드는 poisson방정식으로 부터 얻을 수 있으며 Si영역내 전위분포($\phi(x)$)는

$$\phi(x) = \frac{E_f - E_i(x)}{q} \quad (2)$$

로 나타낼 수 있다. 열적 평형상태에서 위치에 따른 전자 및 정공농도의 관계식은 Si벌크영역의 전위를 ϕ_0 라 할때 다음과 같이 표현된다.

$$n(x) = N_D \exp\left[\frac{q(\phi(x) - \phi_0)}{KT}\right] \quad (3)$$

$$p(x) = \frac{n_i^2}{N_D} \exp\left[\frac{-q(\phi(x) - \phi_0)}{KT}\right] \quad (4)$$

따라서 Si표면 영역에서 유도된 총전하량의 크기는 표면 전하축적층의 폭을 x_A 라 할때

$$|Q_n| = Q_{ss} - |Q_c| \equiv q \int_0^{x_A} N_D \left\{ \exp\left[\frac{q(\phi(x) - \phi_0)}{KT}\right] - 1 \right\} dx \quad (5)$$

으로 나타낼 수 있다. 일반적으로 MOS계에서 Q_{ss} 는 $10^{10} \sim 10^{12} \text{cm}^{-2}$ 의 크기를 나타내며 x_A 는 반도체의 특성 길이를 L_D (debye length)라 할때 약 $3L_D$ 의 값을 갖는다.¹¹⁾ 이상의 결과로부터 $Q_{ss} > 10^{12} \text{cm}^{-2}$ 정도로 증가시키면 N형 Si기판의 표면영역을 고농도전자($> 10^{18} \text{cm}^{-2}$)의 얇은($\sim 100 \text{\AA}$) N⁺층으로 만들수 있음을 알수있다. 따라서 AR막내의 높은 Q_{ss} 에 의한 새로운 HLE구조의 형성방법은 확산형 HLE전지가 갖는 극히 정교한 N⁺ 확산공정이 필요치 않고 N⁺ 에미터영역에서 HDE와 결정결합이 제거되며 표면으로부터 극히 얇은 곳에서 소수캐리어의 반사전위장벽이 형성됨으로써 전지의 효율을 더욱 개선시킬 수 있다는 특성을 지니게된다.

III. 설계와 제작

1. 전지의 구상과 AR막의 처리

표면전하축적형 HLE전지의 AR막을 SiO_2 막과 Si_3N_4 /Si oxynitride 막으로 구분하여 그림 2와 같은

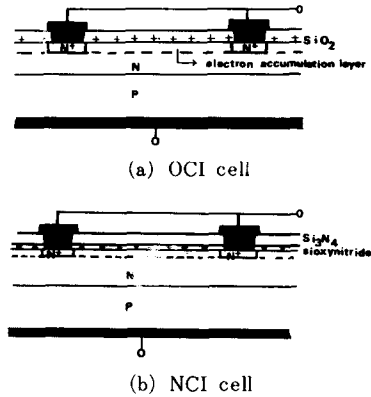


그림 2. 구상된 전지: (a) OCI전지 (b) NCI전지
Fig. 2. The schemed cells: (a) OCI cell (b) NCI cell.

두 종류의 전지를 구상하였다. 그림 2의 (a)전지는 N/P구조상에 SiO_2 AR막과 금속그리드전극밀의 오염성화산층을 형성하여 나타낸 것으로 이를 OCI 전지라 하고 (b)전지는 (a) 전지로부터 AR막을 Si_3N_4 /Si oxynitride층으로 대체한 것으로 이를 NCI전지라 부르기로 한다. 이들 각 전지에서 AR막의 공정처리는 표면에서 광반사 손실($R(\lambda)$)을 최소로 줄이고 Q_{ss} 를 가능한 증가시켜주는 방향으로 이루어져야 한다. 표면광반사 손실을 줄이기 위한 방법은 여러가지가 있겠으나 비흡수성 단층AR막을 이용하는 경우 공기와 Si의 굴절율을 각각 n_1, n_2 라 하고 입사파의 파장을 λ 라할때 굴절율, $n = \sqrt{n_1 n_2}$ 와 두께, $t = \lambda/4n$ 인 AR막을 사용하는 것이 효과적이다. 그림3에서는¹¹⁾ Si기판상에 비흡수성 단층 AR막의 굴절율에 따른 최적두께와 광전달 계수($1 - R(\lambda)$)를 보였다.

그림 3으로 부터 열적산화법에 의한 SiO_2 층($n=1.45$)을 AR막으로 이용할때는 적정두께가 약 1100\AA 으로 주어지고 CVD에 의한 Si_3N_4 층($n=1.9$)을 이용할때는 약 800\AA 정도의 두께가 적합함을 알 수 있다. OCI전지에서 AR막은 Si의 열적산화에 의해 형성할 수 있으며 NCI전지에서는 Si기판위에 $30 \sim 50 \text{\AA}$ 의 얇은 SiO_2 막을 형성한후 CVD방법으로 Si_3N_4 막을 성장시키면 된다.¹²⁾ 이때 적용되는 Si_3N_4 막은 그의 공정온도($T \geq 600^\circ\text{C}$)에서 얇은 SiO_2 막을 Si oxynitride ($\text{Si}_x\text{O}_y\text{N}$)로 변환시키게 된다. AR막의 전하분포에서 Q_0 와 N_{FS} 는 가능한 줄이고 Q_{ss} 는 증가시켜야 하는데 Q_0 를 감소시키기 위해서는 청결한 공정분위기를 갖추어야하며 SiO_2 AR막을 성장시키는 경우 할로겐이온을 주입(이는 gettering 효과를 줌)하면 효과를 볼 수 있다.¹³⁾ N_{FS} 를 줄이는데는 $\langle 100 \rangle$ Si 기판이 $\langle 111 \rangle$ 기판에 비해 효율적으로

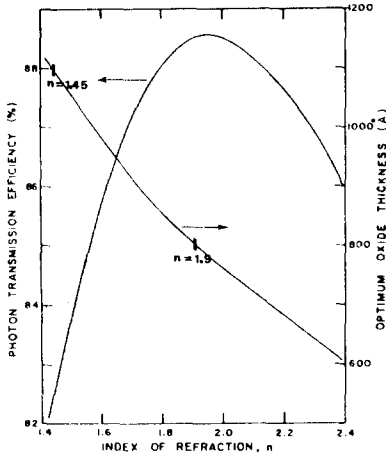


그림 3. Si기판상에서 비흡수성 단층 AR막의 최적두께와 광전달계수¹¹¹⁾
 Fig. 3. The optimum thickness and photon transmission efficiency of a single, nonabsorbing AR layer on silicon.¹¹¹⁾

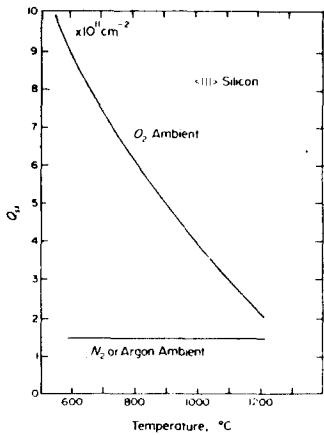


그림 4. 최종 열처리의 분위기와 온도에 따른 SiO₂막내의 Q_{ss}의존성¹⁴⁾
 Fig. 4. Dependence of Q_{ss} in SiO₂ on the ambient and temperature of the final heat treatment.¹⁴⁾

나타나 기판을 선정할때는 경제적인 면과 함께 Q_{ss} 분포특성도 고려해야 한다. Q_{ss}의 분포특성은 공정처리조건에 크게 의존하게 되는데 그림 4에서는¹⁴⁾ 산화막 성장시 공정처리조건에 따른 SiO₂막내의 Q_{ss} 크기를 나타내었다. 따라서 AR막으로 SiO₂층을 이용할 때는 먼저 고온에서 TCE산화법으로 SiO₂층을 성장시킨 후 Q_{ss}증가를 위해 T=600°C 이하의 저온에서 DryO₂ 분위기로 장시간 열처리를 해 주는 것이 바람직함을

알 수 있다. R. Hezel은 MIS/IL 태양전지의 연구에서¹²⁾ Si기판상에 pyrolytic CVD 방법(NH₃ : SiH₄ = 1000 : 1)으로 형성한 Si₃N₄/Si₃N₄Si₃N₄막내 Q_{ss}분포를 그림 5와 같이 조사하였다. R. Hezel은 이 연구에서 CVD처리과정에 SiH₄-NH₃반응으로 생성되는 활성 H species는 N_{Fs}를 감소시키며 Si₃N₄/Si₃N₄Si₃N₄막내의 Q_{ss}분포특성은 넓은 CVD공정온도(~800°C)에 걸쳐 10¹²cm⁻² 이상으로 높게 나타남을 보였다.

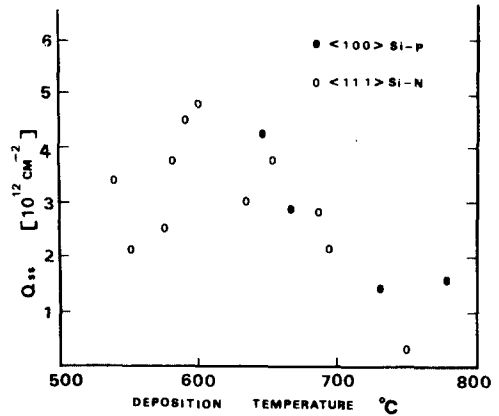


그림 5. Si₃N₄성장온도에 따른 Si₃N₄/Si₃N₄Si₃N₄막내 Q_{ss}분포¹²⁾
 Fig. 5. The Q_{ss} distribution in Si₃N₄/Si₃N₄Si₃N₄ layer as a function of the Si₃N₄ deposition temperature.¹²⁾

2. 마스크 제작

공정마스크의 종류를 3가지(격리마스크, 확산-접촉마스크, 전극마스크)로 분류하였으며 한마스크상에 8개의 전지와 6개의 커패시터를 집적시켰다. 제작된 공정마스크의 사진을 그림 6에 제시하였다.

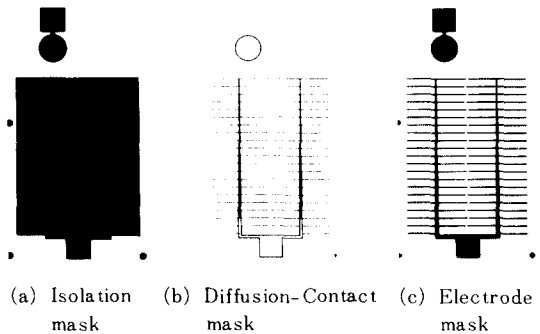


그림 6. 공정마스크 : (a) 격리마스크 (b) 확산-접촉마스크 (c) 전극마스크
 Fig. 6. Photographs of process masks : (a) Isolation mask (b) Diffusion-Contact mask (c) Electrode mask.

그림 6에서 (a)격리마스크는 한장의 Si 웨이퍼상에 수개의 전지를 집적시킬때 이들 소자간의 전기적 격리를 위해 사용된다. (b)확산-접촉마스크는 N⁺ 확산창구를 개방시키는데와 AR막으로 부터 접점창구를 개방해서 금속-반도체간의 오음성접합을 이루게 하는데 이용된다. (c)전극 마스크는 그리드전극의 형태를 결정해주며 이를 통해 전지의 전면적에 대한 유효수광면적의 비가 정해진다. 전극마스크의 형태는 그리드선의 폭을 40 μm , 선들사이 간격을 500 μm 로 설계하여 (b) 마스크의 패턴 가장자리로 부터 10 μm 가 더 덮히도록 하였다. 전지의 크기는 격리마스크 상에서 패드(pad)를 제외한 island의 면적(8.4 \times 11mm²)으로 나타낼 수 있으며 앞면 금속전극에 의해 가려지는 면적(9.7mm²)이 전지전체면적의 10.5%가 되게하였다. AR막을 유전재료로한 커패시터의 설계에서는 AR막위에 반경 0.8mm의 원형전극판(면적; 0.64 π mm²)을 만들고 그 둘레에 반도체와 오음성접촉을 갖는 환상(ring type) 전극을 배치하였다. 마스크 재료로는 hard surface mask를 사용하였고 제작과정은 CAD로 처리하였다.

3. 웨이퍼 제조공정

비저항이 8~15 $\Omega\text{-cm}$, 결정방향이 <111>, 두께가 14~16mils인 P형 Si웨이퍼를 기관으로 사용하여 그림 7에 도시한 공정순서에 따라 전지를 제작하였다. 각

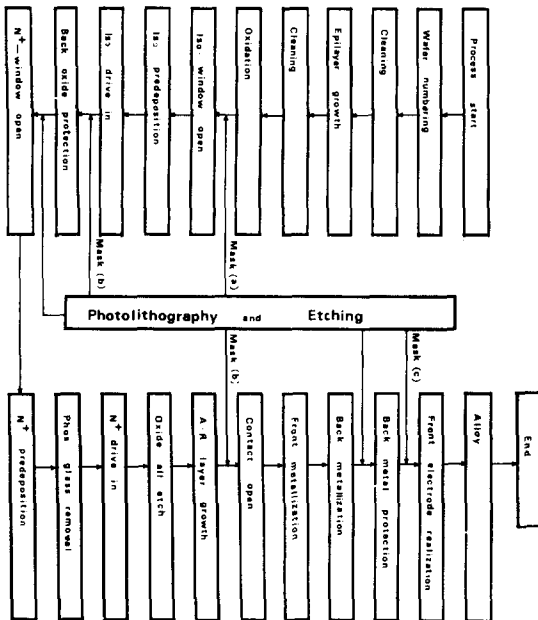


그림 7. 공정 순서도
Fig. 7. Process flow chart.

단계별 공정의 자세한 내용으로는 먼저 웨이퍼 뒷면에 번호를 기입하여 제작되는 전지의 종류를 구분(OCI전지; no. 1, NCI전지; no. 2)하고 고순도의 물과 E.L급 시약들을 사용하여 웨이퍼 표면을 청결히 세척하였다. 그후 1050 $^{\circ}\text{C}$, 80torr의 epireactor에서 반응가스 SiH₂Cl₂와 PH₃를 유입하여 비저항이 0.5 $\Omega\text{-cm}$, 두께가 10 μm 인 N에피층을 성장시켰고 초기산화과정에서 T=1100 $^{\circ}\text{C}$, dry O₂(10분) - H₂/O₂(190분) - N₂(15분) 분위기로 순서대로 처리하여 두께 12300~12400 \AA 의 SiO₂막을 얻었다. 격리공정에서는 (a)마스크를 이용하여 사진식각술로 격리창구를 개방한후 BN웨이퍼를 사용하여 붕소불순물(B)을 T=940 $^{\circ}\text{C}$ 에서 15분(N₂/O₂) - 1분(H₂/N₂/O₂) - 5분(N₂)간 predeposition 하였으며 drive in을 T=1130 $^{\circ}\text{C}$ 에서 23시간(N₂) - 70분(Wet O₂) - 15분(N₂)간 실시하였다. N⁺확산영역의 형성으로는 (b)마스크로부터 사진식각술로 웨이퍼 뒷면에 산화막을 보호하고(전지뒷면에 phos. 불순물의 침투방지) 앞면의 확산창구를 개방한후 poCl₃를 dopant로하여 T=950 $^{\circ}\text{C}$ 에서 30분간 인(P)불순물을 침투시켰다. 이후 <10:1> HF용액에서 PSG(phos. glass)를 제거하고 T=850 $^{\circ}\text{C}$ 에서 5분(N₂) - 10분(O₂)간 열처리한 결과 N⁺확산영역의 시트저항은 8.2~8.7 Ω/\square 로 측정되었다. 다음으로 웨이퍼상의 산화막을 전부 제거시키고 전지에 따른 해당 AR막을 형성하게 되는데 SiO₂ AR막의 성장[wafer no.1] 과정에서는 T=1000 $^{\circ}\text{C}$, 70분간 TCE oxidation을 실시한후 furnace의 온도를 -10 $^{\circ}\text{C}/\text{min}$ 의 율로 600 $^{\circ}\text{C}$ 까지 내려 이 온도(600 $^{\circ}\text{C}$)에서 dryO₂ 분위기로 180분간 열처리하였다. 이때 SiO₂ AR막의 성장된 두께는 1050~1100 \AA 로 나타났다. 또한 Si₃N₄/SiO₂nitride AR막의 성장[wafer no.2] 과정에서는 T=500 $^{\circ}\text{C}$, dryO₂분위기에서 3분간 열처리한 후 LP-CVD방식(반응가스; NH₃/SiH₂Cl₂, 온도; 800 $^{\circ}\text{C}$, 기압; 0.6torr)으로 두께 730~750 \AA 의 Si₃N₄층을 성장시켰고 다시 T=600 $^{\circ}\text{C}$ 에서 dryO₂로 10분간 열처리 하였다. 다음단계로는 (b)마스크를 이용하여 금속-반도체간의 접점창구를 개방하고 E-beam진공증착기(온도; 200 $^{\circ}\text{C}$, 진공도; 10⁻⁷torr)로 웨이퍼의 앞면에 두께 2 μm , 뒷면에는 두께 1 μm 의 Al금속을 각각 증착시켰다. 이후 (c)마스크로부터 그리드전극의 패턴을 형성하였고 금속과 반도체간의 긴밀한 접착을 위해 T=460 $^{\circ}\text{C}$ 에서 1분(N₂) - 15분(N₂/H₂) - 4분(N₂)간 alloy 공정을 실시하였다. 공정과정에서 접합깊이, 막두께, 시트저항의 측정은 grooving machine(philtec co., 2067-E), nanospec data(nanametrics co., AFT), 4 point probe(magnetron co., M-700)장비를 이용하였다.

IV. 측정 및 결과고찰

제조완성된 웨이퍼에는 그림 8 에서와 같이 서로 독립된 8 개의 전지와 6 개의 커패시터가 집적되어 있으며 편이상 전지들의 일련번호를 좌상쪽에서부터 (a)~(d), 좌하로부터 (e)~(h)라 정하고 커패시터들의 일련번호는 좌측으로부터 차례대로 (1)~(6)으로 정한다.

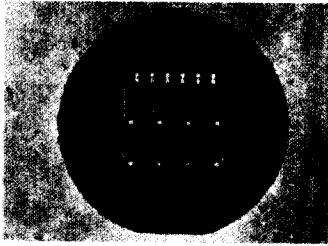


그림 8. 제작된 전지의 사진
Fig. 8. The photograph of the fabricated cell.

각 전지의 표면전하측정효과를 알아보기 위해 커패시터 일련번호 [(3), (4), (6)]을 선택하여 CSM system (material development corporation)으로부터 고주파 (1MHz) C-V 특성을 조사하였으며 이 과정에서 비유전상수 (ϵ_r)와 AR막의 두께 (t_{AR})에 대한 입력데이터들

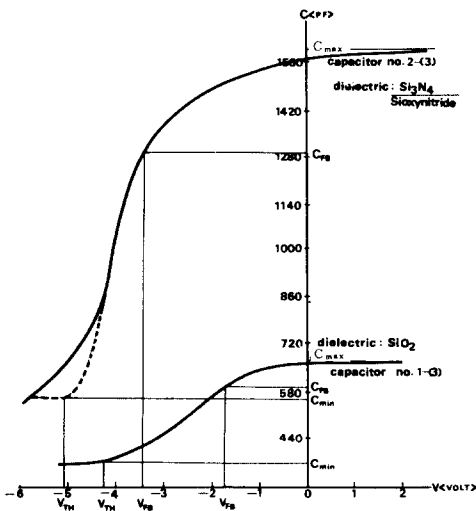


그림 9. 대표적 커패시터 (커패시터 일련번호 ; 1-(3), 2-(3))의 C-V 특성곡선
Fig. 9. The C-V characteristic curves of representative capacitors (capacitor serial no. ; 1-(3), 2-(3)).

로는 각각 $\epsilon_r(\text{Si})=11.7$, $\epsilon_r(\text{Si}_3\text{N}_4)=7.5$, $\epsilon_r(\text{SiO}_2)=3.9$, $t_{AR}(\text{SiO}_2)=1075 \text{ \AA}$, $t_{AR}(\text{Si}_3\text{N}_4/\text{SiO}_2\text{nitride})=750 \text{ \AA}$ 을 이용하였다. 그림 9는 유전재료에 따른 대표적 커패시터 (커패시터 일련번호 ; 1-(3), 2-(3))의 C-V 특성곡선을 나타내었다. AR막내의 Q_{SS} 는 이동성 전하 (Q_0)를 무시할때 다음의 관계식으로 구할 수 있다.

$$V_{TH} = V_{FB} + \phi_{Si} - \frac{Q_B}{C_0} = \phi_{ms} - \frac{Q_{SS}}{C_0} + \phi_{Si} - \frac{Q_B}{C_0} \quad (6)$$

여기서 ϕ_{ms} 는 금속-반도체간의 일함수차이고 C_0 는 AR막 자체의 커패시턴스로 C-V 특성곡선상에서 C_{max} 로 나타나며 ϕ_{Si} 와 Q_B 는 금속전극에 threshold 전압 (V_{TH})을 인가했을때 반도체의 표면전위와 공핍층의 표면 전하밀도를 나타낸다. 표 1에서는 제작된 커패시터의 제특성을 총괄하여 수록하였다.

표 1. 대표적 커패시터들 (커패시터 일련번호 ; (3), (4), (6)/웨이퍼)의 제특성

Table 1. General properties of representative capacitors (cap. serial no. ; (3), (4), (6)/wafer).

wafer no.	Capacitor serial No.	AR layer	$t_{AR} (\text{\AA})$	$C_{min} (\text{pF})$	$C_{max} (\text{pF})$	$C_{FB} (\text{pF})$	$V_{FB} (\text{volt})$	$V_{TH} (\text{volt})$	Q_{SS}/cm^2
1	(3)	SiO ₂	1075	363.4	663	596.7	-1.8	-4.24	3.13E11
1	(4)	SiO ₂	1075	401.3	650	560	-2.464	-4.3	4.4 E11
1	(6)	SiO ₂	1075	376.4	666.7	604.2	-1.75	-4.34	3.03E11
2	(3)	Si ₃ N ₄	750	564.3	160.4	1289.2	-3.57	-5.1	1.84E12
2	(4)	Si ₃ N ₄	750	554.8	1601.4	1280.3	-3.55	-5.06	1.83E12
2	(6)	Si ₃ N ₄	750	549.3	1594.9	1272.6	-3.47	-4.96	1.79E12

C-V 측정결과로부터 Si₃N₄/SiO₂nitride AR 막내의 Q_{SS} 분포특성은 $1.79 \sim 1.84 \times 10^{12} \text{ cm}^{-2}$ 범위의 크기로 SiO₂ AR막의 경우 ($Q_{SS}=3.03 \sim 4.40 \times 10^{11} \text{ cm}^{-2}$)에 비해 4~6배만큼 증가됨을 알 수 있었다. Si₃N₄/SiO₂nitride AR막에서 이러한 Q_{SS} 의 증가는 SiO₂nitride층 (구성 성분 ; Si, O, N, Si+O₂, Si+N₂)에서 안정된 분자결합을 이루지 못한 Si원자의 증가 때문인 것으로 생각된다. 이로부터 표면전하 측정형 전지들은 고농도불순물의 확산 없이도 효과적인 N+N 고저점합 에미터구조를 가지게 되며 NCI 전지와 OCI 전지를 비교해 볼때는 NCI 전지가 더욱 효과적인 표면전하측정층을 이루게 됨을 알 수 있다. 또한 전지들의 암전류 특성을 조사하기 위해 외부로부터 빛을 차단한 상태에서 순방향 전압에 따른 전류값을 측정하였으며 그림 10에서는 대표 전지들 (전지 일련번호 ; 1-(b), 2-(b))의 $I_n J-V$ 특성곡선을 나타내었다. 순방향 전압이 nKT/q 보다 충분히 클때는 암전류-전압의 관계식이

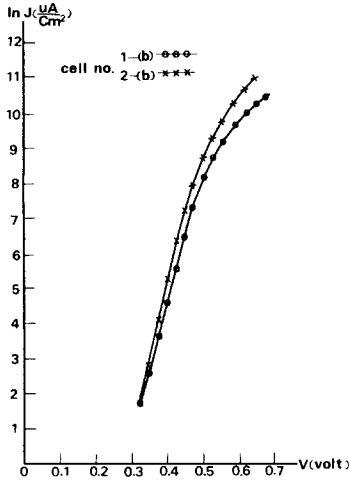


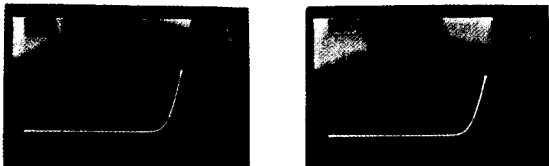
그림10. 대표전지들(전지일련번호; 1-(b), 2-(b))의 $\ln J - V$ 특성

Fig. 10. $\ln J - V$ characteristic curves of representative cells (cell serial no.; 1-(b), 2-(b)).

$$\ln J = \ln J_0 + \frac{q}{nKT} \cdot V \quad (7)$$

로 표현됨으로 이 영역의 직선을 연장시켜 전류축과의 교차점 역포화 암전류밀도 (J_0)의 크기를 구할 수 있다. 이와 같은 방법으로 구한 OCI 전지의 평균 J_0 는 $7.485 \times 10^{-5} \mu A/cm^2$. NCI 전지의 평균 J_0 는 $4.108 \times 10^{-5} \mu A/cm^2$ 으로 나타났다. 100mW/cm²의 인공조명아래(JCR 할로젠램프를 이용) 전지의 전류-전압특성곡선을 curve tracer (tektronix inc., type 576)에 나타내었고 그림 11에서는 이들의 대표적 사진(전지일련번호; 1-(f), 2-(f))을 제시하였다.

여기서 중심을 원점으로 하여 수직전류축은 10mA/div로 수평전압축은 0.1V/div로 조정되어 있다. V_{oc} , I_{sc} 및 최대가용전력 (P_{max})은 이들 사진으로부터 직접



(a) OCI cell (cell no. 1-(f)) (b) NCI cell (cell no. 2-(f))

그림11. 입사광전력 100mW/cm²에서 측정된 전류-전압특성곡선; (a) OCI 전지(전지번호 1-(f)), (b) NCI 전지(전지번호; 2-(f))

Fig. 11. Current-voltage characteristic curves measured under 100mW/cm² incident light power; (a) OCI cell (cell no. 1-(f)), (b) NCI cell (cell no. 2-(f)).

구할 수 있고 충실도 (FF)는 $P_{max}/V_{oc} \cdot I_{sc}$ 로 계산된다. 전지의 전면적에 대한 변환효율 (η_{tot})은 입사광전력을 P_{in} , 전지의 면적을 A 라 할 때 $P_{max}/P_m \cdot A$ 로 계산할 수 있고 유효수광면적에 대한 변환효율 (η_{act})은

$$\eta_{act} = \eta_{tot} \cdot \text{total area} / \text{active area} \quad (8)$$

로 나타낼 수 있다. 전지의 직렬저항 (R_s)은 측정된 전류-전압 특성곡선으로부터 전지의 동작영역(그림 11의 제 4 상한면)으로 이루어지는 면적 (A_p)을 구함으로써 다음과 같이 계산할 수 있다.^[15]

$$R_s = 2 \left[\frac{V_{oc}}{I_{sc}} - \frac{A_p}{I_{sc}^2} - \frac{nKT}{q} \frac{1}{I_{sc}} \right] \quad (9)$$

표면전하 축적형 전지 (OCI 전지, NCI 전지)의 효율 파라미터 값들을 표 2에 총괄하였으며 더불어 동종의 기관으로 제작한 확산형 N⁺N/PP⁺ 전지^[6]의 효율파라미터 값들도 함께 수록하였다.

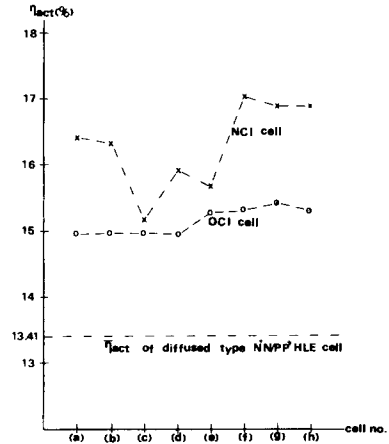


그림12. 유효수광면적에 대한 변환효율의 분포특성 (확산형 N⁺N/PP⁺ 전지와 비교됨)

Fig. 12. The distribution characteristics of conversion efficiency on the active area basis (compared with diffused type N⁺N/PP⁺ cell).

그림12에서는 이들 전지의 효율 (η_{act})에 대한 분포 특성을 나타내었다.

측정결과로부터 전지의 종류별 전(유효수광) 면적 평균변환효율은 OCI 전지에서 13.59 (15.18)%, NCI 전지에서 14.6 (16.31)%로 나타났으며 이는 확산형 HLE 전지 ($\eta_{tot,act} = 12.07$ (13.41)%)에 비해 효율이 크게 증가됨을 알 수 있다. 특히 NCI 전지(전지일련번호; 2-(f))에서 최대변환효율 ($\eta_{tot,act,max}$)은 15.28 (17.07) %로 확산형 N⁺N/PP⁺ 전지 ($\eta_{tot,act,max} = 12.26$ (13.62)%)에 비해 25.3%의 효율개선을 얻을 수 있었다. 이는

N'에미터 영역에서 결정결함 및 HDE가 제거되어 J_0 가 감소되고 N'N고저접합이 표면으로부터 극히 얇은 곳에 형성됨으로써 단락전류가 증가된 결과로 보여진다. 또한 표면전하축적형 전지들의 종류별 효율특성을 비교해 보면 전반적으로 NCI전지가 OCI전지에 비해 높은 효율특성을 보이고 있는데 이는 Si_3N_4/SiO_x -nitride AR막이 SiO_2 AR막보다 Si전지 내부로 광전달 효과가 크고 Q_{ss} 가 높기 때문인 것으로 생각된다.

표 2. 전지들의 효율파라미터
Table 2. Efficiency parameters of cells.

[incident light power : $100 \frac{mW}{cm^2}$]

parameters cells	V_{oc} (V)	J_{sc} [mA] [cm^2]	J_0 [μA] [cm^2]	R_s (Ω)	FF (%)	η_{tot} (%)	η_{act} (%)	
OCI	1-(a)	0.550	33.55		0.38	72.8	13.41	14.98
	1-(b)	0.549	33.66		0.27	72.7	13.43	15.0
	1-(c)	0.549	33.66		0.27	72.8	13.45	15.02
	1-(d)	0.548	33.23		1.32	73.65	13.41	14.98
	1-(e)	0.549	33.55		1.27	74.34	13.69	15.29
	1-(f)	0.547	33.44		1.05	75.19	13.75	15.36
	1-(g)	0.548	33.55		1.20	75.29	13.84	15.46
	1-(h)	0.550	34.63		1.83	72.16	13.74	15.35
	ave.	0.549	33.66	$7.485 \cdot 10^{-3}$	0.95	73.62	13.59	15.18
	NCI	2-(a)	0.561	36.58		1.87	71.72	14.71
2-(b)		0.562	36.36		1.98	71.7	14.65	16.36
2-(c)		0.560	34.63		2.0	70.0	13.57	15.16
2-(d)		0.561	35.82		2.4	71.0	14.26	15.93
2-(e)		0.571	37.23		2.9	66.0	14.03	15.67
2-(f)		0.568	37.23		2.4	72.06	15.28	17.07
2-(g)		0.569	37.34		2.5	71.36	15.16	16.93
2-(h)		0.578	37.46		3.0	70.0	15.15	16.92
ave.		0.566	36.58	$4.108 \cdot 10^{-3}$	2.38	70.48	14.6	16.31
diffused type N'N/PP'/(ave.)		0.585	26.68	$7.740 \cdot 10^{-4}$	0.37	77.3	12.07	13.41

V. 結 論

본 연구에서는 확산형 HLE구조 대신 AR막내의 Q_{ss} 를 증가시켜 전지의 에미터 구조를 전하유도에 의한 N'N고저접합 형태로 나타낸 새로운 표면전하축적형 HLE태양전지를 제작하였다. 실험과정에서 AR 막의 처리를 웨이퍼별로 달리함으로써 제작되는 전지의 종류를 OCI전지(AR막; SiO_2)와 NCI전지(AR막; Si_3N_4/SiO_x -nitride)로 구분하였다. JCR 할로겐램프로 입사 광전력 $100mW/cm^2$ 의 인공조명을 만들어 효율특성을 분석한 결과 전(유효수광)면적의 평균변환효율이 OCI전지에서 13.59(15.18)%, NCI전지에서 14.6(16.31)%

로 각각 나타났다. 또한 전(유효수광)면적의 최대변환효율($\eta_{tot,act,max}$)은 NCI전지에서 15.28(17.07)%까지 얻을 수 있었으며 이는 종래의 확산형 N'N/PP'HLE전지($\eta_{tot,act,max}=12.26(13.62)\%$)에 비해 효율이 25.3% 개선되었다. 확산형 HLE전지에 대한 표면전하축적형 HLE전지의 이러한 효율개선은 N'N 고저접합이 표면으로부터 극히 얇은곳에 위치되고 N'에미터영역에서 결정결함 및 HDE가 효과적으로 제거됨에 기인한다고 볼 수 있다. 또한 OCI전지에 대한 NCI전지의 고효율 특성은 Si_3N_4/SiO_x -nitride AR막이 SiO_2 AR막보다 Si전지내부로 광전달효과가 크고 Si-AR막계면에서 Q_{ss} 가 높기 때문인 것으로 생각된다. 전지의 제조과정에서 기관과 N에피층의 선택 및 N' 오음성영역의 처리에 대한 최적조건은 좀 더 깊이 연구되어야 할 과제이며 이와함께 공정이 체계화 된다면 본 연구에서 제시된 표면전하축적형 전지의 효율은 더욱 증가 될 것이다.

參 考 文 獻

- [1] D.M. Chapin, et al., "A new silicon p-n junction photocell for converting solar radiation into electrical power," *J. Appl. Phys.*, vol. 25, pp. 676-677, May 1954.
- [2] Jerry G. Fossum, et al., "Physics underlying the performance of back surface field solar cells," *IEEE Trans. on Electron Devices*, vol. ED-27, no. 4, April 1980.
- [3] W.Z. Shen and C.Y. Wu, "An analytical model for high low emitter (HLE) solar cells in concentrated sunlight," *Solid State Electronics*, vol. 25, no. 11, pp. 1025-1037, 1981.
- [4] P. Lauwers, et al., "Influence of bandgap narrowing on the performance of silicon n-p solar cells," *Solid State Electronics*, vol. 21, pp. 747-752, 1978.
- [5] 張志根, "BSF Si太陽電池(N'PP')의 특성고찰과 效率증대 방안," *檀國大學校 論文集* 第17輯, 1983.
- [6] 張志根, 金鳳烈, "高低接合에미터 構造를 갖는 N'N PP' Si太陽電池의 效率改善," *大韓電子工學會誌*, 第21卷 第1號, 論文84-21-1-10, 1984年 1月.
- [7] C.T. Sah, et al., "A high low junction emitter structure for improving Si solar cell efficiency," *IEEE Trans. on Electron Devices*, vol. ED-25, no. 1, January 1978.

- [8] 張志根, “오염성 擴散領域과 表面電荷蓄積層을 이용한 새로운 高效率 HLE 태양電池의 開發에 관한 研究”, 延世大學校大學院 博士學位 論文, 1984년 6월.
- [9] S.M. Sze, *Physics of Semiconductor Devices*, 2nd ed., John Wiley and Sons, Inc., 1981.
- [10] A. Neugroschel, “Emitter current suppression in a high low junction emitter solar cell using an oxide charge induced electron accumulation layer,” *Appl. Phys. Lett.* 33(2), 15 July 1978.
- [11] John R. Hauser, et al., “Performance limitations of silicon solar cells,” *IEEE Trans. on Electron Devices*, vol. ED-24, no. 4, April 1977.
- [12] R. Hezel, “Silicon nitride for the improvement of silicon inversion layer solar cells,” *Solid State Electronics*, vol. 24, no. 9, pp. 863-868, 1981.
- [13] G.J. Declerck, et al., “Some effects of trichloroethylene oxidation on the characteristics of MOS devices,” *J. Electrochem. Soc.*, vol. 122, pp. 436-439, 1975.
- [14] G.C. Salter, et al., “Silicon solar cells using natural inversion layers found in thermally oxidized p-silicon,” *Solid State Electronics*, vol. 20, pp. 95-104, 1977.
- [15] Gerardo L. Araujo, et al., “A new method for experimental determination of the series resistance of a solar cell,” *IEEE Trans. on Electron Devices*, vol. ED-29, no. 10, October 1982.