

Short-Channel EIGFET의 Threshold 전압 모델에 관한 연구

(A Study on the Threshold Voltage Model
for Short-Channel EIGFET)

朴光旻*, 金弘培*, 郭桂達*

(Kwang Mean Park, Hong Bae Kim and Kae Dal Kwack)

要 約

본 논문에서는, drain 전압과 substrate bias에 종속적인 관계를 갖는 short-channel enhancement-mode IGFET의 threshold 전압에 대한 보다 개선된 모델을 제시한다. 특히, 최근에 발표된 몇몇 모델들에 비해, short-channel effect에 의한 correction factor를 정확히 해석함으로써 오차를 충분히 줄일 수 있었으며, 본 모델을 이용하여 계산한 이론값은 약 $1\mu\text{m}$ 정도의 채널 길이를 갖는 device에 대해서도 실험값과 잘 일치한다.

Abstract

In this paper, a more improved threshold voltage model dependent on drain voltage and substrate bias for short - channel enhancement - mode IGFET is presented. Especially, compared with the several recently published models, the error is sufficiently reduced with the precise analysis on the correction factor for short-channel effect, and the calculated values using this model are also agreed well with the experimental data about $1\mu\text{m}$ - channel length device.

I. 序 論

Source와 drain 사이의 유효 채널 길이가 짧아지게 될 때, gate 단자 바로 밑 부분의 전계는 source와 drain에 의해 더욱 많은 영향을 받게 되며, 이때 threshold 전압은 감소하게 된다. 이러한 short-channel effect에 의해 threshold 전압이 감소하는 양을 계산하기 위해 많은 연구가 있어 왔으나, 과거의 이론들은 threshold 전압이 drain 전압과 substrate-bias에 대해 종속적인 관계를 갖는 현상에 대해 정확히 해석하지

못 하였고, 결과적으로 그들의 모델로 계산한 이론값과 실험값 사이에는 비교적 큰 오차가 존재하고 있었다.^[1-4] etc

따라서 본 논문에서는 drain 전압과 substrate bias에 대해 종속적인 관계를 갖는 threshold 전압에 대한 보다 정확한 모델을 제시하며, 이때 source와 drain junction의 각각의 공핍층은 gate 단자의 끝에 중심을 둔 타원형의 형태를 갖는다고 가정하였다. 이후로, Si-substrate를 갖는 n-channel IGFET에 대해, 기존의 모델들과 비교하여 본 모델의 타당성을 밝히고자 한다.

II. Correction Factor

Bulk 내의 불순물이 균일하게 doping되어 있다는 가정 하에, short-channel effect에 의해 threshold 전압

*正會員, 漢陽大學校 工科大學 電子工學科

(Dept. of Electronics Eng., Han Yang Univ.)

接受日字：1984年 12月 13日

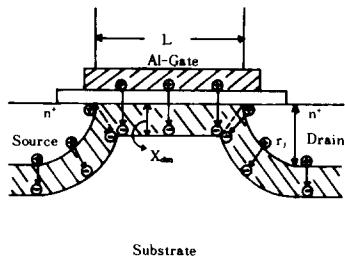


그림 1. Short-channel effect를 위한 Yau의 모델구조
Fig. 1. Yau's model structure for short-channel effect.

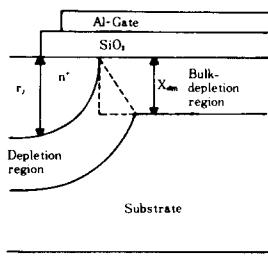


그림 2. 그림 1을 확대한 그림
Fig. 2. Enlarged figure of Fig. 1.

이 감소하는 현상을 해석해 온 많은 연구들 중에서 Yau의 모델은^[1] 가장 간단하면서도, source와 drain 전압이 인가되지 않은 경우에는 비교적 정확한 것으로 나타났다. Yau는 기하학적으로 2차원적인 전하 보존 법칙으로부터, gate 영역 내의 depletion charge로부터 발생한 전계를 그림 1, 2와 같이 사다리꼴로 근사화 시켜, 사다리꼴 내부의 charge에 기인한 전계는 gate로 향하게 되고, 사다리꼴 외부의 charge에 기인한 전계는 각각 source와 drain 영역으로 향하게 된다고 가정하여 short-channel IGFET의 threshold 전압에 대한 이론을 제시하였다. 이때 Yau가 제시한 correction factor에 관한 식은 다음과 같다.

$$Y = 1 - \frac{r_s}{L} \left(\sqrt{1 + 2 \cdot \frac{X_{dm}}{r_s}} - 1 \right) \quad (1)$$

여기서 X_{dm} 은 bulk에서의 최대 공핍층의 두께 r_s 는 source와 drain 영역의 junction depth이다. 또한 Yau는 각 junction의 측면에서는 junction이 원형을 갖는다고 가정하였다. 그러나 식(1)은 drain 전압과 substrate bias에 대해 독립적인 것으로 나타나며, 따라서 drain 전압이 인가되는 경우에는 적용시킬 수가 없었다. 이러한 drain 전압과 substrate bias에 종속적인 관계를 해석하기 위해 Taylor^[3]와 Fichtner^[4]는 그림 3과

같은 모델 구조로부터 각각 다음과 같은 correction factor에 관한 식을 제시하였다.

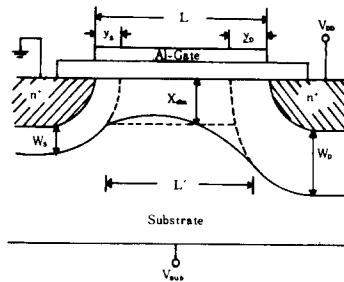


그림 3. Taylor, Fichtner의 모델구조
Fig. 3. Taylor's, Fichtner's model structure.

Taylor의 모델 :

$$T = \frac{1}{2} \left[1 + \frac{(L - W_s - W_b)}{(L - y_s - y_b)} \right] \quad (2)$$

Fichtner의 모델 :

$$F = 1 - \frac{r_s}{2L} \left[\left(\sqrt{1 + \frac{2y_s}{r_s}} - 1 \right) + \left(\sqrt{1 + \frac{2y_b}{r_s}} - 1 \right) \right] \quad (3)$$

$$\text{여기서 } \begin{cases} y_s = [2\epsilon_s(V_{bi} - \phi_s)/qN_{sub}]^{1/2} \\ y_b = [2\epsilon_s(V_{bi} - \phi_s + V_{dd})/qN_{sub}]^{1/2} \end{cases} \quad (4)$$

$$\begin{cases} W_s = [2\epsilon_s(V_{bi} + V_{sub})/qN_{sub}]^{1/2} \\ W_b = [2\epsilon_s(V_{bi} + V_{sub} + V_{dd})/qN_{sub}]^{1/2} \end{cases} \quad (5)$$

이에, strong inversion에서의 surface potential $\phi_s = 2\phi_F$ 인 관계식을 이용하였다. 그러나 Taylor의 모델은 실험값과는 잘 일치하지 않았으며, 채널 길이가 2 μm 이하인 device에 대해서는 상당히 큰 오차를 나타내었다. 또한 Fichtner는 bulk에서의 최대 공핍층의 두께를 source와 drain junction에서의 각각의 공핍층의 두께와 같다고 가정하여 식(3)을 유도해 내었으나, 그의 이론은 drain 전압이 낮은 경우에는 Yau의 이론이나 Taylor의 이론에 비해 훨씬 큰 오차를 나타냄으로써 전체 drain 전압과 substrate bias에 종속적인

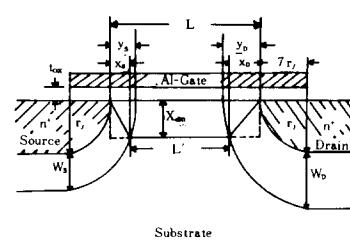


그림 4. Short-channel EIGFET의 기하학적 모델구조
Fig. 4. Geometrical model structure for short-channel EIGFET.

threshold 전압에 관한 모델로서는 적절하지가 못 했고, 따라서 이제까지는 drain 전압이 낮은 경우에는 Yau의 모델로, drain 전압이 비교적 크게 인가되는 경우에는 Fichtner의 모델을 적용해 왔다.^[5]

본 논문에서는 보다 정확한 correction factor에 관한 식을 유도하기 위해, 그림 4와 같은 기하학적 모델로 부터 poisson 방정식을 다음과 같이 두 경우로 분류하여 각각 풀어 내었다.

i) 채널 표면에서의 junction의 공핍층의 두께(y_s, y_d) 계산

Junction의 측면 부분은 cylindrical하다고 가정하여 poisson 방정식을 원주 좌표계에서 풀다. 이때 원주 좌표계에서 구한 poisson 방정식의 일차원적인 해는 다음과 같다.

$$\begin{aligned} V_{bi} + V_{sub} + V_{xx} = & \left(\frac{qN_{sub}}{2\epsilon_s} \right) (0.7r_s)^2 \left(1 + \frac{y_x}{0.7r_s} \right)^2 \\ & \cdot \left[I_n \left(1 + \frac{y_x}{0.7r_s} \right) - 0.5 + 0.5 \cdot \left(1 + \frac{y_x}{0.7r_s} \right)^2 \right] \quad (6) \end{aligned}$$

여기서 첨자 x는 관계되는 영역에 따라 S(source) 또는 D(drain)를 나타내며, 또한 V_{ss} 는 single device 특성을 simulating 할 때는 보통 그 값을 zero로둔다. 한편 식(6)에는 초월 함수 $I_n(1+y_x/0.7r_s)$ 가 포함되어 있으며, V_{xx} 에 대한 y_x 의 함수를 직접 구할 수가 없다. 따라서 주어진 V_{xx} 값에 대해 각각의 y_x 의 값을 계산하기 위해서는 여러번의 iteration을 해야하며, 이때 computer processing time을 상당히 소비하게 된다. 이를 줄이기 위해 iteration 없이 y_x 의 근사값을 구하는 방법을 III절에 자세히 기술하였다.

ii) Source와 drain junction의 밑 부분에서의 공핍층의 두께(W_s, W_d) 계산

Junction이 plane하다고 가정하여 poisson 방정식을 각각 좌표계에서 풀다. 이때 poisson 방정식의 일차원적인 해는 다음과 같다.

$$W_x = [2\epsilon_s(V_{bi} + V_{sub} + V_{xx}) / qN_{sub}]^{1/2} \quad (7)$$

한편, junction의 공핍층은 gate의 끝에 중심을 두고, 다음과 같은 반경을 갖는 타원형의 형태를 갖는다고 가정한다.

$$\text{장반경} = r_s + W_x \quad (8)$$

$$\text{단반경} = 0.7r_s + y_x \quad (9)$$

식(8)과 식(9)로부터 이 타원 방정식은 다음과 같이 표현된다.

$$\frac{x^2}{(0.7r_s + y_x)^2} + \frac{y^2}{(r_s + W_x)^2} = 1 \quad (10)$$

식(9)에 나타난 factor 0.7은 source와 drain 영역

의 측면 확산 깊이는 수직 방향의 확산 깊이 r_s 의 0.7 배 정도된다는 실험적 사실로 부터 도입한 factor이다. 한편 gate의 바로 밑 부분에서의 공핍층의 두께는 오직 표면에서의 band의 기울기와 substrate bias에 관계되며, junction이 plane하다고 가정하여 계산하면 다음과 같다.

$$X_{dm} = \left[2\epsilon_s (2\phi_F + V_{sub}) / qN_{sub} \right]^{1/2} \quad (11)$$

따라서, 직사각형 $X_{dm} \cdot L$ 은 long-channel device가 turn-on될 때의 전체 depletion charge를 나타내며, source와 drain junction에서의 각각의 공핍층과 중첩되는 부분이 발생하게 된다. 이때 채널 영역의 공핍층에 의해, 이 중첩되는 부분은 X_x 되는 점에서 끝나게 된다. $X_x \cdot X_{dm}$ 은 이러한 각 junction의 공핍층에 의해 중첩되는 부분을 나타낸다. 따라서 correction factor K는 다음과 같이 나타낼 수 있다.

$$K = 1 - \frac{X_x + X_d}{2L} \quad (12)$$

이때, X_x 를 구하기 위해 점 $(0.7r_s + X_x, X_{dm})$ 에서 식(10)을 풀면

$$X_x = (y_x + 0.7r_s) \left[1 - \frac{X_{dm}^2}{(w_x + r_s)^2} \right]^{1/2} - 0.7r_s \quad (13)$$

이다. 식(12)와 식(13)으로부터 correction factor K의 관계식은 다음과 같이 나타내어진다.

$$K = 1 - \frac{1}{2L} \left[\left[\left(y_s + 0.7r_s \right) \left[1 - \frac{X_{dm}^2}{(w_s + r_s)^2} \right]^{1/2} - 0.7r_s \right] \right. \\ \left. + \left[\left(y_d + 0.7r_s \right) \left[1 - \frac{X_{dm}^2}{(w_d + r_s)^2} \right]^{1/2} - 0.7r_s \right] \right] \quad (14)$$

여기서 y_s 와 y_d 는 식(6)으로부터, w_s 와 w_d 는 식(7)로부터, X_{dm} 은 식(11)로부터 각각 구해진다. 이 correction factor K를 이용하여 long-channel device의 이론으로부터 short-channel device의 특성을 적절히 유도할 수가 있다.

III. y_x 에 대한 근사식

식(14)로부터 correction factor K를 계산하기 위해서는 먼저, 식(6)으로부터 y_x 의 값을 계산해야 한다. 그러나 식(6)에는 초월 함수 $I_n(1+y_x/0.7r_s)$ 가 포함되어 있으며, V_{xx} 에 대한 y_x 의 함수를 직접 구할 수가 없다. 따라서 식(7)을 이용하여 간접적인 방법으로 y_x 의 근사값을 계산한다.

먼저, $V_{bi} + V_{sub} + V_{xx} = V_x$ 라 두면, 식(6)과 식(7)은 각각,

$$V_x = \left(\frac{qN_{sub}}{2\epsilon_s} \right) (0.7r_s)^2 \left(1 + \frac{y_x}{0.7r_s} \right)^2 \left[I_n \left(1 + \frac{y_x}{0.7r_s} \right) \right. \\ \left. - 0.5 + 0.5 \left(1 + \frac{y_x}{0.7r_s} \right)^{-2} \right] \quad (15)$$

$$V_x = \left(\frac{qN_{sub}}{2\epsilon_s} \right) (0.7r_s)^2 \left(\frac{w_x}{0.7r_s} \right)^2 \quad (16)$$

이 된다. 이 식(15)과 식(16)를 연립하여 풀면 다음과 같다.

$$\left(\frac{w_x}{0.7 r_s} \right) = \left(1 + \frac{y_x}{0.7 r_s} \right) \left[l_n \left(1 + \frac{y_x}{0.7 r_s} \right) - 0.5 + 0.5 \left(1 + \frac{y_x}{0.7 r_s} \right)^{-2} \right]^{\frac{1}{2}} \quad (17)$$

여기서 $w_x/0.7 r_s = z$, $y_x/0.7 r_s = Y$ 라 두면, 식(17)은 다음 식으로 변형된다.

$$Z = (1+Y) [l_n(1+Y) - 0.5 + 0.5(1+Y)^{-2}]^{\frac{1}{2}} \quad (18)$$

이때, Z에 대한 Y의 근사 함수가 다음과 같은 다항식의 형태를 갖는다고 가정한다.

$$Y = k_1 + k_2 Z + k_3 Z^2 + k_4 Z^3 + \cdots + k_{m+1} Z^m \quad (19)$$

여기서 주어진 Y에 대해 식(18)로 계산한 Z의 값을 식(19)에 대입하여 curve fitting method에 의해 계수 k_i 를 구한다.^[8]

본 논문에서는 $Y=0, 0.1, 0.2, 0.3, 0.4, 0.5, 1, 1.5, 2, 2.5, 3, 3.5, 4, 4.5, 5, 5.5, 6, 6.5, 7, 7.5, 8$ 을 각각 대입하여 Z의 값을 계산하고, 이 값을 이용하여 계수 k_i 를 결정하기 위해 최소 제곱법(least square method)을 이용하였다.^[8] 이때 $m=2, 3, 4$ 에 대해 구해진 계수 k_i 의 값을 표 1에 나타내었다. 또한 식(18)과 식(19)의 상대오차는 그림 5에 나타내었다.

표 1. $m=2, 3, 4$ 에 대해 구한 계수 k_i 의 값
Table 1. Values of coefficient k_i obtained with $m=2, 3, 4$

m	2	3	4
k_1	0.0631353852	0.0273676226	0.0134032218
k_2	0.801329125	0.870450851	0.915719608
k_3	-0.0111077557	-0.0278527129	-0.0477597965
k_4		9.92163018E-4	3.76389644E-3
k_5			-1.20066695E-4

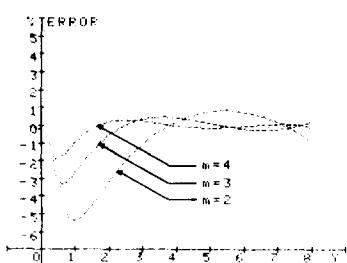


그림 5. 식(18)과 식(19)와의 상대오차
Fig. 5. Relative error between eq (18) and eq (19).

이 그림 5로부터 최대 오차가 약 5% 정도인 범위 내에서, 식(19)의 다항식의 차수가 $m=2$ 인 근사식을 식

(18) 대신 이용할 수 있음을 알 수 있다.

즉, 식(18)은

$$Y = 0.0631353852 + 0.801329125 \cdot Z - 0.0111077557 \cdot Z^2 \quad (20)$$

으로 근사화 시킬 수 있다. 따라서

$$y_x = (0.7 r_s) \left[0.0631353852 + 0.801329125 \left(\frac{w_x}{0.7 r_s} \right) - 0.0111077557 \left(\frac{w_x}{0.7 r_s} \right)^2 \right] \quad (21)$$

이며, $W_x = (2 \varepsilon_s V_x / q N_{sub})^{\frac{1}{2}}$ 이다. (22)

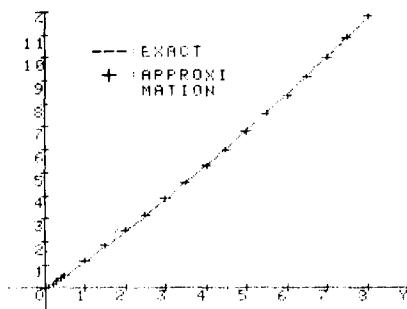


그림 6. 식(18)과 $m=2$ 인 식(20)을 비교한 그림

Fig. 6. Figure compared eq(18) with eq(20) being $m=2$.

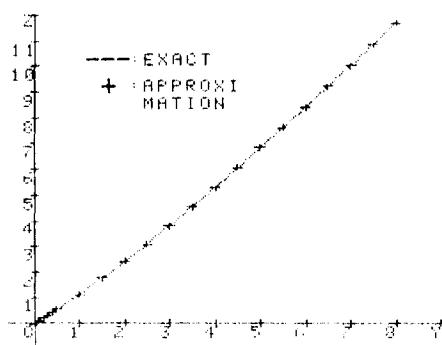


그림 7. 식(18)과 $m=4$ 인 근사식을 비교한 그림

Fig. 7. Figure compared eq (18) with approximated equation being $m=4$.

또한 그림 6은 식(18)과 $m=2$ 인 근사식(20)을 비교한 그림이며, 그림 7은 식(18)과 $m=4$ 인 근사식을 비교한 그림이다. 여기서 $Y < 0.4$ 인 범위에서 $Y = Z$, 즉, 전위차가 낮은 경우에는 $y_x = W_x$ 임을 알 수 있으며, 최대 오차가 약 5% 정도인 범위 내에서 식(18) 대신 식(20)을 이용하는 것이, computer processing time 문제를 해결하는 데 보다 바람직한 것으로 생각되어, 본 논문에서는 식(18) 대신 근사식(20)을 이용하였다.

IV. Threshold 전압.

앞에서 구한 correction factor K를 이용하여 short-channel EIGFET의 threshold 전압에 대한 관계식을 구하면 다음과 같다. 먼저, source 와 drain junction의 depletion charge가 bulk의 전체 depletion charge에 기여하는 양 Q_d 를

$$Q_d = (1-K) Q_t \quad (23)$$

라 둔다. 이때 전하 보존 법칙으로 부터 다음식이 성립한다.

$$(V_{GG} - V_{FB} - \phi_s) \cdot C_{ox} = -Q_t - K \cdot Q_d \quad (24)$$

여기서 ϕ_s 는 surface potential이며, Q_t 와 Q_d 는 각각 단위 면적당의 inversion charge량과 depletion charge량을 나타낸다. 만약 substrate bias V_{sub} 가 인가되는 경우에는 식(24)의 ϕ_s 는 surface band의 기울기를 나타내며, Q_t 와 $K \cdot Q_d$ 는 band의 기울기와 substrate bias의 함수가 된다. 이때,

$$Q_d = -[2 \epsilon_s q N_{sub} (\phi_s + V_{sub})]^{\frac{1}{2}} \quad (25)$$

이미, strong inversion을 형성 할 때의 gate전압은 식(24)로 부터 다음과 같이 표현된다.

$$V_T = V_{FB} + 2 \phi_F - K \frac{Q_{do}}{C_{ox}} - \frac{Q_{lo}}{C_{ox}} \quad (26)$$

여기서, Q_{do} 와 Q_{lo} 는 $\phi_s = 2 \phi_F$ 일 때의 depletion charge와 inversion charge를 나타내며, Q_{lo} 는 Q_{do} 에 비해 무시할 수 있으므로,

$$V_T = V_{FB} + 2 \phi_F - K \frac{Q_{do}}{C_{ox}} \quad (27)$$

이다. 한편 식(25)으로 부터

$$Q_{do} = -[2 \epsilon_s q N_{sub} (2 \phi_F + V_{sub})]^{\frac{1}{2}} \quad (28)$$

이므로, 식(27)은 다음과 같이 나타내어 진다.

$$V_T = V_{FB} + 2 \phi_F + K \cdot \frac{[2 \epsilon_s q N_{sub} (2 \phi_F + V_{sub})]^{\frac{1}{2}}}{C_{ox}} \quad (29)$$

V. 이론값과 실험값의 비교

본 절에서는 채널 길이가 $1.27\mu m$, $2.17\mu m$, $3.68\mu m$ 인 3개의 sample에 대해, Yau의 모델, Taylor의 모델, Fichtner의 모델, 그리고 본 논문에서 제시한 모델로 각각 simulating 한 threshold전압값과 실험 data

표 2. 샘플 파라미터
Table 2. Sample parameters.

Sample No.	L_{ess} μm	ρ $\Omega \cdot cm$	N_{sub} cm^{-3}	t_{ox} μm	r μm	W/L_{mask}	V_{bi} V	V_{FB} V
1	1.27	.5	2.564E16	364	.3	100/2	.881	-1.009
2	2.17	.5	2.564E16	364	.3	100/3	.881	-1.009
3	3.68	.5	2.564E16	364	.3	100/4	.881	-1.009

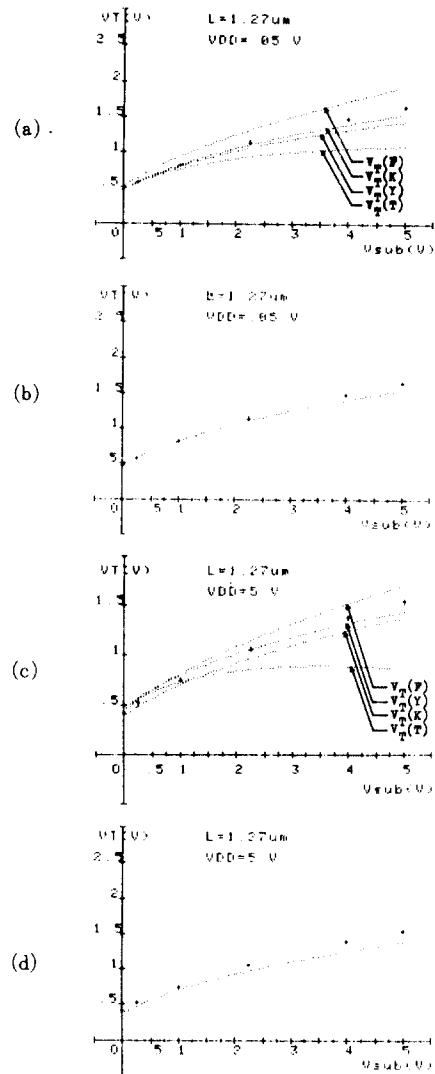


그림 8. $L=1.27\mu m$ 인 IGFET의 V_{DD} 와 V_{sub} 에 따른 V_T 의 변화

- (a) $V_{DD}=0.05V$ 일때 각 모델에 의한 V_T 값과 실험값의 비교
 - (b) $V_T(K)$ 와 실험값의 비교
 - (c) $V_{DD}=5V$ 일때 각 모델에 의한 V_T 값과 실험값의 비교
 - (d) $V_T(K)$ 와 실험값의 비교
- Fig. 8. Variation of V_T with V_{DD} and V_{sub} in IGFET being $L=1.27\mu m$.
- (a) When $V_{DD}=0.05V$, comparison between V_T values by each model and experimental data.
 - (b) Comparison between $V_T(K)$ and experimental data.
 - (c) When $V_{DD}=5V$, comparison between V_T values by each model and experimental data
 - (d) Comparison between $V_T(K)$ and experimental data.

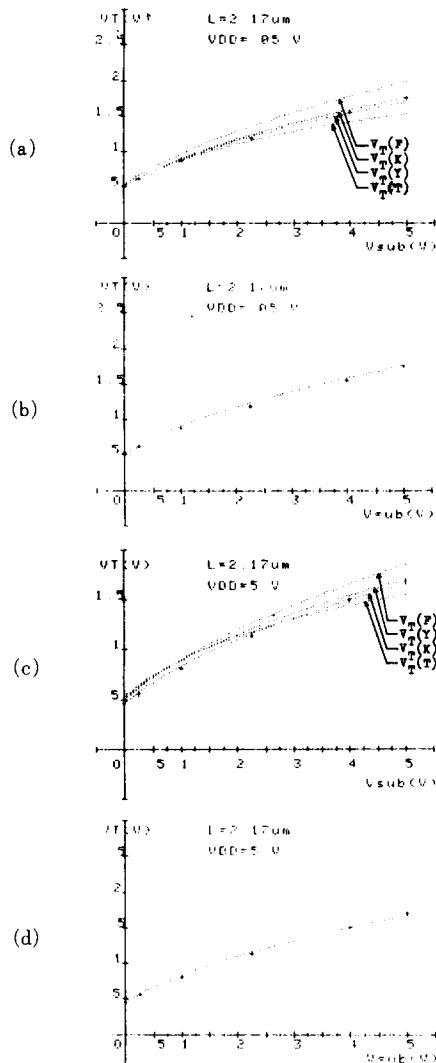


그림9. $L=2.17\mu m$ 인 IGFET의 V_{DD} 와 V_{sub} 에 따른 V_T 의 변화

- (a) $V_{DD}=0.05$ V일 때, 각 모델에 의한 V_T 값과 실험값의 비교
- (b) $V_T(K)$ 와 실험값의 비교
- (c) $V_{DD}=5$ V일 때 각 모델에 의한 V_T 값과 실험값의 비교
- (d) $V_T(K)$ 와 실험값의 비교

Fig. 9. Variation of V_T with V_{DD} and V_{sub} in IGFET being $L=2.17\mu m$.

- (a) When $V_{DD}=0.05$ V, comparison between V_T values by each model and experimental data.
- (b) Comparison between $V_T(K)$ and experimental data.
- (c) When $V_{DD}=5$ V, comparison between V_T values by each model and experimental data.
- (d) Comparison between $V_T(K)$ and experimental data.

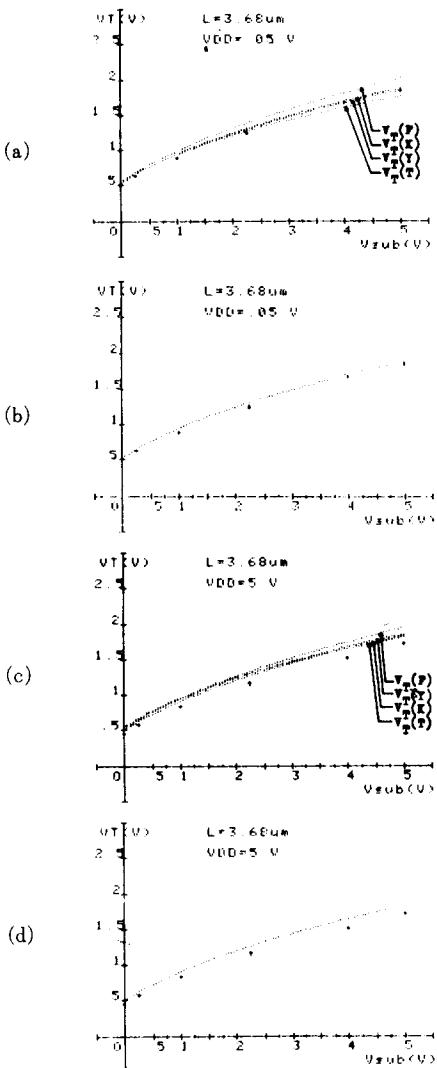


그림10. $L=3.68\mu m$ 인 IGFET의 V_{DD} 와 V_{sub} 에 따른 V_T 의 변화

- (a) $V_{DD}=0.05$ V일 때, 각 모델에 의한 V_T 값과 실험값의 비교
- (b) $V_T(K)$ 와 실험값의 비교
- (c) $V_{DD}=5$ V일 때 각 모델에 의한 V_T 값과 실험값의 비교
- (d) $V_T(K)$ 와 실험값의 비교

Fig. 10. Variation of V_T with V_{DD} and V_{sub} in IGFET being $L=3.68\mu m$.

- (a) When $V_{DD}=0.05$ V, comparison between V_T values by each model and experimental data.
- (b) Comparison between $V_T(K)$ and experimental data.
- (c) When $V_{DD}=5$ V, comparison between V_T values by each model and experimental data.
- (d) Comparison between $V_T(K)$ and experimental data.

를 비교한다. 실험 data는 일본 도시바 I.C Lab에서 나온 data를 이용하였다. 사용한 3개의 sample에 대한 parameter 값은 표 2에 나타내었으며, drain 전압과 substrate bias에 따른 threshold 전압의 변화를 그림 8, 9, 10에 각각 나타내었다.

이때 그림 8, 9, 10으로부터 다음과 같은 사실을 알 수 있다.

i) $V_{DD} = 0.05V$ 일 때

사용한 3개의 sample에 대해, Yau의 모델로 계산한 $V_T(Y)$ 와 본 모델에 의해 계산한 $V_T(K)$ 의 값은 실험 data와 잘 일치하였다. 그러나 Taylor의 모델로 계산한 $V_T(T)$ 는 V_{sub} 가 sample 1의 경우에는 1 volt 이하일 때와 sample 2의 경우에는 2.25 volt 이하일 때는 실험 data와 잘 일치하였으나, V_{sub} 가 그보다 커질 때는 %오차가 상당히 크게 나타났다. 또 채널 길이가 보다 큰 sample 3의 경우에는 V_{sub} 에 관계없이 비교적 잘 일치하였다. 한편 Fichtner가 제시한 모델로 계산한 $V_T(F)$ 는 사용한 3개의 sample 모두에 대해, 비교된 4개의 모델 중에서 가장 큰 오차를 나타내었다.

ii) $V_{DD} = 5V$ 일 때

Sample 2, 3의 경우, $V_T(Y)$ 와 $V_T(T)$ 는 V_{sub} 가 큰 경우에는 어느 정도 실험 data와 비교될 수 있었으나, V_{sub} 가 낮은 경우에는 상당히 큰 %오차를 나타내었다. 채널 길이가 $1.27\mu m$ 인 sample 1에 대해서는, $V_T(T)$ 는 V_{sub} 가 2.25 volt 이상인 경우 약 20% 이상의 오차를 나타내었다. 또한 $V_T(F)$ 는 $V_T(Y)$ 와 $V_T(T)$ 에 비해 실험 data와의 오차가 비교적 작았으나 전체적으로 약 10% 이상의 오차 범위 내에서 일치하였다. 그러나 본 논문에서 제시한 모델로 계산한 $V_T(K)$ 는 사용한 3개의 sample 모두에 대해, 비교된 4개의 모델 중에서 오차가 가장 작았으며, 또한 실험 data와도 잘 일치하였다.

이상의 사실로 부터, drain 전압과 substrate bias에 대해 종속적인 관계를 갖는 threshold 전압에 대한 모델로써, 본 논문에서 제시한 threshold 전압 모델은 전체 drain 전압과 substrate bias에 대해, 비교된 어느 모델보다도 정확함을 알 수 있다.

IV. 結論

본 논문에서는 short-channel EIGFET의 threshold

전압 특성에 관한 보다 정확한 모델을 제시하였다. 특히 junction의 공핍층이 타원의 형태를 갖는다는 가정 하에 correction factor에 대한 해석을 보다 정확히 함으로써, 종래의 여러 모델들에 비해 오차를 상당히 줄일 수 있었으며, 또한 채널 길이가 약 $1\mu m$ 정도인 device에 대해서도 실험 data와 잘 일치하였다. 따라서 본 모델을 이용하여 VLSI 회로를 위한 device의 threshold 전압 특성을 정확히 예측할 수 있으며, ion-implanted 된 경우에도 threshold 전압 특성을 예측하기 위한 한 모델이 될 수 있으리라 생각된다.

参考文献

- [1] L.D. Yau, "A simple theory to predict the threshold voltage of short-channel IGFET's" *Solid-State Electron*, vol. 17, pp. 1059-1063, 1974.
- [2] L.M. Dang, "Drain-voltage dependence of IGFET turn-on voltage," *Solid-State Electron*, vol. 20, pp. 825-830, 1977.
- [3] G.W. Taylor, "Subthreshold conduction in MOSFET's" *IEEE Trans. Electron Devices*, vol. ED-25, no. 3, pp. 337-350, March 1978.
- [4] W. Fichtner, H.W. Potzl, "MOS modeling by analytical approximations. I. Subthreshold current and threshold voltage," *Int. J. Electron*, vol. 46, pp. 33-55, 1979.
- [5] S.M. Sze, *Physics of Semiconductor Devices*. 2nd Ed, pp. 469-486, 1981.
- [6] W.L. Engl, H.K. Dirks, and B. Meinerzhaugen, "Device modeling" *Proc. IEEE*, vol. 71, no. 1, pp. 10-33, January 1983.
- [7] U. Kumer, "Comparison between two-dimensional short-channel MOSFET models" *IEEE Proc.*, vol. 130, no. 1, pp. 37-46, February 1983.
- [8] *Computer Applications of Numerical Methods*. Hanyang Univ. 1983.
- [9] 박 광민, 김 홍배, 곽 계달, "Short-Channel EIGFET의 Threshold 전압 모델에 관한 연구" 대한 전자공학회, 84년도 학술발표회 논문집, vol. 8, no. 1, pp. 15-18, 1984.