

□ 特輯 : 新電氣電子材料

# 초고속 화합물 반도체 소자의 최근 기술 동향

(HEMT와 H. B. T.를 중심으로)

劉 泰 京

(韓國科學技術院 博士課程)

權 寧 世

(韓國科學技術院 教授)

■차

례 ■

- 1. 서 론
- 2. 화합물 반도체의 성질 및 종류
  - 2.1 화합물 반도체의 성질
  - 2.2 화합물 반도체의 종류
- 3. 초고속 소자의 종류 및 동작원리

- 3.1 고초속 소자의 종류
- 3.2 동작원리 및 현황
- 4. 결 론

참고문헌

## ① 서 론

실리콘 반도체 소자의 개발은 인류에게 큰 편리를 주며 현 과학 문명을 급진적으로 발전시켰다. 실리콘 반도체 기술이 꽃을 피울 무렵 실리콘보다 우수한 성능을 요구하는 필요에 의해 새로운 물질이 연구되기 시작했다. ‘미래의 반도체’라 불리우는 화합물 반도체로 과학 문명은 새로운 국면을 맞게된다.

그것은, 화합물 반도체의 發光효과를 이용한 광통신개발과 실리콘보다 빠른 전자속도를 이용한 초고속 소자의 개발이라 할 수 있다. 이 글에서는 주로 현재 세계에서 널리 연구되고 있는 초고속 소자의 기술개발에 대하여 이야기 하고자 한다.

## ② 화합물 반도체의 성질 및 종류

### 2.1 화합물 반도체의 성질

화합물 반도체는 실리콘 반도체에 비하여 다음과 같은 장점들을 갖고 있다.

GaAs의 경우, energy band 구조에 의하여, 전자 질량이 실리콘의 7 %밖에 안되고 전자 속도는 약 5 배 정도 빠르다. 또한 전자 변환 속도의 상

승효과(transient velocity overshoot)로 더 빠른 전자이동이 가능하게 된다. 또한 화합물 성분을 변화시킴으로 energy gap을 가변할 수 있으므로, transistor의 경우 base보다 더 큰 energy gap을 갖는 emitter와 collector를 갖을 수 있다. 이것은 전류증폭이득에 큰 도움이 된다. 또한 반절연(semi-insulating) 기판이 존재할 수 있어 집적도를 높일 수 있다. 또한 낮은 Ni(고유전자농도)로 인하여 deep level을 이용한 소자분리(isolation)도 가능하다. 많은 전류를 제어 할 수 있으므로 고전력 소자에도 적합하다. 이외에도 surface inversion과 surface accumulation에 대해 별 문제가 없다. 방사선에 대한 저항력(radiation hardness) 또한 실리콘 보다 월등히 우수하다.

반면에 낮은 표면상태를 갖는 안정한 oxide가 존재하지 않고, 불순물 농도 조절이 쉽지 않고, 고온에서 공정이 불가능한 것이 실리콘에 비해 큰 약점이라 할 수 있다. 그리고 높은 표면 결합속도와, 높은 deep level밀도, ohmic contact이 용이하지 않음 또한 단점이다.

그러나, 이런 단점은 M.B.E(Molecular Beam Epitaxy)와 MO-CVD(Metal organic CVD) 같은 장비 개발과 새로운 물질개발로 많이 극복되어지고 있다.

## 2.2 화합물 반도체의 종류

세계에서 널리 연구되고 있는 화합물반도체는 주로 GaAs인데, GaAlAs층을 기판 위에 성장시켜 소자제작에 이용하고 있다. 이 화합물의 경우, Al의 양(X)를 변화시킴으로 GaAs기판과 다른 성질을 갖는 이형 epitaxial층을 기판위에 성장시킬 수 있다.

또한 InP기판위에 기판과 격자정수가 일치된 4원 복합반도체 GaInAsP를 성장시킨 반도체가 있다. 이 화합물의 경우 넓은 범위의 energy gap이 조절 가능하고, 격자정수 일치로 이형 접합부에서 defect를 줄일 수 있는 장점이 있다. InP기판 위에 GaInAs 3원 복합 반도체를 성장시키면 GaAs보다 약 1.5 배 빠른 전자속도를 얻을 수 있다.

특히 최근에는 Si기판위에 GaAs의 반도체를 성장시켜 소자를 제작하는 연구가 진행되고 있고, GaAs기판위에 Ge층 성장시켜 소자를 제작하여 좋은 결과를 얻고 있다.

그러나, AlGaAs/GaAs를 제외한, 다른 물질로 제작된 소자는 아직 연구 단계에 있으며, 상용화 되지 못하고 있다. 반면에 GaAs를 기초로 제작된 소자는 상당히 연구되고, 현재 상용화가 되기 시작했다.

이 글에서는 주로 GaAs기판 위에 GaAs나 AlGaAs의 epitaxial층을 성장시켜 제작된 소자들에 대해 설명하고자 한다.

## 3 초고속 소자의 종류 및 동작원리

### 3.1 초고속 소자의 종류

III-V족 화합물 반도체의 장점들을 소자에 이용하는 분야는 크게 두가지로 나눌 수 있다. 첫째는 gate-logic 쪽의 이용으로서, delay time/gate가 10~50 psec 정도인 I.C.(집적회로)를 제작하여 super-computer와 같은 대형 system에 이용한다. (실리콘의 경우는 delay time/gate가 약 500 psec정도이다). 다른 이용 분야는 GaAs FET의 low-noise특성을 이용하는 microwave소자에의 응용이다. 연구소에서 보고 되는 최고의 gain(Ga)와 최저의 noise-figure(N.F.)는 상온에서 11.8 dB와 0.66 dB가 12 GHZ에서 보고되었으며, 18 GHz에서 9.2 dB의 gain과 0.88 dB N.F.도 보고될 예정이다.<sup>11)</sup>

초고속 소자는 구조에 따라 D-MESFET,

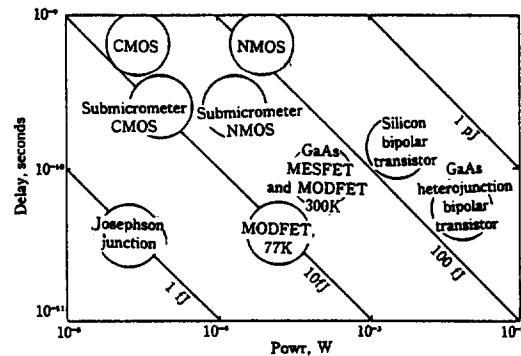


그림 1. 각 소자의 power-delay product

EMESFET, HEMT(High Electron Mobility Transistor), HBT(Heterojunction Bipolar Transistor) 등이 있다. 이들 소자들의 성능 비교는 주로 power-delay product로서 비교하는데 그림 1에 나타나 있다. 이 그림에서 유의해야 할 것은 실제로 고려해야 할 noise-margin과 loading-effect를 고려하지 않고, 소자의 성능이 비교되었다는 점이다. 이런 점들을 고려할 경우 Josephson Junction소자와 77 K에서 동작되는 HEMT(MODFET: Modulation-Doped FET)가 낮은 소비전력과 빠른 switching동작으로 VLSI의 가장 유력한 후보가 된다.

Josephson Junction(J.J.)소자는 실제적으로 제작하기가 HEMT보다 훨씬 어렵고, cost 역시 높아 매우 비싸고, 4 K에서 동작하려면, 액체 Helium 냉각등이 필요하다. J.J.소자는 제작시 deposited material의 두께 Tolerance가 약 1 Å 정도이고, 물질의 불순물에 매우 민감하기 때문에, 아직 고속집적회로에는 고려의 대상이 안되고 있는 실정이다.

HEMT의 약점은 MESFET구조에 대해 장점을 가지기 위해 100 Å 정도의 두께 조절이 가능한 M.B.E(Molecular Beam Epitaxy)를 사용해야 한다는 것이다. 이것은 HEMT의 제작공정이 MESFET보다 복잡하다는 것을 의미한다. 또한 HEMT는 매우 높은 channel 저항과, 얇은 active channel으로 인한 Vth(Threshold voltage)의 변화등이 단점으로 나타난다. 이런 단점들이 M.B.E.장치들의 정확한 조절능력과 보완된 구조에 의해 극복되어지고 있으나 아직 해결해야 할 문제점들이 많이 존재한다.

GaAs소자로서 가장 복잡한 공정을 갖는 소자

는 HBT이다. HBT는 수직 구조로서 heterjunction으로 base보다 큰 energy gap을 갖는 emitter 구조를 가지며, base doping을 높이고 두께를 얇게 하면 switching delay가 약 10 psc정도가 된다.  $V_{th}$ 가 GaAlAs와 GaAs의 에너지 band gap에 의해 좌우되기 때문에  $V_{th}$ 조절이 정확하다는 징장히 큰 장점을 갖고 있다. emitter크기에 따라 고전류 제어가 가능하다는 것 역시 장점이라 할 수 있다. 현재는 수십개 gate를 집적하는 정도이지만 앞으로 상당히 기대되는 소자중의 하나이다.

### 3.2 동작원리 및 현황

E-MESFET과 D-MESFET는 널리 알려져 있으므로 HEMT와 HBT의 동작원리에 대해 자세히 알아보자.

#### (a) HEMT

HEMT에는 여러가지 이름이 있다. 널리 사용되는 HEMT 외에 MODFET (Modulation-doped FET)는 구조에서 나온 이름이며, TEGFET (Two Dimensional Electron-Gas FET), SDHT (Selectively Doped Heterojection Transistor) 등이 있

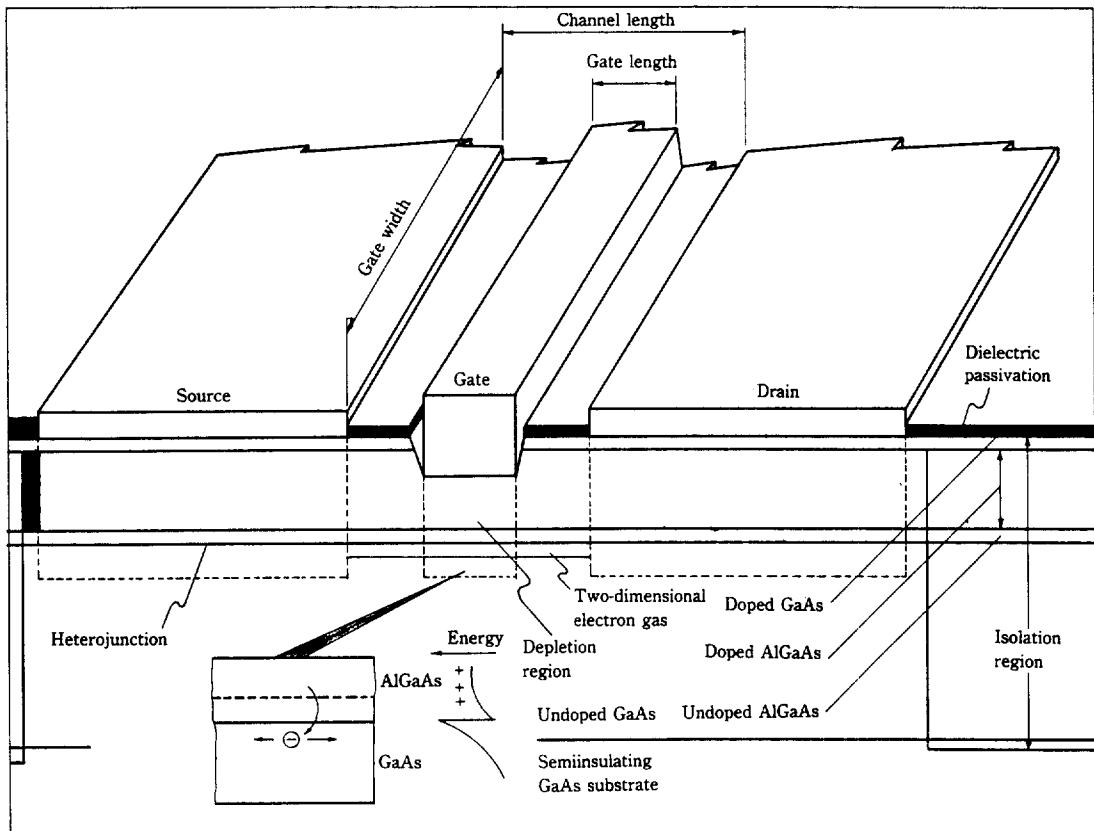


그림 2. HEMT의 단면 구조<sup>2)</sup>

다.

HEMT의 간단한 대략적 구조는 그림 2에 나타나 있다. HEMT의 동작원리의 가장 기본적인 개념은, 반도체내에서 자유전자를 공급하는 donor (ionized atom)와 여기서 생기는 전자가 위치상 분리된다는 것이다. donor는 전자와 scattering을 일으켜 전자의 mobility와 속도를 줄이게 되는데, 이런 scattering을 줄이기 위하여 GaAlAs와 GaAs의 Heterojunction을 사용하게 된다. 그림

에서 보듯이 Doped GaAlAs층에서 생긴 전자는 주변의 Undoped GaAs층으로 확산하게 된다. 이렇게 확산하여 Undoped GaAs층으로 모인 전자는 Heterojunction의 Energy band-gap차에 의하여 Undoped GaAs 표면에 모이게 된다. (이 과정에서 격자구조는 변화하지 않게 된다.) 이렇게 gate쪽으로 GaAlAs와 GaAs의 경계면에 모인 전자를 2원電子雲(two-dimensional electron gas)이라 한다. 충분히 많은 전자를 공급하기 위하여

GaAlAs는 충분히 doping되어야 하며 GaAs층은 높은 mobility를 제공하기 위해 undoped GaAs이어야 한다. 이렇게 형성된 2원 전자운에서는 donor와의 scattering이 없어, 빠른 capacitance의 충전 방전이 일어나고 낮은 drain전압에서도 큰 mobility와 큰 전자속도를 얻을 수 있다. 이런 장점들은 77 K의 온도에서는 상온에서 보다 2 배의 상승 효과가 생긴다.

HEMT의 2원 전자운은 drain과 source양단간의 전압에 의하여 변조된다. 이런 변조를 조절하기 위하여 gate전극이 doped GaAlAs층 위에 놓이게 된다. (이것은 Schottky장벽이다.) doped GaAlAs의 전하는 GaAs쪽으로 확산한 전자에 의하여 Depletion되고, gate의 전압에 의하여 표면으로부터 Depletion된다. 전자가 이동특성이 좋지 않은 GaAlAs층을 통해 이동되는 것을 방지하기 위하여, 위의 두가지 Depletion영역은 일치해야 한다.

gate전압이  $V_{th}$ 보다 높아 “on”상태일 경우, gate전압은 Surface Depletion을 Heterojunction 경계면까지만 시켜 전자이동을 2원 전자운에서 일어나게 한다. 한편 “off”상태에서는 gate전압이 얇은 GaAlAs층 뿐만 아니라 전자운까지 Depletion시켜, source로부터 drain까지 전자의 흐름은 중단된다.

“normally off”된 logic소자를 구성하기 위하여서는 고려해야 할 변수는, GaAlAs층의 Al의 농도, AlGaAs층의 두께와 doping농도가 주된 변수이다.

GaAlAs층의 Al의 양을 증가시키면 Heterojunction의 높은 energy장벽에 의해 2원 전자운의 농도를 증가시키며, GaAs층에서 GaAlAs층으로의 원하지 않는 “hot” carrier의 주입을 방지할 수 있고, 높은 순 방향 전압을 gate에 가할 수 있게 된다. 따라서 낮은 energy에서만 이온화할 donor만을 허용하고 전자를 포획하는 trap수를 최저로 하는 정도의 범위에서 Al의 양은 증가시키는 것이 좋다. 보통 Al은 25~30%의 농도를 갖는다. GaAlAs두께는 얕으면 얕을 수록 좋고 AlGaAs의 doping농도는 높을 수록 좋으나 gate-leakage 전류로,  $10^{18} \text{ cm}^{-3}$ 이상이 될 수 없다. Doped GaAlAs와 undoped GaAs 사이에 전자운의 효율을 증가시키기 위해 넣어 주는 undoped GaAlAs층(Spacer layer)의 두께 역시 가능한 한 얕아야 한다. (20~40 Å)

HEMT에서는 gate전극에 가할 수 있는 전압의

최대치가 존재한다. 너무 높으면 gate에서 누설전류가 생기거나, GaAlAs층을 통하여 전류가 흐를 수 있기 때문이다. 상온에서는 전압 swing이 보통 0.8 V이고 77 K에서는 1 V까지 증가할 수 있다.

소자의 switching 속도는 gm(transconductance : gate 전압에 대한 drain전류의 기울기)을 gate와 interconnection capacitance로 나눈 값에 의하여 좌우된다. 따라서 gm이 크면 클 수록 소자의 switching 속도는 더 빠르게 된다. gm이 큰 값을 가지려면 적은 gate전압에 의해 전자들이 변조되어야 하기 때문에, gate전극과 2원 전자운의 간격을 줄이면 줄일 수록 증가한다. 보통 gate전극과 전자운의 거리가 400 Å 이하여야 gm의 값이 크게 된다. 최근 보고되는 일반적인 gm의 값은 77 K에서는 단위 gate width(mm)당 400 mS (milli-siemens)이고 300 K에서는 270 mS/mm 정도이다.

HEMT가 갖는 또 다른 장점은 gm의 특성곡선이 다른 소자(MESFET, MOSFET)에 비하여 급한 기울기와, 날카로운 turn-on특성을 갖는다는 것이다. (그림 3 참조) 이 날카로운 turn-on 특성은, gm이 낮은 영역에서 off-on의 전압 swing에 손실이 적다는 것을 의미한다.

그러나 HEMT가 VLSI소자에 사용되기 전에 극복되어야 할 문제점들이 있다. 가장 어려운 문제점 중의 하나는  $10^5 \text{ cm}^{-3}$ 보다 낮은 defect level

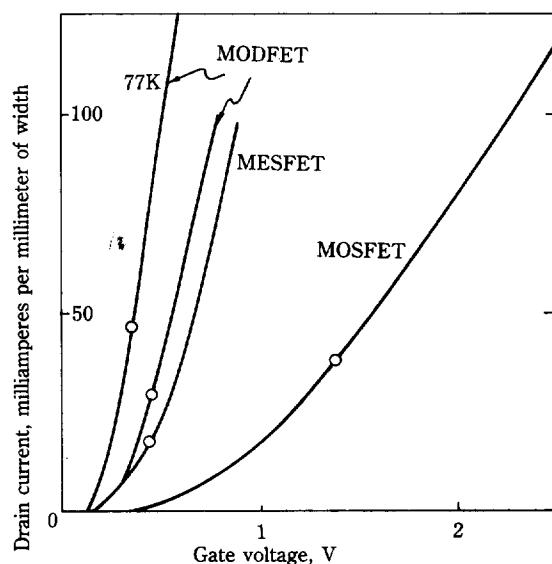


그림 3. HEMT의  $I_D - V_G$  특성 곡선

을 갖는 GaAlAs층을 성장시키는 것이다. 좋은 질을 갖는 GaAlAs층이 성장되기 전에는  $V_{th}$ 의 변화, 전류-전압 특성의 불안정, 빛에 민감성 등의 문제가 해결되기 어려울 것이다. HEMT가 갖는 또 다른 문제 중, 소자가 빛에 노출되었을 경우, 빛이 제거된 후에도 photocurrent가 계속 흐른다는 사실이다. 심지어는 2~3일 후에도 photocurrent가 계속 흐르는 경우가 있게 된다. 즉 P.P.C.(persistent photoconductivity)에 대한 세심한 주의가 필요하다. 또 다른 문제중의 하나는 epitaxial층을 성장시키는 도중이나 후에 생기는 격자구조의 변형이 그것인데, 이런 변형은 다른 defect를 유도하여 소자의 성능을 악화시킨다. 이것 이외에 defect 자체에 관련되지 않지만,  $V_{th}$ 가 성장된 epi-층 성질에 너무 민감하다는 것이다. 실제로 "normally off" HEMT를 제작할 경우 10 mV이내로  $V_{th}$ 를 조절하기 위하여서는, epi-층 두께를 5 Å 이내로 정확하게 조절할 수 있어야 하며, doping농도와 Al양을 1%이내로 조절 할 수 있어야 한다는 것이다. 또 하나 극복해야 될 문제는 전극의 접촉 및 parasitic 저항을 줄이는 문제이다. 이런 저항 성분을 줄이기 위하여 ion-implantation(gate 가 ion-implantation 의 mask로 쓰인다.)을 source와 drain영역에 하는데 implantion 후에 annealing을 하게된다. 주입된 donor를 활성화하기 위해 사용한 annealing이 channel의 성질 및 소자의 성능을 악화시키게 된다. 이에 대한 해결책으로 2~3초 사이에 800°C 정도로 소자가 가열되었다가 냉각되는 급속 annealing 방법이 최근 연구되고 있다.

HEMT가 갖고 있는 성능을 별 어려움없이 재현성있고 신뢰성있게 나타내기 위하여서는 극복해야 할 문제점들이 많지만 서서히 극복되고 있는 실정이다.

최근에 L.S.I.수준으로 Fujitsu에서는 1 Kb sRAM이 개발되었고, 특성은  $1\ \mu\text{m}$  gate일 경우 상온에서 gate당 Switching Delay는 약 12 psec이고 power는 약 1.1 mW정도이다. 낮은 전장에서 측정된 mobility는 300 K에서  $7,200\ \text{cm}^2/\text{v.s}$ 이고 77 K에서는  $38,000\ \text{cm}^2/\text{v.s}$ 정도이다.  $0.5\ \mu\text{m}$  gate에서 측정된 최대 gm은 500 mS/mm로 보고되었다.

Table I, II는 최근에 비교된 HEMT의 성능을 나타낸다.

(4) H.B.T.

표 1. HEMT로 제작된 Ring oscillator의 속도 · 전력 성능 비교

Source (ref)	Approach	Gate length 8 width ( $\mu\text{m} \times \mu\text{m}$ )	Switching delay (ps)	Speed- power product (fJ)	Fon-on Fon-out
Fujitsu (2)	HEMT (77K)	1.7 × 13	17	16	1/1
	HEMT (300K)	0.5 × 20	15	18	1/1
	HEMT (300K)	0.5 × 20	25	4	1/1
Thomson CSF (5)	TEGFET (300K)	0.7 × 20	18	17	1/1
AT 8 T Bell Lab. (6)	SDHT (77K)	1 × 125	18	141	1/1
	SDTH (300K)	1 × 125	30	135	1/1
Rockwell (7)	HEMT (300K)	1 × 20	12	14	1/1

표 2. HEMT로 제작된 주파수 분할기의 성능

Source (ref)	Device approach	Circuit approach	Max. freq. (GHz)	$\tau_d$ (ps)	Pd $\tau_d$ (fJ)
Fujitsu (2)	(77K) $0.5\ \mu\text{m}$ HEMT (300K)	MS-FF, 1/2 (NOR)	8.9	22	62
			5.5	36	104
AT 8 T Bell Lab. (10)	(77K) $1\ \mu\text{m}$ SDHT (300K)	D-FF, 1/2 (NOR)	5.9	34	170
			3.7	54	173
Rockwell (7)	30 $1\ \mu\text{m}$ HEMT (300K)	(77K) (NOR)	D-FF, 1/4 3.6	5.2 56	38 26

앞에서도 잠시 언급했듯이 HEMT가 갖는 여러 가지 단점을 H.B.T(Heterojunction Bipolar Transistor)는 Bipolar가 FET에 대한 장점으로 쉽게 해결할 수 있다. 그 중에서 H.B.T.가 갖는 VT의 균일성은 HEMT가 갖는 가장 어려운 문제를 해결할 수 있었다는 점으로 대단한 장점으로 부각된다. surface effect에 민감하지 않고, 큰 gm을 갖는 것 등으로도 H.B.T에 대한 연구가 활발하다.

다음에서 보는 그림은 HBT의 단면구조 및 band diagram이다. H.B.T의 각 구조 성분이 다음과 같이 자세히 나타나 있다. emitter의 doping은 ohmic 저항을 줄이지 않는 범위에서 emitter capacitance를 최대한 줄이도록 선택되어야 한다. emitter의 Al의 양은 base로부터 hole의 주입을 최대한 억제할 수 있도록 선택되는데 보통 25~30%정도이다. emitter-base 경계면에서의 energy bandgap의 급격한 변화는 그림에서 보듯이 'spike'를 일으키는데, 이 spike는 collector전류와 emitter의 주입 효율을 줄인다. 따라서 전류 gain을 증가시키기 위하여, emitter의 GaAlAs층의 Al의 양을 서서히 변화시킴으로써 spike을 없애는 방법이 주로 사용한다. 즉 100~200 Å의 층을 여러개 성장시켜 Al양의 변화를 연속으로 한다. base의 두께는 전자의 diffusionlength보다 작

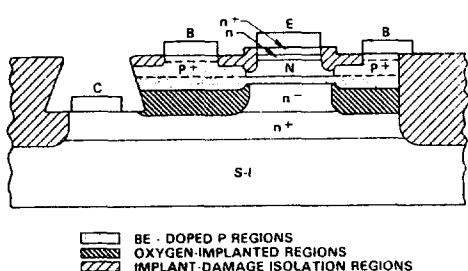


그림 4. HBT의 단면 구조

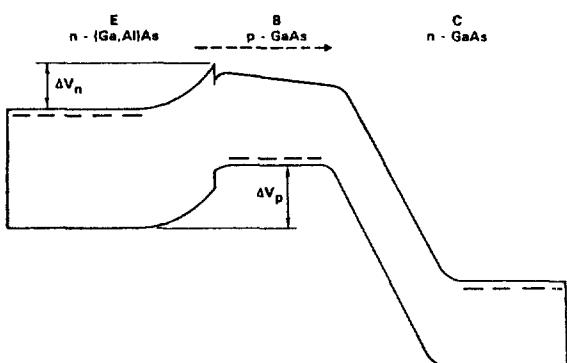


그림 5. HBT의 band diagram

표 3. HBT의 각층의 구조

Layer	Thickness (μm)	Doping Type	Doping $\text{cm}^{-3}$	AlAs Fraction	AlAs
8	0.075	n+	$1 \times 10^{19}$	0	Cap
7	0.125	n	$5 \times 10^{17}$	0	Cap
6	0.03	n	$5 \times 10^{17}$	.30-0	Grading
5	0.22	n	$5 \times 10^{17}$	.30	Emitter
4	0.03	n	$5 \times 10^{17}$	0-.30	Grading
3	0.1	p+	$5 \times 10^{18}$	0	Base
2	0.5	n-	$3 \times 10^{16}$	0	Collector
1	0.6	n+	$4 \times 10^{18}$	0	Subcollector
Substrate		S.I.	undoped	0	

게, 충분히 얕게 만들고, base의 doping은 Be을 dopant로 주로 사용하여 P<sup>+</sup>되게 충분히 doping한다. H.B.T. 역시 HEMT가 겪는 ion-implantation 후의 anneal과정에서 P<sup>+</sup> base가 확산되는 문제점을 갖는다. HEMT에서와 같이 급속 annealing 방법이 주로 사용된다.

최근 Rockwell에서는 gm이 6,000 mS/mm이고 전류 gain이 30~40인 10여개의 gate를 갖는 Ring-Oscillator를 제작하였다.<sup>4)</sup> 최근에 전류이득이 연구소 수준에서 3,000이 보고된 바도 있다.

H.B.T.가 갖는 단점은 역시 제작이 복잡하다는 것이다. 異種구조를 성장시키기 위하여 복잡한 M.B.E. 성장기술이 기초로 되어야 한다. 1,000 Å 이내로  $10^{19}\text{cm}^{-3}$ 의 doping을 갖는 base 층의 annealing후의 문제 또한 어려운 문제중의 하나이다. HEMT가 갖는 lithography의 어려운 문제도 있다. 하여튼 복잡한 M.B.E와 ion-implantation 후의 처리 문제, ohmic 저항 문제등을 해결하기 위해 많은 연구들이 진행되고 있다.

공정기술의 발달로 H.B.T.가 갖는 고유의 장점을 더욱 증가시켜 전류 gain이 수 백~수 천에 이르고 Cut off 주파수가 100~200 GHz인 집적회로 탄생이 곧 기대 된다.

#### ④ 결 론

III-V족 반도체 화합물로 제작될 수 있는 소자들로, 실리콘 소자가 갖지 못하는 다양한 성능을 갖는 소자들이 개발되고 있다. 복잡한 세조 공정 기술의 발달은 이런 소자들의 개발을 촉진할 것 이기 때문에 현재 연구 수준에 머무르는 소자들의 상용화시기는 그리 멀지 않은 것 같다.

이런 소자들이 상용화 할 경우 이 소자들을 이용하는 전기, 전자 분야는 또 한 번의 변혁이 기대된다.

#### 참고문현

- 1) Kiyoh Kameic, Int'l sympo. on GaAs and Related Compounds, 1985, to be published.
- 2) IEEE, 'spectrum', pp.31, Feb, 1984.
- 3) M. Abe "HEMT LSI Circuit" 16th I.S.S.D.M. pp.359, 1984.
- 4) P.M. Asbeck and D.L. Miller "Recent Advance in H.B.T.", 16th I.S.S.D.M., pp.343, 1984.