

전력 MOSFET

崔 然 益
(亞洲大 工大 教授)

■ 차 례 ■

- | | |
|-----------------|--------------------|
| 1. 서 론 | 5. 전력MOSFET의 최근 동향 |
| 2. 전력MOSFET의 특징 | 6. 맺음말 |
| 3. 전력MOSFET의 구조 | 참고문헌 |
| 4. 전력MOSFET의 특성 | |

1 서 론

최근 MOS 집적회로 공정기술의 발전은 전력소모가 작은 1Mega-Bit DRAM의 기억소자를 실현함으로써, 반도체 산업의 비약적이고도 급진적인 성장을 이룩했다. 이와 같은 MOS 기술의 발전은 전력반도체 산업에도 영향을 미쳐, 전력MOSFET (power MOSFET)이라는 새로운 형태의 전력소자가 출현하기에 이르렀다. 전력MOSFET는 집적회로 제조공정을 이용한 최초의 성공적인 전력반도체 소자라고 할 수 있으며, 현재 최대정격은 항복전압(breakdown voltage)이 1000 V, 또는 최대 전류가 50 A인 정도에 까지 이르고 있다.

전력 MOSFET이 처음 소개된 것은 1976년 경이며¹⁾, 초기에는 제작 상의 여러가지 문제점으로 말미암아 별로 각광을 받지 못하다가, 70년대 말 International Rectifier의 HEXFET²⁾이 발표된 이후 부터 업계의 주목을 끌기 시작했다. 그러나, 불과 2, 3년 전 까지만 해도 전력MOSFET의 미래에 관하여, 부품과 시스템의 가격 측면에서 설계 기술자들 사이에 많은 논란이 있었다. 더우기 시장조사 단체의 의견도 전력 MOSFET이 바이폴라 전력 트랜지스터를 완전히 대체하기는 어렵고, 바이폴라 시장의 약 25%를 점유하는 선에서 성장이 둔화되

리라 추정할 바 있다³⁾ 그러나, 최근의 경향은 고속 스위칭 응용에서는 바이폴라 트랜지스터를 거의 대부분 대체하리라는 데 의견이 일치하고 있다.

전력MOSFET의 제작 상의 문제점은 LSI(Large Scale Integration)급에 해당하는 칩의 크기(chip size)와 패턴(pattern)의 조밀도를 가지고 대량생산을 하는 데서 비롯되고 있으며, 이에 따르는 낮은 수율(yield)과 상대적으로 높은 가격(바이폴라 전력트랜지스터의 가격과 비교했을 때)이 상당히 호전되고 있어, 앞으로 3, 4년 내에 비슷한 정격을 갖는 바이폴라 트랜지스터의 가격 수준에 도달할 것으로 전망하고 있다.

그림 1은 1982년도 전력MOSFET의 세계 총 출하량과 90년도의 예상치에⁴⁾ 관하여 응용분야 별로 나타냈다. 82년도 전력 MOSFET 출하량은 전력 트랜지스터 총량인 6억 8천 5백만 불에 비해 10%에도 못 미치는 5천 1백만 불에 불과하였다. 응용분야 면에서도 군사용이 대중을 이루었으며, 이어 산업용, 컴퓨터, 통신, 자동차 순이었다. 그러나 미국의 전문적인 자문회사인 L.O. Brown Associate에 따르면, 90년도에는 개별소자(discrete device)로서의 전력트랜지스터 총액인 15억불의 약 65%인 8억 7천만불로 괄목할 만한 성장을 보이리라 추정하고 있다. 이는 8년 사이에 약 17배 이상 증가함으로써 연평균 42%(CAGR)의 경이적인 성장률을 보여주고 있는 셈이다. 또한 90년 대에는 현재의 군

사용 위주에서 탈피하여 주로 산업 부문에 치중되고 있다. 산업용이 전체의 57%를 차지하고, 이어 컴퓨터, 통신, 자동차, 군사용의 순으로 응용분야별 순위가 바뀌고 있다.

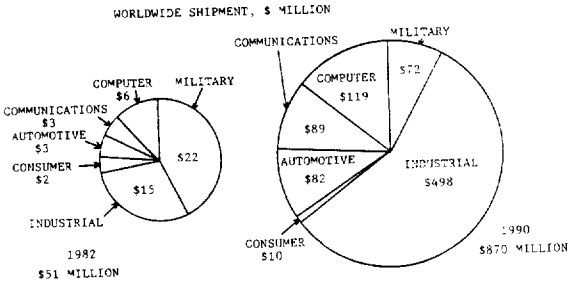


그림 1. 전력 MOSFET의 응용분야별 세계 총 출하량

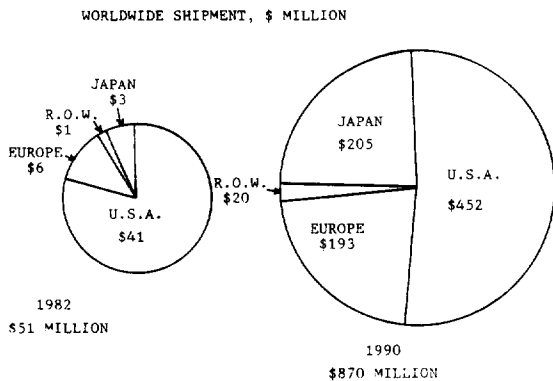


그림 2. 전력 MOSFET의 국가별 세계 총 출하량

한편, 전력 MOSFET의 출하량을 국가별로 보면 (그림 2 참조), 82년도에는 미국이 총량의 3/4이상인 4천 1백만 불을 차지하고 있으며, 이어 유럽, 일본의 순위로 나타나고 있다. 90년도에는 미국이 과반수를 약간 넘는 정도에 머무르고, 유럽을 앞선 일본의 성장이 두드러지고 있다.

오늘날 전력 MOSFET의 응용시스템 중에서 가장 비중이 무거운 것으로, 스위칭형 전원(Switch-mode power supply)을 들 수 있다. 이 분야의 산업 규모는 82년에 미국 내에서만 약 14억 불에 달했으며, 87년 경에는 47억 불이 되리라 전망하고 있다. 전원 제조업체에서 전력 MOSFET을 사용하는 이유는 우선 트랜지스터를 구동 시키기가 용이하고, 또한 스위칭 속도가 빠르며, 이차항복(secondary breakdown)이 일어나지 않기 때문이다.

앞으로 유망한 응용분야로는 자동차 전자산업(automotive electronics)을 지적하고 있다. 전력 연료주입 제어(Power fuel-injection control)나 electrical distribution system, 기타 고급 기능에 응용되는 MOSFET은 그림 1에 나타난 바와 같이, 1990년에는 전 세계적으로 8천 2백만 불에 도달하리라 예상된다. 최근 GM을 위시한 미국의 3대 자동차 회사가 전력 MOSFET 개발을 추진 중인 것으로 알려지고 있다.

현재 전력 MOSFET의 공급회사로는 32개가 공표되어 있으나, 이 중에서 International Rectifier, Siliconix, Siemens, Motorola, RCA, General Electric 등만이 대량생산을 하고 있다. 아직까지는 International Rectifier가 선두를 달리고 있으나, 머지않아, Motorola, Siliconix, G.E., RCA, Siemens 등 굴지의 대 메이커들이 선두 다툼을 벌이리라 예상된다.

2 전력 MOSFET의 특징

바이폴라 트랜지스터에 비해 전력 MOSFET의 가장 근본적인 장점을 그림 3에 나타냈다. 바이폴라 전력 소자에서 10A를 스위칭시키려면 h_{FE} 가 5인 경우 베이스 전류가 2A가 필요하게 된다. 또한 스위치 OFF에도 수 μsec 정도의 저장시간(storage time) 동안 역방향으로 2A가 필요하게 된다. 그러나 전력 MOSFET을 스위칭시킬 경우에는 그림 3(b)에서와 같이 MOS의 입력캐패시턴스(input capacitance)를 충전 및 방전시키는 데 필요한 소량의 전류이면 충분하고, 100nsec의 스위칭 시간도 쉽게 얻

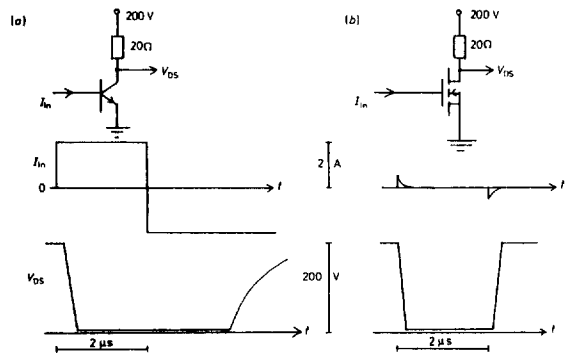


그림 3. 바이폴라와 MOS 전력트랜지스터의 스위칭 특성의 비교

을 수 있다. 일반적으로 전력MOSFET은 비슷한 전력 수준의 바이폴라 트랜지스터에 비해 입력전력이 작고, 스위칭 속도가 빠르다.

전력MOSFET과 바이폴라 트랜지스터의 성능을 그림 4에서 비교하였다. 전력MOSFET은 다수반송자 소자(majority carrier device)이기 때문에, 스위칭 속도가 빠르다. 또한 MOS 소자이기 때문에 입력 임피던스가 매우 크고, 이중확산에 의한 short channel 구조이므로, 이득(gain)도 크다. 반면에 바이폴라 트랜지스터에 비해 ON 저항(ON-resistance)이 큰편이고, 최대 동작온도는 약간 낮은 편이다.

스위칭 주파수와 전력손실의 관계를 그림 5에 나타냈다. 스위칭 주파수가 낮을 경우는(대략 15KHz 이하), MOSFET의 전력손실이 바이폴라에 비해 크지만, 15KHz 이상의 높은 주파수에서 스위칭시키는 경우는 MOSFET이 바이폴라에 비해 전력손실이 작다. 현재까지 개발된 전력MOSFET과 바이폴라 트랜지스터에서는 스위칭 손실이 같아지는 crossover 주파수가 그림에서와 같이 대략 15KHz 가량 된다.

	Bipolar	MOSFET
Switching Frequency	DC to 100 kHz	DC to 1 MHz
Voltage Capability	High—1500 V	High—1000 V
On Resistance	Lowest	Higher
Ruggedness	Good	Best
Input Impedance	Low—Medium	Very High
Gain	Medium	High
Operating Temperature (max.)	200 °C	150—200°C
Off Resistance	High	Highest

그림 4. 바이폴라 전력트랜지스터와 전력MOSFET의 성능 비교표.

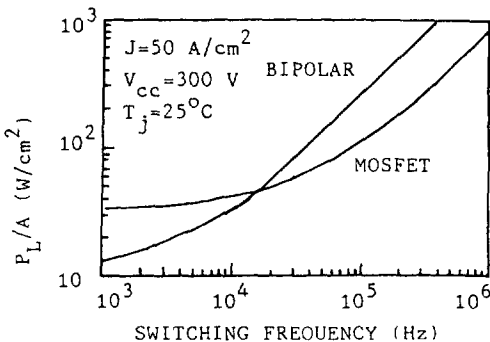


그림 5. 바이폴라와 MOSFET의 전력손실과 스위칭 주파수와와의 관계

③ 전력MOSFET의 구조

LSI 혹은 VLSI에 사용되고 있는 보통의 평면형(planar) MOSFET은 그림 6(a)에 나타낸 바와 같으며, 대략 15V 이하에서 동작시키고, 전류 능력도 작다. 전력MOSFET에 보다 접근해가는 구조로서 그림 6(b)와 같은 수평형 DMOS(lateral double diffused MOS)트랜지스터가 고안되었으며, 보통의 MOSFET에 비해 하복전압이 높고, short channel이기 때문에 transconductance도 더 크다. 그러나 드리프트 영역(drift region)이 길어서, 면적을 많이 차지하는 단점이 있다.

1976년 Okabe⁵¹에 의해 제안된 그림6(c)의 구조는 이러한 단점을 극복한 최초의 소자라 할 수 있다. 기존의 평면형 구조에 비해, 수직형을 하고 있어, 드레인 전극이 실리콘 기판에 연결되어 있고, 다결정 실리콘 게이트(poly silicon gate)위에 소오스 전극이 덮여있는 소오스 셀 배열(source cell ar-

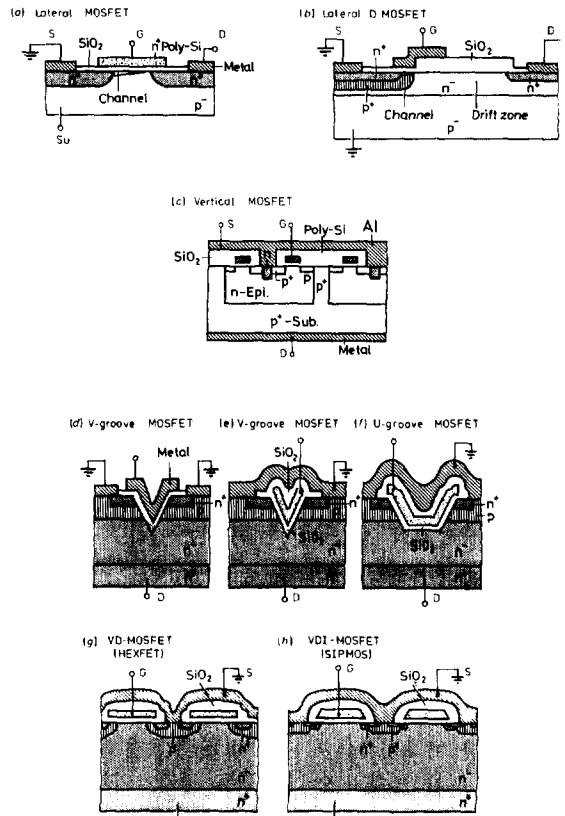


그림 6. 여러가지 형태의 전력MOSFET

ray) 구조이다. 비슷한 시기에 V-groove 부식기술을 이용한 VMOS⁶⁾가 제안되었으며, V-groove 구조는 시간이 흐름에 따라 초기의 metal gate(그림 6(d))에서 silicon gate(그림 6(e))으로 V-groove 구조(그림 6(d)와 (e))에서 U-groove(truncated V-groove)구조(그림 6(f))로 개량 변모되었다. 이와같은 V-groove 부식기술을 이용하여 전력MOSFET을 생산하고 있는 회사는 Siliconix, Supertex, Intersil 등이 있으나, 대량생산에 있어서 수율제고의 한계와 V-groove 근처에서의 전계 집중으로 인한 신뢰도 저하로 인하여, 점차 자취를 감추고 있는 추세이다.

1979년에 International Rectifier에 의하여 소개된 HEXFET과 Siemens에 의해 개발된 SIPMOS⁷⁾의 단면도를 그림 6(g)와 (h)에 나타냈다. HEXFET은 수직형 이중확산 구조를 갖고 있는 반면에, SIPMOS는 이중 이온주입(double ion implantation)에 의해 제작되었다. 그림 7에 나타낸 바와 같이, 소오스 셀의 기하학적인 모양이 육각형을 이루고 있어, HEXFET이라는 이름이 붙여졌고, 이러한 구조가 ON저항을 효과적으로 감소시켜 선풍적인 인기와 함께 International Rectifier를 전력MOSFET분

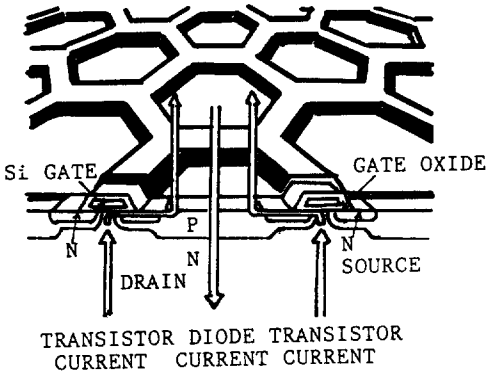


그림 7. International rectifier의 HEXFET

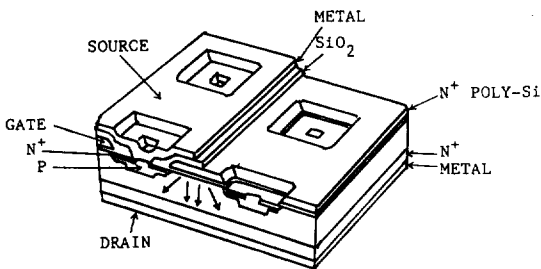


그림 8. Siemens의 SLP MOS

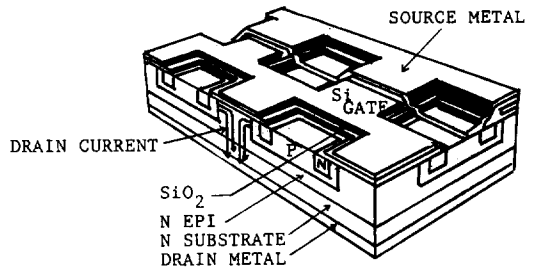


그림 9. Motorola의 TMOS

야의 선두 기업으로 올려 놓았다. 그림 8에 Siemens의 SIPMOS를 나타냈다. SIPMOS 구조로는 ON저항이 2Ω이고 항복전압이 1000V인 전력MOSFET이 개발되었다. 이밖에 Motorola에서는 TMOS⁸⁾라는 상표명으로 전력MOSFET 시장에 뛰어들었고, 전력산업의 거인격인 G.E.에서도 본격적인 참여가 예상되고 있다.

4 전력MOSFET의 특성

전력MOSFET의 전류-전압 특성을 그림10에 나타냈다. 게이트와 소오스 간의 전압, V_{GS} 를 베이스 전류, I_B 로 대체시키면 바이폴라 트랜지스터와 유사하다. MOSFET의 동작영역으로는 선형영역(linear region)과 포화영역(saturation region)으로 나뉘어지며, 선형영역에서는 V_{DS} 가 작아서, 반송자(carrier)가 최대 드리프트 속도에 도달하지 못한 영역이다.

드레인 소오스 저항 $R_{DS(ON)}$ 은 그림 11에 나타낸 바와 같이 $\Delta V_{DS} / \Delta I_D$ 이다. MOSFET의 ON저항은 channel의 ON저항, R_{ch} 과 소자의 epi층의 저항, R_{epi} 의 합으로 표시된다. 즉 $R_{DS(ON)} = R_{ch} + R_{epi}$. 100V이하의 저전압 소자에서는 ON저항은 주로 R_{ch} 의 영향을 받고, 고전압 소자에서는 R_{epi} 에 의해 좌우된다. R_{ch} 는 게이트 전압에 의해 조절이 가능한데, I_D 가 일정할 때, 허용된 V_{GS} 이내에서 게이트 전압을 증가시키면 감소하게 된다. 그림 12는 접합온도에 따른 ON저항의 변화를 보여주고 있다. $R_{DS(ON)}$ 의 온도계수는 양이므로, 접합온도가 높아질수록 증가하게 된다. 따라서 $V_{DS(ON)}$ 도 그림 13에서와 같이 접합온도가 높아질수록 증가하게 되고, 결국 전력손실이 증가하게 된다.

전력MOSFET의 ON저항은 드레인 소오스간의 항복전압의 승수가 2.6인 지수함수에 비례한다고

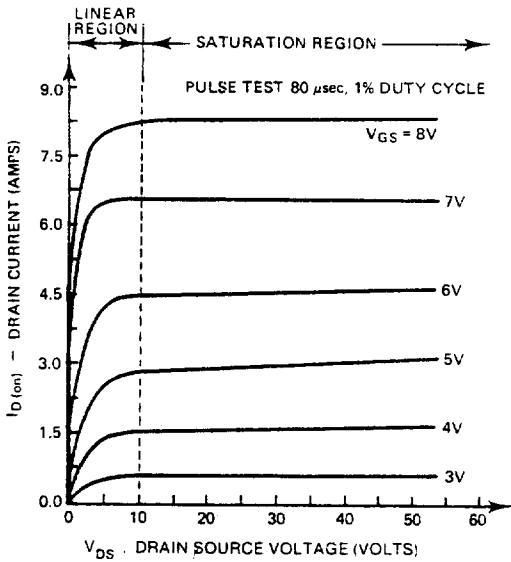


그림 10. 전력MOSFET의 출력 특성

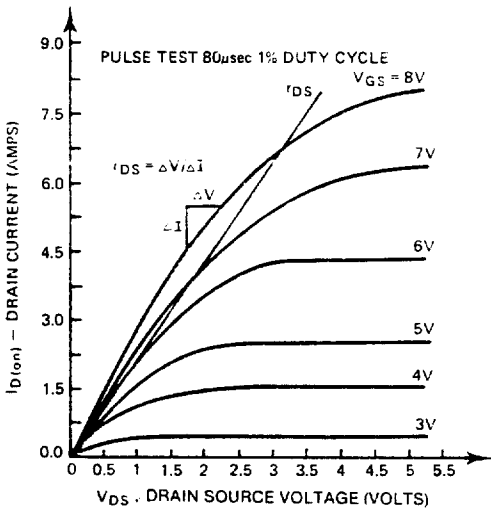


그림 11. V_{DS} 가 작을 때, 전력MOSFET의 출력 특성

알려져 있다⁹⁾ 따라서 항복전압에 대한 최적의 ON 전도도 (conductance)가 존재하게 된다. 그림 14는 항복전압에 대한 여러가지 소자의 ON전도도를 나타내 주고 있다. 이상적인 MOS곡선은 최적의 두께와 농도를 갖는 epi 층의 전도도를 나타낸다. 바이폴라 전력 트랜지스터와 ON 전도도를 비교해 볼 때, 전력 MOSFET은 300V 이상의 높은 전압에서는 낮은 값을 갖고 있지만, 200V 이하의 낮은 전압에서는 바이폴라에 비해 그다지 뒤떨어지지 않고 있다. 그림 15에 나타낸 바와 같이, $R_{DS(ON)}$ 이 1 Ω 이고,

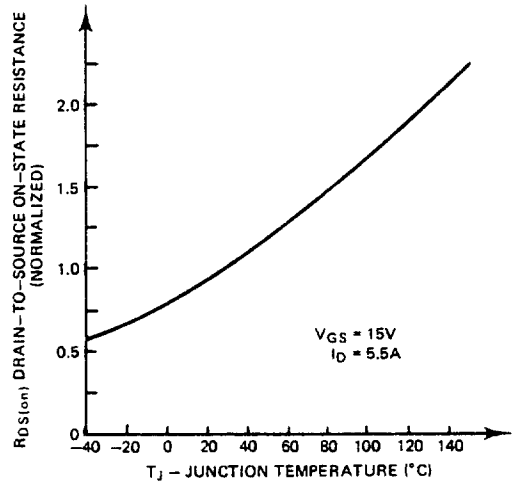


그림 12. 접합온도에 따른 ON저항의 변화

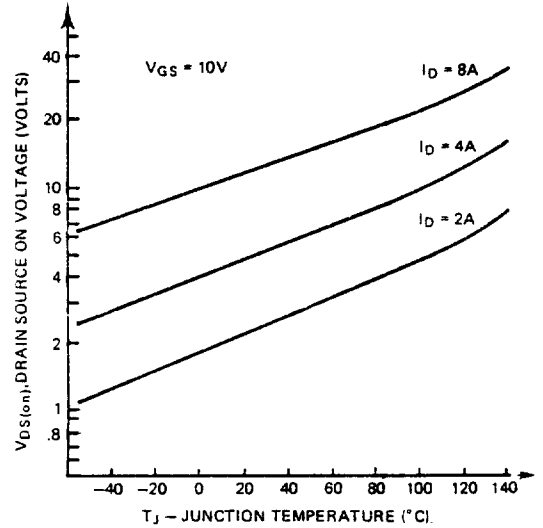


그림 13. 접합온도에 따른 $V_{DS(ON)}$ 의 변화

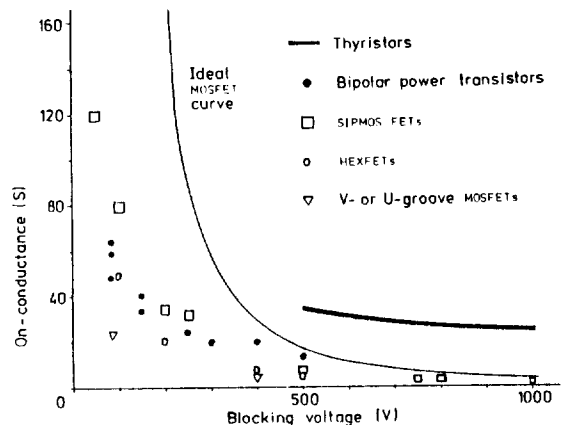


그림 14. 항복전압에 대한 ON 전도도의 의존도

항복전압이 100V 인 전력MOSFET을 1Ω을 그대로 유지하면서 항복전압을 200V로 증가시키려면, 칩 면적은 대략 다섯배로 증가해야만 한다. 바꾸어 말하면, 동일한 칩 면적을 갖는 소자에서는 항복전압이 증가하게 되면 전도손실(conduction loss) 또한 증가하게 된다.

전력반도체 소자를 안전하게 동작시키기 위해서는 소자의 FBSOA (Forward Biased Safe Operating Area)를 초과해서는 안된다. 케이스 온도가 25°C 인 경우, 전력MOSFET의 FBSOA를 그림 16에 나타냈다. DC 전류는 전력소모가 대략 75W인 전압범위 내에서 제한되고 있다. 전력MOSFET의 FBSOA 곡선에서는 바이폴라 전력트랜지스터의 SOA에서 공통적으로 나타나고 있는 이차항복에 의한 이차기울기(secondary slope)을 볼 수 없는게 특징이다.

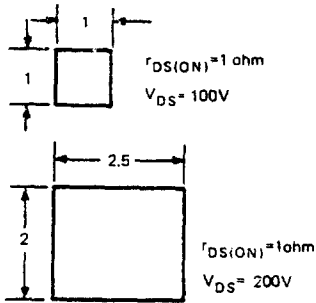


그림 15. $R_{DS(ON)}$ 이 일정할 때, 100V chip size 와 200V chip size의 비교

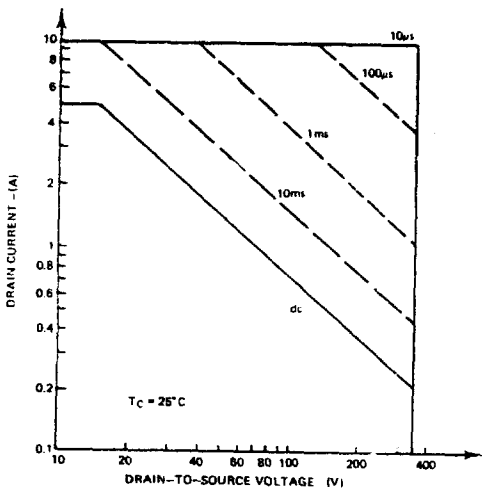


그림 16. 최대 안전동작영역

⑤ 전력MOSFET의 최근 동향

전력MOSFET의 장점은 그대로 유지하면서, 단점으로 지적되고 있는 ON저항을 최소화하려는 노력은 82년도에 General Electric에 의해 제안된 IGT(Insulated gate transistor)¹⁰⁾와 83년도에 RCA에 의해 고안된 COMFET(conductivity-modulated FET)¹¹⁾을 탄생시켰다. 이 다른 이름의 소자는 실제로는 동일한 구조이며, GE와 RCA에서 거의 비슷한 시기에 독자적으로 개발되었다. IGT의 구조는 드레인 영역의 n⁺ 기판을 p⁺ 기판으로 대체한 점을 제외하고는 전력MOSFET과 동일하다. IGT는 전력MOSFET과 바이폴라 트랜지스터의 중간에 해당하는 응용분야에서 우선적으로 사용되리라 추측되며, 전력MOSFET 다음 세대의 전력소자가 될 가능성이 꽤 높다고 사료된다.

한편 미래의 전력FET를 위한 반도체 재료로는 GaAs가 가장 적합하다고 알려져 있다.¹²⁾ 이론적인 해석에 의하면, GaAs는 동일한 항복전압과 칩 면적을 갖는 경우, 실리콘에 비해 ON저항이 13배 작다(그림 17 참조). 스위칭 속도에 있어서도 GaAs FET의 경우 실리콘에 비해 약 7.5배 크다. 그러나, 아직까지는 GaAs 전력FET의 제작에는 기술적인 어려움이 많이 따른다. 첫째로는 불순물농도가 높은 기판 위에 결함 밀도가 극히 낮고 고순도의 두꺼운 에피층을 성장시키기란 매우 어렵다. 또한 GaAs 표면 위에 고품질의 자체산화막(native oxide) 성장 기술이 아직 개발되어 있지 않은 것도 GaAs 전력MOSFET의 개발을 지연시키고 있는 이유 중의 하나이다. 앞으로 이러한 기술적인 문제들이 해결된다면, GaAs 전력소자의 시대가 도래하리라 생각된다.

MATERIAL	E_C	μ_n	R_{ON}	F_T
Si	1	1	1	1
GaAs	1.29	5.93	0.079	7.64
INP	1.14	3.33	0.20	3.8
INAs	0.32	22.22	1.32	7.21
INSB	0.15	59.3	5.41	7.89

그림 17. 전력FET를 위한 여러가지 반도체소재의 비교

⑥ 맺음말

전력MOSFET은 산업 전반에 걸쳐 수요가 급증하고 있고, 멀지않은 장래에 컴퓨터, 통신, 메카트

로닉스, 자동차등의 발달로 인하여 갑작스레 수요가 폭발하리라 예상하고 있다. (전력 MOSFET은 10년도 채 못되는 짧은 역사를 지니고 있기 때문에 국내에는 거의 소개된 바가 없으며, 이를 사용한 시스템을 생산하는 업체도 알려진 바 없다. 그러나, 에너지 자원이 빈곤한 우리나라에서는 전력 MOSFET을 사용한 절전형 전원이나 조절기의 개발이 시급하리라 생각된다. 또한 전력MOSFET은 LSI 급의 IC 제조시설을 활용하여 제작이 가능하기 때문에, 비교적 소규모 시설 투자에 의해 생산시설을 갖출 수가 있다. 따라서, 국내에서도 반도체 기술의 다양화 측면에서라도 전력MOSFET의 개발을 신중히 검토해야 할 때가 왔다고 생각한다.

참고 문헌

- 1) M.J. Declereq and J.D. Plummer, "Avalanche Breakdown in High Voltage D-MOS Devices", IEEE Trans. Electron Devices, Vol. ED-23, pp. 1-4, Jan. 1976.
- 2) H.W. Collings and B. Pelly, "HEXFET, A new Power Technology, Cuts On resistance, Boosts ratings," Electronic Deign, Vol. 12, pp. 36-40, July 1983.
- 3) "Product Focus: Power Semiconductors", Electronic Engineering, pp. 66-85 July 1983.
- 4) M.A. Murphy, "Power Play: MOSFETs Challenge the Bipolars", Electronic Business, pp. 199-200, Feb. 1984.
- 5) T. Okabe et al., IEDM Tech. Dig., p. 416, 1976.
- 6) B. Farzan and C.A.T. Salama, "Depletion V-Groove MOS(VMOS) Power Transistors," Solid-St. Electron., Vol. 19, pp. 297-306, 1976.
- 7) J. Tihanyi et al., "Switching Performance of Vertical Siemens Power MOSFETs", IEDM Tech. Dig., p. 692, 1979.
- 8) "TMOS Data Sheet", Motorola, Oct. 1980, Phoenix.
- 9) C. Hu, "A Parametric Study of Power MOSFETs", IEEE PESC Conference Rec., pp. 385-395, 1979. San Diego, CA, U.S.A.
- 10) B.J. Baliga et al., "The Insulated Gate Rectifier (IGR): A new Power Switching Device," IEDM Tech. Dig., pp. 264-267, 1982.
- 11) J.P. Russell et al., "The COMFET-A New High Conductance MOS-gate Device", IEEE Electron Dev. Lett., Vol. EDL-4, pp. 63-65, 1983.
- 12) B.J. Baliga et al., "Optimum Semiconductors for Power Field Effect Transistors", IEEE Electron Dev. Lett., Vol. EDL-2, pp. 162-164, July 1981.