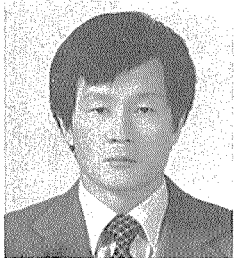


半導体 設計技術의 現況과 展望



慶 宗 旻
韓國 科學技術院
電氣 및 電子工學科 / 工博

1980년대 후반의 주종수출산업으로서 또, 우리나라의 通信, 事務自動化, 生産自動化 및 制御産業을 뒷받침하기 위한 부품산업으로서의 半導体産業의 규모와 방향 및 타전자산업과의 연관성에 대한 검토가 신중하게 이루어져야 할 것이다.

주로 製作設備에 투자되어온 우리나라의 半導体 産業構造를 급변하는 국제경쟁에서 버텨낼 수 있도록 하기 위하여 설계설비 및 CAD Software 사용의 토착화, System 設計技術者와 半導体 Chip 設計技術者의 중점적 양성이 現時點에서 매우 절실하게 요구되고 있다.

18세기의 증기기관, 20세기초 미국과 서방유럽을 중심으로하여 이루어진 通信, 運送 및 電子計算裝備의 技術革新에 이어서, 최근에 발전되고 있는 VLSI 半導体技術은 엄청난 양의 지능을 한개의 Silicon chip안에 실현함으로써, 경이적인 科學的 發見과는 다른 모습으로 인간생활의 근본적 변화를 가져올 수 있는 「3 차 産業革命」의 성질을 가지고 있다. 이미 미국, 일본 등의 선진국에서는 大會社들이 VLSI製作 및 設計技術의 開發에 과감한 투자를 하고 있으며, 우리나라도 최근에 半導体産業을 본격적으로 육성한다는 기치를 드높이 세우게 되었다. 1980년대 후반의 주종수출산업으로서 또, 우리나라의 通信, 事務自動化, 生産自動化 및 制御産業을 뒷받침하기 위한 부품산업으로서의 半導体産業의 규모와 방향 및 타전자산업과의 연관성에 대한 검토가 신중하게 이루어져야 할 것이다.

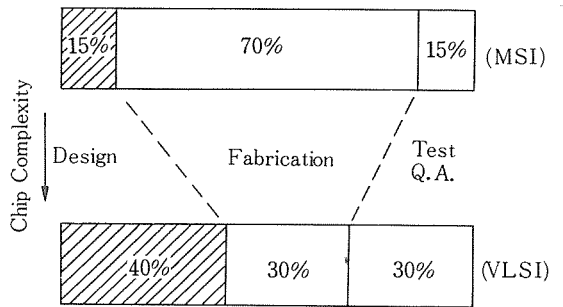
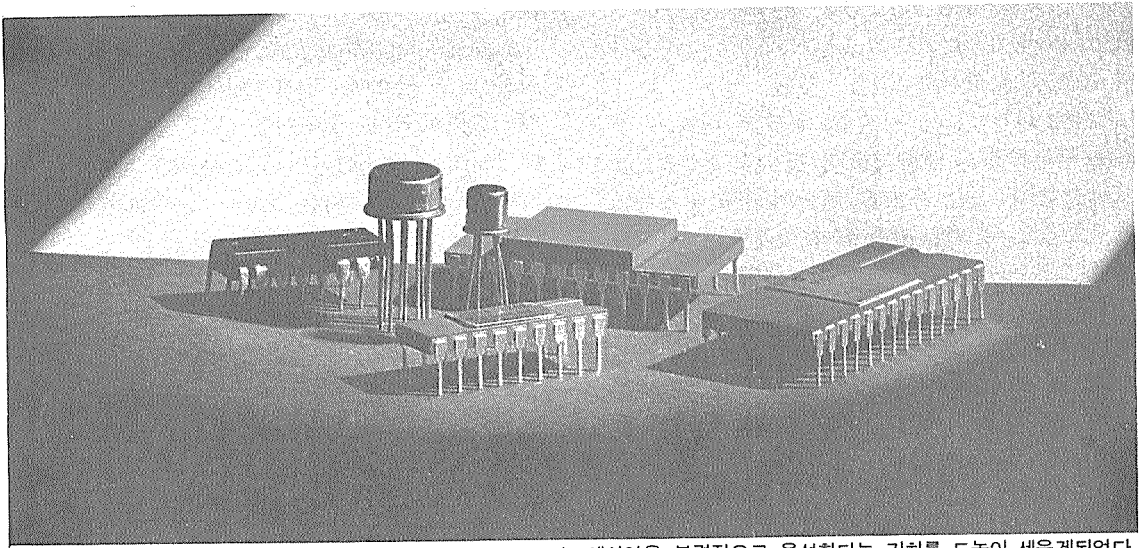


그림 1. Chip의 복잡도에 따른 設計·製作 및 製品化 경비 점유율의 변화

半導体技術은 設計技術, 製作技術과 製品化技術 (Test와 Quality Assurance작업을 포함)의 셋으로 크게 나누어 볼 수 있는데, 그림 1에 보인 바와 같이 Chip이 복잡해질수록 제작경비가 Chip의 원가에서 차지하는 비중이 적어지고, 상대적으로 설계나 제품화경비가 커져서 transistor수가 수만개 이상되는 Custom Chip의 경우에는 제작경비를 능가하게 된다. 우리나라는 현재 상당한 半導体 製作設備가 몇개의半導



반도체산업을 본격적으로 육성한다는 기치를 드높이 세우게되었다.

体会社와 研究所 등에 투자되어 있으나, 상당량의 설계작업은 미국, 일본 등지에 의존하고 있고, 이윤폭이 적으나, 市場이 넓은 Discrete素子나 CMOS Watch chip, bipolar MSI의 양산에 주력해 왔고 최근에는 32K ROM, 64K DRAM을 mask를 導入하여 製作에 성공함으로써 VLSI의 생산 가능성을 보인 바 있다. 한편, 미국의 경우를 보면 Texas Instrument, Hewlett Packard, Western Electric 및 IBM등의 大 會社들이 Standard IC 외에 自体開發, 生産되는 Chip을 자체 Equipment 제작에 사용하고 있으며, Silicon Valley를 중심으로 중소기업들은 한정된 設計·製作裝備를 갖고, Custom Chip을 생산하고 있다.

이들은 자유로운 情報交換, 잘 훈련된 設計技術者, 폭넓은 Custom Chip의 수요 등의 유리한 여건에 힘입어 값비싼 製作裝備를 완비하지 않고서도 전세계 半導體 市場의 주공급원의 자리를 굳게 지키고 있다. 1980년대 후반부터는 Custom Chip의 수요가 Standard Chip의 수요를 훨씬 능가할 것으로 전망되므로 확고한 設計能力을 갖추고 있는 이들의 市場占有率이 계속 두드러질 것으로 보인다. 현재 半導體技術의 State-of-the-art라 할 수 있는 1.75Micron CMOS 기술, E-beam, X-ray 사진기술이 아닌 3.5Micron CMOS 기술, Photolithography 기술이 실제 半導體市場의 수요를 충족시키고있

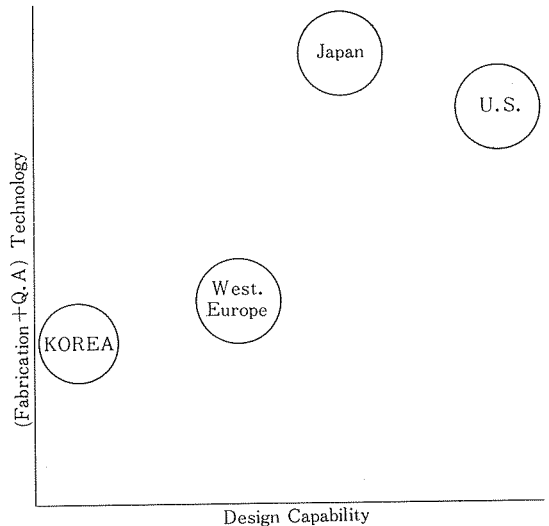


그림 2. 각국의 Chip 設計 및 製作能力의 비교

는 것을 볼 때, 中小企業의 역할의 중요함과 아울러 이들이 번성할 수 있는 미국의 자유로운 시장구조의 강점을 깨닫게 된다.

일본의 경우는 Fusitsu, NEC, Hitachi 등의 大企業群이 정부주도하에 연구활동을 협력, 조정하며, 그들의 깔끔한 기질에 맞는 Process 기술의 개발에 진력하여 왔다. 새로운 素子나 回路方式이 미국 등지에서 발표될 때마다, 이를 신속히 흡수내지 개선하고, 이를 안정된 Process 시설과 Q. A. 기술을 통하여 빨리 제품화하여

왔는데, 특히 64K DRAM과 같이 제작 Yield가 Bottleneck이 되는 Product의 경우는 세계시장의 70%를 석권하고 있다.

그림 2에는 미국, 일본 등과 우리나라의 半導體 製造技術과 設計技術의 정도를 정성적으로 보이고 있다. 設計技術은 미국이 일본을 상당히 앞서고 있으나, 製品化技術과 生産性이 뒤쳐지는 것으로 알려져 있다. 우리나라의 半導體 製造技術은 상당한 수준에 있으나, 설계능력은 MSI(CMOS Watch, Bipolar Analog와 I²L Digital Chip)와 8-bit Processor의 Block별 설계까지 와 있으며, 대부분이 Manual한 방식의 설계이므로 장차 이 방면의 투자가 많이 요구된다고 보아야 할 것이다.

半導體 設計技術의 변혁을 가져온 것은 설계에 필요한 Data-base의 추출 및 관리와 여러 가지 기능의 Simulation Program의 사용이 집중적인 Computer의 사용에 의해 이루어졌기 때

계가 되었다. 현재 VTI 등의 회사와 MIT, Carnegie-Mellon, Caltech 등의 대학이 이 방식을 쓰고 있으며, Bell Labs과 IBM 등의 큰 연구능력이 있는 곳에서는 CAD Software를 개발하여 자체내에서만 사용하고 있다. 또한, 미국내의 몇 대학에서는 모든 設計作業을 完全自動化하는 소위 'Silicon Compiler'의 개발에 박차를 가하고 있어서, VLIS 설계 작업이 VLSI를 설계하는 CAD Software의 설계작업으로 바뀌어가는 추세인 것 같다.

그림 3은 State-of-the-art Chip의 복잡도가 시간에 따라 증가하는 Learning Curve이다. 1960년대 초반 이전에 개발된 Bipolar Transistor와 MOSFET가 현재까지 쓰이고 있기 때문에, Device 技術 自體의 발전에 의한 Chip 복잡도의 증가는 1960년대 초반에 거의 포화상태에 이르고 있다. 集積回路의 발명과 Process 기술의 향상에 힘입어 1970년대 후반에는 LSI가 출현하였으며, 1980년대 후반부터는 Chip 전체의 Architecture 設計 등의 設計能力이 없이는 Chip의 복잡도가 그 이상 증가되기는 힘들 것이다.

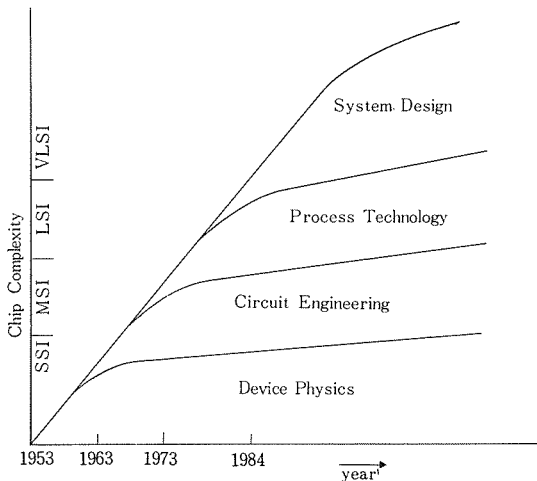


그림 3. 半導體 Chip의 Learning curve

문이다. 1978년에 미국의 Caltech에서 제안된 CIF(Caltech Intermediate Form)를 사용하는 방식과 Silicon Foundry와 국내 유명대학을 연결하는 Data伝送 Network의 형성은 製作施設을 갖출 능력이 없는 대학의 교수와 학생들로 하여금 그들의 설계를 Silicon Chip으로 쉽게 실현할 수 있는 길을 열어줌으로써 設計技術 도약의

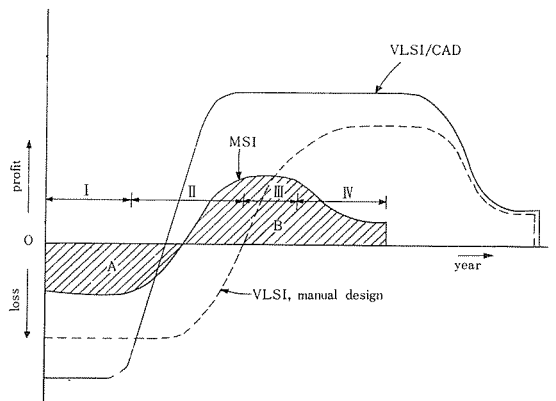


그림 4. MSI, VLSI chip의 product life cycle에서의 損益變化

그림 4는 Chip이 開發期間(I)을 지나 市場浸透期間(II)을 거쳐, 商品化되었다가 (III) 생산이 減縮, 中斷(IV) 될 때까지 그 製品에 의한 손익의 시간에 따른 변화를 보여주고 있다. MSI Chip의 경우, A와 B는 각각 개발비용, 판매이

익에 해당하며, 복잡한 VLSI Chip의 경우에는 개발에 필요한 시간과 경비가 지수함수적으로 증가하게 되어 市場에 누가 먼저 製品을 내놓느냐에 의해 성공여부가 결정된다. 이러한 危險負擔率을 줄이기 위하여 設計時間을 줄이기 위한 CAD Software와 CAD System의 사용이 필수적으로 된다. 그림 4에는 CAD Tool을 사용한 경우와 사용하지 않는 경우에 대한 Curve를 정성적으로 그려보았다.

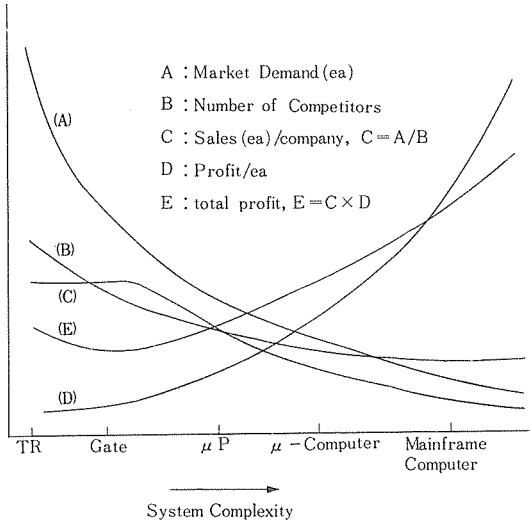


그림 5. System 복잡도에 따라 購買力과 利潤幅의 변화

그림 5에는 製品의 복잡도에 따른 市場需要와 製品의 商業性의 변화를 정성적으로 보였다. A 곡선은 製品의 構造가 간단할수록 市場購買 개

수는 많으나, 설비초기투자가 적게 들므로 경쟁자의 수도 많아지므로(B곡선), C곡선이 나타내는 한 회사당 판매개수는 A곡선에 비해 시스템 복잡도에 따른 완만한 변화를 갖게 된다. 그러나, 製品의 이윤폭은 製品의 복잡도에 따라 지수적으로 증가하므로(D곡선), 총이윤은 E곡선과 같이 製品이 복잡할수록 커지게 된다.

이상의 서술을 정리하면서 다음의 세가지 사실을 지적해 본다. 첫째, 1980년대 후반이후의 半導體市場에서 Custom設計 Chip의 占有率이 40% 이상으로 증가할 것이라는 점, 둘째, 自由競爭의 國際市場에서 이윤폭과 경쟁력을 확보하기 위하여는 Micro-Computer 내지 Mainframe Computer 등의 복잡도에 상응하는 System을 製品으로 내야하는데 이들 System House가 部品 Chip을 自體生産하든, OEM Base로 供給 받은 간에 폭넓은 Custom Chip의 購買力을 형성시킬 것이라는 점, 셋째, 미국, 일본 등의 선진국에서도 半導體 Chip의 設計를 위한 Software의 해외유출을 적극적으로 막고 있고, 설령 이러한 CAD Tool이 導入되더라도 이를 십분 활용할 수 있기 위하여는 그에 상응하는 CAD 능력이 국내에 키워져야 한다는 점이다. 결론적으로, 주로 製作設備에 투자되어온 우리나라의 半導體 産業構造를 급변하는 국제경쟁에서 버텨낼 수 있도록 하기 위하여 설계설비 및 CAD Software의 사용의 토착화, System設計技術者와 半導體 Chip 設計技術者의 중점적 양성이 現時點에서 매우 절실하게 요구되고 있다.

