

## 84年度 技術開發 課題와 抱負



金 定 德 / 韓國電子技術研究所 所長·工博

## 1. 서 론

1976年末 政府가 韓國電子技術研究所를 창설하게 된 배경에는 1, 2, 3次 經濟開發 5個年計劃 기간 중 성장한 국내 전자공업이 단순기술의 도입과 장치투자를 통한 勞動集約的인 산업 구조로서 자체 기술개발능력 결여와 인건비의 상승, 후발개도국의 추격 등으로 國際競爭力이 약화되는 취약점을 보강하고 단기간내 技術集約的인 산업구조로 고도화하며, 電子産業을 수출 전략산업으로 育成하는 데 필요한 고도기술의 공급원으로서 先進 技術의 도입과 신속한 조기 정착을 先導하는 연구개발 기능을 확보하며 각종 미래산업의 개발에도 半導體와 컴퓨터 기술의 뒷받침이 절실하게 필요할 뿐만 아니라 尖端 電子技術의 자립에서 선진조국 건설의 돌파구를 찾아내려는 정부의 의지가 그 바탕을 이루고 있다.

1983年末로서 창립 7주년을 맞은 當研究所의 任職員들은 연구와 연구분위기 조성에 몰두하기 위하여 組職과 制度를 정비하고 안팎으로 밀어 닦치는 각종의 크고 작은 시련들을 극복해 왔으며 半導體와 컴퓨터 분야 尖端 電子技術의 개발과 그 실용화 기술의 저변확대를 통해 국내 電子産業 構造를 단기간 내 선진국형으로 발전시키려는 국가적인 當面課題에 예지를 집중하고 있다.

그러나 현실은 우리 기술 수준이 자립단계로 성숙하기도 전에 技術先進國들은 보유기술을 무기화하여 신기술의 제공기피 내지 지나친 高價의 技術料 지불강요 또는 老朽한 사양기술의 개

방 등으로 우리의 발전을 제약하고 있다.

또 우리는 지난 공업화 과정에서 전자기술은 신속한 技術革新으로 기술 수명이 대단히 짧을 뿐 아니라 자체기술 기반이 없는 상태에서 외국 기술의 導入 移植은 뿌리 없는 화초가 시들면 뽑아 버려야 하듯 기술수명이 다하면 새로운 기술을 계속 도입할 수 밖에 없는 악순환의 반복이 불가피한 事例들을 경험한 바 있어 技術自立의 필요성을 더욱 통감하고 있다.

특히 컴퓨터와 半導體産業은 거액의 투자가 필요하나 技術革新이 빨라 개발의 속도와 시기가 경제성에 커다란 문제가 될 뿐 아니라 고도로 훈련된 고급 技術人力을 필요로 하는 특성을 고려하여 이 산업을 발전시키기 위해서는 개발 제품의 선정, 기술의 도입, R&D, 技術要員의 양성, 投資의 효율화 등에 官民이 혼연 일체가 되는 헌신적인 협력이 필요하다는 것을 강조하고 싶다.

## 2. 84年度 技術開發 課題와 포부

제 5차 5個年計劃이 끝나는 86年度에는 電子産業 高度화와 함께 전자제품 수출목표를 65億 弗로 잡고 있다. 84년은 이 야심적인 5個年計劃의 제 3차 年度로서 技術自立을 기약하는 90年代로 도약하는 출발점이 될 것이며 특히 이 기간 중 Microelectronics 및 Software 技術開發計劃의 추진 중심체로서 當研究所의 사명은 더욱 막중하다 하겠다. 연구개발 事業은 중장기 및 단기 연구개발 과제와 추진 중심체로서 개발과 지원사업에 半導體研究部, 試驗生産部,

시스템部, 應用美術開發部 등 조직과 기능별로 연구소 전역량을 집중할 계획이다.

가. 半導體分野

86년까지 MOS VLSI 設計 및 製作工程技術을 완성하여 16bit Microprocessor의 Layout 設計와 Proto type를 제작하고, Sub-micron에 도전하는 전단계로서 84년에는 83년에 성숙시킨  $4.5\mu\text{M}$  수준의 N-MOS 기술을 기초로 1/4분기중  $3\mu\text{M}$  HMOS 64K ROM의 양산 체제를 확립하며, 선진 半導體技術의 주축을 이루고 있는  $3\mu\text{M}$ 수준의 Poly Silicon Gate CMOS 기술을 개발하여 2Test Viechle로 i80c 49에 필적하는 Industrial Control Unit를 개발하므로써 이를 활용하는 전자제품의 소비전력 감소와 小型輕量化를 이룩하여 국제경쟁력을 높여 줄뿐 아니라 16bit Microprocessor를 개발하는 기반 기술을 마련할 것이다.

Bipolar 분야에서는 82, 83年度에 수행한 Linear IC 工程技術과  $5\mu\text{M}$ 수준의 Epitaxial Layer 成長技術 및  $10\mu\text{M}$ 수준의 Epi wafer 생산공급 실적 그리고  $6\mu\text{M}$ 수준의 Analog Compatible I<sup>2</sup>L 공정기술을 기초로 설계線幅을  $3\mu\text{M}$  수준의 Poly Silicon Self Align 기술을 개발하여 2Test Viechle로 Camera용 IC를 완성하고, Custom IC의 단가를 크게 낮출 Gate Array의 설계기술을 개발하여 ECL 및 Bipolar VLSI 기술을 정립할 것이다. 실제로 半導體素子 자체만의 市場은 결코 큰 것도 아니며 경쟁하기에 쉬운 형편도 아니다. 여기서 우리의 탈출구는 半導體素子 자체로 市場을 개척하기 보다는 독자적인 半導體素子를 개발하여 이를 이용한 전자제품을 양산하고 수출시장을 개척하는 방향에서 찾아야 할 것이다. 우리가 10億弗, 20億弗 수출할 때는 필요한 IC를 어느나라에서도 구입할 수 있었으나 30億弗 수출하는 83年度에 이미 겪은 고초를 생각한다면 우리가 50億弗, 60億弗 수출할 때 과연 필요한 IC가 適期 調達이 가능할까를 고려하여 半導體素子 개발에 대한 우리의 자세를 가다듬어야 할 것이다.

나. National Design Center 運營

우리나라 半導體技術은 외국에서 도입한 組立技術 또는 工程 處理技術만이 주로 사용되고 있고 設計技術은 상당히 낙후하여 균형을 잃고 있다. 현재 미국과 일본은 컴퓨터를 이용하는 최첨단의 반도체 설계 기술을 갖고 있으나 기술의 移轉기피와 유출방지를 강화하고 있는데다 우리 형편은 산업계나 학계가 독자적으로 설계기술을 확립할 수 없는 단계이기 때문에 독자적인 半導體 생산을 위한 설계기술 제공, 半導體 제조 기술만 주로 사용하는 산업계에 설계업무를 지원할 수 있는 시설로서 National Design Center를 설립하고 이를 산학연이 공유한다면 기술개발, 생산지원, 인력 부족 및 시설 중복 투자 방지와 경비부담 감소 등 허다한 이점이 있다.

86년까지  $1\mu\text{M}$ 수준의 연구용 Mask를 제작할 수 있는 PG Tap의 생산과 전국적 集積回路 설계 자동화 통신망 구성과 Database 국내 서비스를 시작하며 Total Design Automation System을 완성할 것을 전제로 84년에는 83년에 수행한 半導體 설계기술, 教育用 集積回路 칩 설계와 제조 및 設計自動化 Project를 통해 축적된 8bit Micro Computer의 설계, VTR IC, IC<sub>2</sub>, IC<sub>3</sub>의 설계, 범용 컴퓨터를 이용하여 集積回路를 Layout 할 수 있는 GIF Translator의 개발 및 Bipolar 및 MOS Device의 Model parameter 추출을 위한 Program 개발 그리고 Bipolar Basic Cell Library를 위한 Test Program 제작기술을 기초로 일본과 미국에서 훈련받을 때 사용한 VLSI 설계 및 CAD S/W가 所 내에서 원활하게 사용될 수 있도록 관련된 System 및 S/W를 구입 설치한다. Host Computer는 현재 연구소에 설치된 VAX-11/750을 사용하고 Graphic Terminal과 Graphic S/W 등도 구입 현재 사용중인 Applicon를 연결 사용하는 CAD Tool을 Set up할 것과 각 제작회 사별로 생산된 설계 S/W들을 국내 실정에 맞게 修正 보완하는 CAD Tool Implementation 작업을 수행한다. Cell Library 제작에는 所內 연구 업무로서  $3\mu\text{M}$  CMOS 및 NMOS transistor Model을 측정하며 Gate Level의 MOS Cell을

측정하고 실제로 그 측정 결과로 Simulation을 하여 이상 유무를 확인한후 Cell Library를 구성할 것이다. 위탁사업으로는 Gate Cell 보다 한단계 위인 Kilo Cell (SSI 또는 MSI 수준) 과 Kilo Cell보다 또 한단계 위인 Mega Cell (Cell 이라기보다 LSI 수준의 IC) 을 제작해 보는데 84年 중 Keyboard Decorder 등 2개의 Test Viechle을 만들어 볼 계획이다.

그밖에도 독창적인 集積回路를 단시간 내 設計하기 위해 MOS 및 Bipolar 트랜지스터의 전기적 물리적 자료를 컴퓨터에 입력시켜 Simulation 또는 Layout에 이용되는 Standard Cell Library를 다양하게 보유하는 VLSI 설계용 Data Base를 구성하며 실제로 미국에서 高密度의 集積回路를 설계하는 회사에 훈련생을 파견하여 노력을 제공하고 기술을 습득하여 국내에 이전하는 훈련계획을 추진할 것이며 이 계획이 끝나면 MOS LSI, Bipolar LSI 및 CAD S/W분야 전문인력을 확보하게 될 것이다.

이 National Design Center는 전국적인 서비스망을 구성하여 산학연 어디서나 필요로 하는 반도체 설계기술의 문제로 묶어 해결하는 문자 그대로의 센터가 되게 할 것이다.

#### 다. 컴퓨터 技術 開發 分野

83년까지 當研究所는 8bit와 16bit의 CD/M 및 UNIX Machine을 개발하여 이미 기업체로 技術 移轉을 한 바 있으나 우리 기업체에서는 아직도 외국의 OEM수준 조립에 머무르고 있으며 CPU Board 설계와 OS Modification에는 못미치고 있다. 그러나 외국의 경우 32bit 컴퓨터 설계 기술은 대형에서 중형으로 다시 슈퍼 마이크로 컴퓨터 수준에서 제품이 나오고 있으며 32bit 마이크로 프로세서가 商業用으로 나오려고 하는 단계까지 오고 있다. 그리고 Communication Level, File Level, Programing 언어수준 등 다양한 측면에서 터미널 및 S/W가 표준화되고 있는 중이며 특히 Work Station의 기술발전은 점점 가속화하고 있다.

국내에서는 86년까지 Microprograming, Firmware, Computer Archctecture 기술의 확

립을 통해서 미니 컴퓨터 설계기술을 완성하며 한글 情報處理 S/W와 Printer Server 개발과 CAD/CAM 기초연구 및 S/W개발 그리고 Graphic H/W및 S/W 기술 확립을 통한 Graphic Workstation의 개발을 목표로 하고 있으며 84年度 중에 32bit CPU 설계정리 test, Microprograming tool 설계, 컴퓨터의 한글 通信網을 위한 터미널 코드 표준화연구 및 관련 S/W 연구개발, 한글 Programing Language 설계 개발, 한글 프린터 Server의 개발과 설치, graphic Workstation의 H/W와 S/W를 개발하여 비전문인의 컴퓨터 사용을 용이케 할 것이며 한글 Pattern인식 S/W를 개발할 계획으로 있다.

#### 라. 訓練센터 운영

半導體와 컴퓨터 産業의 급성장이 예상되나 半導體 및 컴퓨터 시스템 産業의 역사가 짧아 전문가 층이 얇을 뿐 아니라 고급 기술 인력이 절대적으로 부족한 상황이며 대학의 高價 시설의 부족, 일반적인 工學技術教育和 産業 현장의 현장 본위의 응용기술 요구 수준간의 다대한 격차 해소와 電子技術의 신속한 기술 혁신으로 현장에서 공로와 경험이 있는 중견기술인력의 진부화 방지를 위한 재교육 프로그램으로 86년까지 研究所의 高價장비 및 축적된 기술을 활용하여 半導體 技術人力과 技能人力, 自動化技術에 중점을 둔 Microprocessor 응용기술과 Mini/Micro 수준의 컴퓨터 응용 S/W Package 과정 등으로 총 1,180명의 고급 기술훈련 계획을 갖고 있다. 84年 중에는 17개 과정에서 340명을 훈련배출하여 産業체 중견기술인의 노화방지와 고급 기술인력 부족 해소 그리고 해외훈련시 언어장애, 시간·경비절감을 통한 기업체 인력양성부담을 경감하는 훈련계획을 갖고 있다.

#### 마. 中小企業 技術지도 및 기술애로 해결

當研究所는 창설 직후인 78년부터 政府 機關에서부터 개인사업자까지를 대상으로 수탁사업 또는 공동개발의 형태로 半導體와 컴퓨터 시스템 구성 또는 S/W 패키지 개발 등을 통하여 現場 技術의 애로 사항을 해결해 온바 80年 서울

시 民願 업무 電算化, 79年 서울시 交通 신호 체 제 전산화, 79年 한글 CRT 개발 83年 회전전자 시스템 개발, 彙集기계 프로그램식 온도제어기 개발 등을 들 수 있으며 각종 응용 S/W 패키지 개발과 제어, 자동화기기 및 프로그램 개발을 통해 축적한 기술들을 즉시 産業體로 移轉하여 경쟁력을 향상시켰으며 역사가 짧은 국내 S/W 산업체 지원과 정보산업 육성에도 研究所 역량을 투입할 것이다.

끝으로 날로 심해 가는 무역전쟁 속에서 국내

電子産業이 國際競爭力을 강화하는 길은 첨단 기술의 개발과 그 조기 정착에 있음을 명심 하고 VLSI 기술의 조기개발과 컴퓨터시스템의 다양한 모델 개발, 각종 응용 S/W 개발 및 情報産業體 기술 지원과 훈련 기능의 강화를 통하여 研究所에 축적된 기술을 조기에 확산하고 중소기업을 위한 능동적인 기술 지원으로 기술개발의 근원지로서 또는 선진조국 건설의 초석으로서 우리에게 부여된 사명을 진지하게 그리고 적극적으로 수행할 계획이다.

## 用語解説

### ■ Gate Array 方式

特別 注文(Custom) LSI를 저렴한 가격으로 만들기 위한 LSI의 設計 手法. 15年 전부터 MSI 및 SSI에 이미 사용되고 있는 Master Slice 方式의 하나로 고려되었다. 이 방식은 주로 컴퓨터 支援 시스템을 이용하기 쉬운 Digital 回路에 많이 이용되고 있다.

Gate Array에서는 回路를 구성하기 위한 표준 회로를 미리 결정해서, 컴퓨터에 표준 회로의 機能 및 性能, LSI Chip의 配線을 패턴까지 컴퓨터에 등록시켜 놓고, 이것을 이용하여 使用者의 요구에 맞는 LSI 回路를 설계, 제조한다. 이 때문에 開發費는 저렴한 가격으로, 신뢰성이 높고, 部品 관리와 組立 비용이 낮으며 集積度가 높은, 비교적 성능이 우수한 特別 注文 LSI를 만들 수 있다.

Gate Array는 標準化한 Transistor, 抵抗, Diode 등 一群의 기본 素子를 Cell이라 부르는 기본 단위로써, 이것을 규칙 바르게 배열한 Master Chip으로 만든다. Cell을 組合한 機能Block이라 칭하는 각종 표준 回路는 미리 설계해 놓

고, 機能 및 성능이 충분히 평가된 후 컴퓨터에 登錄시킨다. 使用者는 요구에 맞추어 설계된 回路圖에 따라서 最適의 배치·配線이 된 것처럼 論理Cell이나 入出力 Interface Cell 등을 呼出해서 이용한다.

Gate Array는 Bipolar型, Bipolar MOS混在型, MOS型이 있다. Bipolar型은 TTL, ECL, I<sup>2</sup>L이 사용되고, 混在型은 Bipolar와 CMOS가 混在된 것이다. MOS型은 nMOS, Al Gate CMOS, Si Gate CMOS가 사용된다. 이 중 低消費電力으로 低電壓動作으로, 雜音裕度에 우수한 CMOS가 압도적으로 많이 사용되고 있다. 현재 Si Gate CMOS로서 400~20,000 Gate로 7~1.5ns의 것이 개발되어 있다.

Gate Array는 주로 自社用으로 만들어져 왔으나 CMOS Gate Array가 출현하고부터 일반에도 널리 이용되어 급속히 성장하고 있다. 用途는 制御, 情報 端末, 퍼스널 컴퓨터, 通信, Audio, 計測, Video Camera 등으로 많으며, 1985년에는 IC 市場의 10%를 점유할 것으로 예상되고 있다. GaAs, 초센스素子에 의한 것도 개발되고 있다.