

論 文

저잡음 델타변조방식에 관한 연구

正會員 沈 壽 輔

A Study on the Low Noise Delta Codec System

Soo Bo SIM*, Regular Member

요 약 본 논문에서는 음성신호의 부호화 방식 중에서 지수적 압신 델타 변조이론을 실현하는 부호기의 새로운 설계 방법을 제안하였다. 즉 부호기에 포함되어 있는 국부 복호기의 부분회로로 2중 적분기를 사용함으로써 스텝폭의 임신율리화를 구성하는 부분회로소자의 저속 스위칭 특성으로 인한 문제점을 보완하고 광범위한 여러 가지 크기의 입력신호 성분에 대해서 거의 일정한 신호대 잡음비(SQNR)를 얻음으로써 넓은 dynamic range를 확보하였다.

ABSTRACTS In this paper, there is presented the novel encoder circuit design method in the realization of exponential adaption process on the delta modulation coding of speech signals. The digital implementation has been adapted for the illustration of above, especially using a rate multiplier and a double integration circuit. The use of a double integration of the local decoder included in the ADM encoder improve the undesirable characteristics which the low switching speed of the ratemultiplier causes the SQNR to decrease, and the SQNR of the decoding signal by above realization is relatively uniformed in wide range of signal levels. The validity of the above design is verified by laboratory experiments.

1. 서 론

디지털 변조방식 중에서 비교적 간단한 회로구성으로 부호기 및 복호기를 만들 수 있는 델타 변조방식의 연구는 다각도로 진행되어 왔다.

이 변조방식에 대한 연구 중에서 중요한 것을 살펴 보면 델타 변조의 기본 원리가 발표된 후에도 기술적으로 불충분한 단면이 많아서 빛을 보지 못하다가 문헌⁽¹⁾에 나타난 것처럼 Winkler에 의해 기술적인 특성이 개선되었고 이것이 델타 변조방식의 발전에 큰 계기가 되었다. 그러나 아직도 양자화 잡음이 통신품질에 현저한 영향을 주기 때문에 이 문제점을 해결하기 위한 연구가 계속되어 1970년을 전후해서 스텝폭을 압신하여

입력신호의 크기에 적응시켜서 복호기 출력이 변조신호와 거의 차이가 나지 않게 하는 적응 델타 변조(ADM)가 연구개발되어 SQNR의 향상, dynamic range의 확대 등 DM codec시스템에 현저한 기여를 하였다^{(2)~(5)}. 그러나 문헌(3)에서 논한 CFDM방식은 전송부호오류의 영향에 약한 것으로 알려져 있으며⁽⁶⁾ 음절 압신법의 대표적인 CVSD시스템⁽⁸⁾이 등장하여 전송부호 오류에 대한 영향을 개선하였다. 1980년대에 들어와서는 ADM의 각종 시스템의 비교연구와 하이브리드 압신방식(HCDM)의 연구가 진행되고 있다^{(6),(8),(9)}.

고능률 부호화에는 여러 가지 방식이 있지만 어느 것이나 SQNR의 개선, 신호의 dynamic range의 확대, 신호파형의 급격한 변화에 따른 신속한 추종특성 및 전송부호 오류가 통신품질에 주는 영향이 적어야 한다.

표본화 사이의 차분을 1 bit로 부호화하는 ADM 방식은 다른 방식과는 달리 다음과 같은 특징을

* 崇田大學校工科大学電子工學科
Dept. of Electronic Engineering, Soogjun University Seoul, 151 Korea.
論文番號: 84-16 (核受 1984. 8. 2)

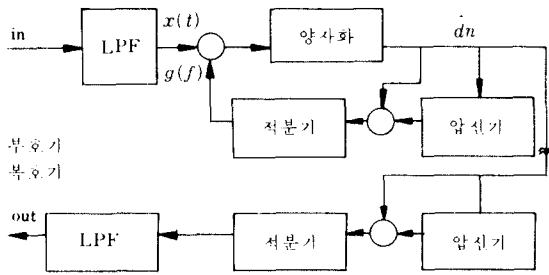


그림 1 ADM codec 구성도
Block diagram of ADM codec.

가지고 있다.

- 1) A/D변환기 및 샘플 홀드 회로가 불필요하고 회로구성이 소규모적으로 간단하다.
- 2) word동기와 frame동기가 필요하지 않고 범용성이다.
- 3) 전송부호 오류에 대한 통화품질열화가 작다.

따라서 통신기 특히 이동용 통신기의 codec 등과 같이 장치가 소형화되어야 하고 또 소비전력이 적어야 하는 특수성뿐만 아니라 fading등에 의한 bit error에 대한 Robust성이 요구되는 분야에는 이 부호화 방식이 적합하다.

본 논문에서는 음성신호의 부호화 방식으로 스텝폭의 지수적 압신방식을 추구하여 양호한 SQNR과 넓은 dynamic range를 얻었으며 그 회로구성은 그림 1과 같다. 표본화 주파수는 16kHz 및 32kHz의 두 경우를 선정하고 음성대역은 300 내지 3,400Hz를 취하여 부호기의 특성을 검사하였다.

2. 스텝폭 제어이론

델타 변조에서는 입력 애널로그 신호를 표본화할 때마다 일정한 스텝폭 Δ 를 앞의 스텝에 더하든가 감하든가 하여 신호파형을 계단형으로 나타내는 부호화 방식이다. 즉 더할 때는 $+\Delta$ 를, 감할 때는 $-\Delta$ 를 디지털 신호로 표시하기 위하여 각각 "1"과 "0"의 1 bit로 2진 부호화한다. 또 PCM과는 달리 충실한 부호화를 위해서는 표본화 주파수를 높여서 양자화하는 점의 수를 증가하여 부호화의 정도를 높인다.

그런데 표본간격과 일정한 스텝폭 Δ 의 크기로 결정되는 계단파의 경사보다 큰 경사를 가진 신호파형이 입력되면 구배 과부하 왜곡(slope overload)이 발생한다⁽⁴⁾. 이 때의 입력신호의 레벨을

과부하 레벨이라고 하는데 입력신호 레벨이 일정하다고 해도 주파수가 높아지면 신호파형의 경사가 증가하기 때문에 과부하 레벨은 저하한다. 그러나 다행하게도 음성신호는 보통 고주파 영역으로 될수록 신호의 스펙트럼이 작아지므로 큰 문제가 발생하지는 않는다. 한편 신호파형의 경사가 완만하여 거의 평탄한 경우에는 계단상의 근사파형은 입력신호파형을 중심으로 상하로 진동하는 경향이 나타나게 되는데 이 경우에 발생하는 잡음을 입상잡음(granular noise)이라고 한다⁽⁵⁾. 따라서 구배 과부하 잡음을 감소시키기 위해서는 스텝폭 Δ 를 크게 하여 신호의 레벨을 조속히 추종하도록 해야 하고 입상잡음을 줄이기 위해서는 Δ 를 매우 작게 제어해야 하는데 스텝폭을 일정한 크기 Δ 로 하면 위와 같은 문제를 해결할 수가 없다. 즉 위의 두 가지 잡음을 줄이기 위해서는 스텝폭 Δ 의 크기를 신호파형에 적응시켜 가면서 계속 제어해야 한다. 이 작업을 위해서는 양자화기 출력계의 파형을 조사하면 된다. 즉 2진수열의 현 상태와 전 상태가 계속 "1" 혹은 "0"을 나타내면 입력신호가 과부하 상태이고 "1"과 "0"이 교대로 나타나면 입상잡음이 지배적인 상태를 의미한다. 예를 들면 문헌(3)에서 처럼 스텝폭을 증감하는 경우의 논리는 다음의 원리를 사용하고 있다.

$$\Delta_n = P \cdot \Delta_{n-1}, \quad \hat{d}_n = \hat{d}_{n-1} \quad (1-a)$$

$$\Delta_n = P^{d_n - \hat{d}_{n-1}} \cdot \Delta_{n-1}, \quad \hat{d}_n \neq \hat{d}_{n-1} \\ = Q \cdot \Delta_{n-1} \quad (1-b)$$

위의 식은 과부하잡음을, 아래 식은 입상잡음을 줄이기 위한 스텝폭의 제어식이다. 위 식에서 \hat{d}_n 또는 \hat{d}_{n-1} 은 1 bit 양자화기 출력의 현 상태와 전 상태를 의미한다.

스텝폭의 비 P 와 Q 의 선정은 $1 < P < 2$ 범위에서 해야 하며 $P \cdot Q \leq 1$ 인 조건을 만족해야 부호기는 안정하게 된다.

따라서 문헌(3),(6),(8)등 여러 문헌에서 $P=1.5$, $Q=1/P=0.66$ 으로 선정하고 이 때의 상태가 SQNR이 가장 좋은 최적상태로 설명하고 있다. 그러나 문헌⁽⁸⁾에서는 $P=1.5$, $Q=0.5$ 로 선정하였으나 SQNR이 위의 경우보다 떨어진다. 또 스텝폭 $\Delta(n)$ 은 $\Delta_{min} \leq \Delta(n) \leq \Delta_{max}$ 의 한계값을 가지며 스텝폭이 계속 커져서 필요 이상으로 과대하게 되거나 어느 최소치 이하로 되어서도 안 된다.

한편 부호기의 국부부호를 위해서 1개의 적

분회로를 사용한 SQNR의 상한은 문헌(4)에 의해서 다음과 같이 주어진다.

$$u = QF'_s / [1 - \rho(F'_s)], \quad F'_s \gg 1 \quad (2)$$

여기서 Q 는 정수, $F'_s = f_s/2B$, $\rho(F'_s)$ 는 이웃하는 표본치 사이의 상관계수로서 식(2)의 분모는 $(F'_s)^{-2}$ 에 비례하게 되어 결국

$$u \propto F'_s^2$$

의 관계를 갖는다. 즉 SQNR은 bit rate의 3승에 비례하여 증가한다. 그런데 PCM에서 신호의 최대 첨두치 S_w 와 신호의 분산 σ_s^2 사이에 $S_w = 4\sigma_s$ 의 관계가 있을 때 SN비가 다음 식으로 나타난다.

$$S/N = 6m - 7.2 \text{ (dB)} \quad (3)$$

여기서 m 은 2진부호의 bit 수

즉 PCM에서는 SN비가 bit rate에 대해서 지수 함수적으로 증대하는 것과 대조적이다.

스텝폭의 크기를 제어하기 위해서 양자화기의 출력 $+\Delta$ 를 "1", $-\Delta$ 를 "0"으로 디지털화하고 이 2진수열의 현 상태와 전 상태를 비교해서 그 결과가 계속해서 111... 혹은 000...이 되면 스텝폭을 계속 지수적으로 증가해야 하고 또 비교결과가 0101... 혹은 1010... 등으로 되면 스텝폭을 감소해야 한다.

일정한 경사를 가진 신호가 codec에 가해질 때는 평균 스텝폭은 일정한 것이므로 스텝폭의 증가량과 감소량은 같아야 한다. 즉 증가확률과 감소확률을 각각 P_i 및 P_a 라고 하면 다음 식이 성립한다.

$$P_i = P_a \frac{\log 1/Q}{\log P} \quad (4)$$

P_i 가 0.5일 때 SQNR이 최대로 되며 $P_i > 0.5$ 에서는 과부하 잡음이, $P_i < 0.5$ 에서는 임상잡음으로 인해서 SQNR이 감소한다⁷⁾. 그러나 지수적 제어에서는 스텝폭이 일정하지 않고 계속 변하므로 $P_i = 0.5$ 에서 벗어나는 경우를 고찰해야 한다.

지수적 알고리즘은 스텝폭을 증감하는 항과 복호기의 스텝폭을 부호기의 그것으로 수렴시키는 미소 수렴항으로 구성되는 식이 필요하다. 즉

$$\begin{aligned} \Delta_{n+1} &= \Delta_n(1 + \alpha)^n + \beta \\ &\cong \Delta_n(1 + \alpha_n \alpha) + \beta, \quad \alpha \ll 1 \end{aligned} \quad (5)$$

이 식은 $\alpha_n = 1$ 일 때 스텝폭을 지수적으로 증가시키고 $\alpha_n = -1$ 일 때는 감소시키게 된다. 증가확률 P_i 와 스텝오차 회복 시정수(이것은 초기치의 36.8%로 감소하는데 필요한 표본화 펄스의 수) N_R 을 계산하는데 있어서 신호파를 일정한 평균 기울기를 가진 정상파라면 $P_i + P_a = 1$, $\alpha_n = P_i - P_a$ 로 볼 수 있으므로 장시간에 걸친 스텝폭의 평균치 $\overline{\Delta_{n+1}}$ 은 다음과 같이 된다.

$$\overline{\Delta_{n+1}} = \Delta_n \quad (6)$$

위의 각 식을 연립하면

$$\begin{aligned} \alpha(P_i - P_a)\Delta + \beta &= 0 \\ \therefore P_i &= \frac{1}{2} - \frac{\beta}{2\alpha\Delta} \end{aligned} \quad (7)$$

이것은 증가확률의 미소 변화량을 표시한다. 한편 복조기 오차가 지수적 감소를 하면 그 오차 e 는 다음 식으로 표시될 수 있다.

$$e = e_i e^{-n\tau/T} \quad (8)$$

여기서 e_i 는 초기오차, τ 는 시정수, T 는 표본화 간격, n 은 표본 펄스수.

위 식에서 지수가 1이 되는, 즉 오차를 초기치의 36.8%로 줄이는데 필요한 오차회복 시정수 N_R 은

$$N_R = \tau/T \quad (9)$$

또 N_R 을 Δ 와 β 의 함수로 나타내면

$$N_R = \frac{1}{\beta/\Delta - d\beta/d\Delta} \quad (10)$$

인 관계식을 얻을 수 있다. 또 식(7)로부터

$$\begin{aligned} \frac{\beta}{\Delta} &= -\alpha(P_i - P_a) \\ \frac{d\beta}{d\Delta} &= -\alpha(P_i - P_a) - 2\alpha\Delta \frac{dP_i}{d\Delta} \end{aligned}$$

인 관계를 얻을 수 있으므로 식(10)에 대입하여 다음의 결론을 얻는다.

$$N_R = \Delta/\beta \quad (11)$$

다음 D/A 변환부의 일부로 사용한 적분회로인 애널로그 적분기는 전달함수의 종류에 따라 단일 적분과 2중적분으로 나눌 수 있으며 여기서는 고품질을 위하여 후자를 사용하였다. 이것의 전달함수는 다음과 같이 된다.

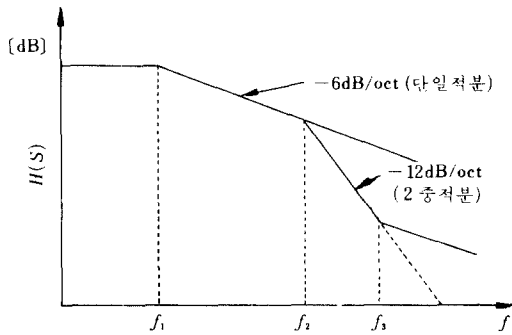


그림 2 적분기의 전달함수
Characteristic of a integratr.

$$H(S) = \frac{1 + S/2\pi f_3}{(1 + S/2\pi f_1)(1 + S/2\pi f_2)} \quad (12)$$

주파수 f_1 이하에서는 적분기능이 상실되므로 전송신호대역의 하한 이하로 f_1 을 선택하고 2중 적분 개시점의 주파수 f_2 는 과부하시에 jump resonance가 발생하지 않도록 신호전송대역의 상한 조처에 선정해야 하며 부호기에서는 feed back loop내에 적분기가 위치하므로 2중 적분기에서

는 할력 주파수 f_{s0} 부근에서 위상회전이 180° 에 접근하여 안전성을 위협하므로 주파수 f_3 에서 단일적분특성을 갖게 하기 위하여 다음의 조건을 갖도록 선정해야 한다.

$$f_3 \leq f_{s0} / 2\pi \quad (13)$$

이상의 적분기의 주파특성을 그림 2에 표시하였다.

적분기의 전달특성을 이산치계로 변환하면 다음과 같이 된다.

$$H(Z) = \frac{A_1}{1 - \beta_1 Z^{-1}} + \frac{A_2}{1 - \beta_2 Z^{-1}} \quad (14)$$

여기서

$$A_1 = 2\pi f_1 (f_2 f_3 - f_1 f_2) / (f_2 f_3 - f_1 f_3)$$

$$A_2 = 2\pi f_2 (f_1 f_2 - f_1 f_3) / (f_2 f_3 - f_1 f_3)$$

$$\beta_1 = \epsilon^{-2\pi f_1 / f_s}, \quad \beta_2 = \epsilon^{-2\pi f_2 / f_s}$$

3. ADM부호기 설계

위에서 논한 스텝폭의 제어원리를 실현하기 위해서 비교기와 증폭기, latch, 직렬 가산기, 비례

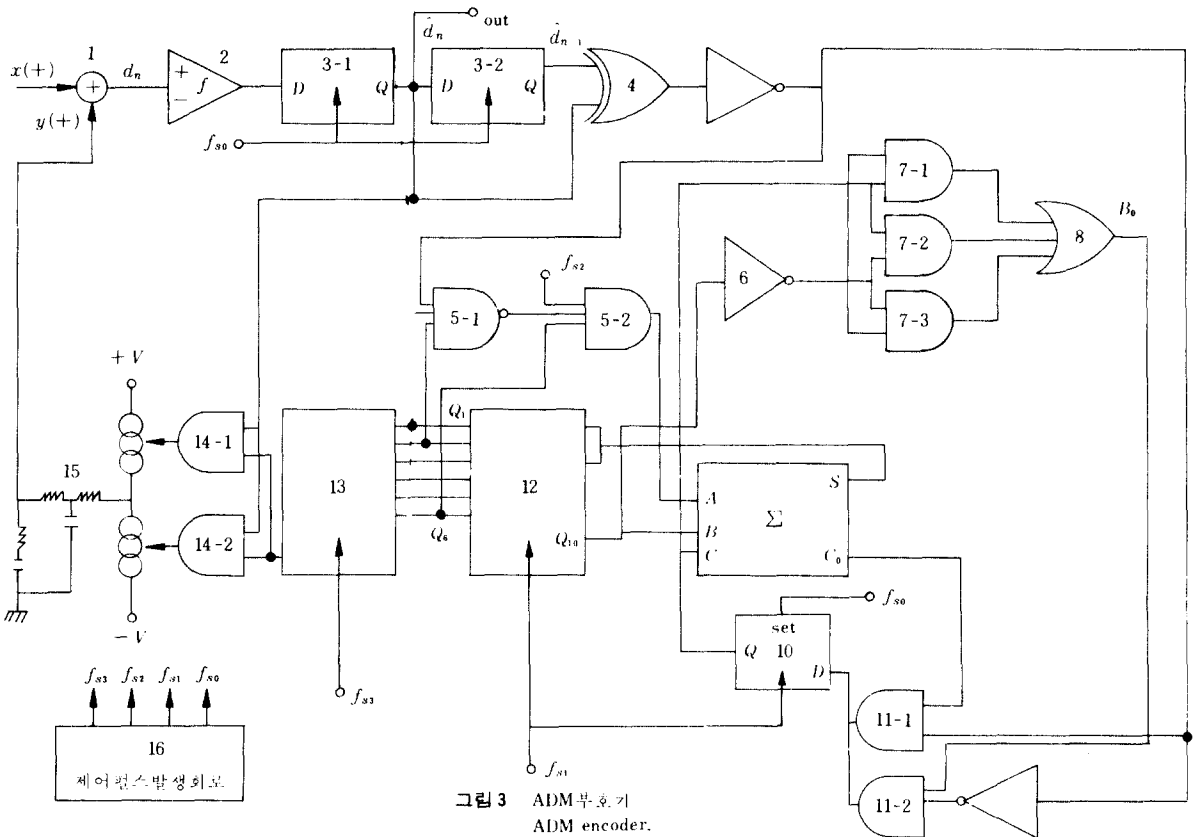


그림 3 ADM부호기
ADM encoder.

적산기 및 적분기들을 사용하여 그림 3 과 같이 디지털 부호기를 설계하였다. 이 회로의 동작은 식(5)에 의해서 스텝폭의 크기는

$$\begin{aligned} \Delta_{n+1} &= \Delta_n(1+\alpha)^n \\ &= \Delta_n(1+\alpha), \quad \alpha_n=1 \quad (\text{스텝폭 증가시}) \end{aligned} \quad (15)$$

또는

$$\cong \Delta_n(1-\alpha), \quad \alpha_n=-1 \quad (\text{스텝폭 감소시}) \quad (16)$$

위의 식은 스텝폭 Δ_n 에 미소량 $\alpha\Delta_n$ 을 더하거나 감함으로써 스텝폭은 대략 지수적인 증감을 하게 된다. 그림 3에서 12의 shift register를 비롯하여 10, 9, 8, 7, 등은 직렬 가산기를 형성하며 직렬 가산기와 11, 5 및 6의 gate들은 스텝폭의 적응논리회로를 구성한다. 미소량 α 를 얻기 위하여 binary point를 Q_6 과 Q_7 사이에서 누면 MSB는 Q_1 이 된다. 또 10bit중 4 bit를 truncation 하였으므로 미소부분은 Q_{10} 에서 얻게 된다 ($\alpha=1/16$). 즉 이 미소부분 $\alpha\Delta_n$ 은 직렬 가산기가 동작하는 사이에 스텝폭에 가감된다. 또 register의 overflow를 막기 위해서 Q_1 과 Q_2 에서 동시에 "1"을 검출하면 9를 제어하여 가산을 중지시킨다. 스텝폭이 매우 작을 때는 truncation때문에 스텝폭은 가감되지 않으므로 최하위 비트에 "1"을 더해주기 위해서 직렬 가산기의 carry flip-flop을 각 표본시마다 presetting하여 스텝폭을 제어한다.

이 미소 부가량의 평균값은 각 표본화 간격사이에 최하위 비트의 약 $1/2(=P_1)$ 이 된다. 이 상수 β 는 복호기의 스텝폭을 부호기의 스텝폭에 수렴시킨다.

이렇게 해서 얻은 직렬 가산기의 6개의 출력 비트를 D/A변환하기 위해서 바레 적산기에 가하고 이것의 출력 펄스로 스위치를 동작시키면서 정전류원의 펄스가 2중적 분기에서 충전 및 방전하여 그 출력파가 입력 신호파와 근사하게 되도록 하였다.

한편 이 부호기를 동작시키는데 필요한 각종 펄스의 발생회로를 별도로 구성하였으며 f_{s0} 는 표본화 펄스, f_{s1} 은 표본화 펄스의 발생기간에 10개의 펄스를, f_{s2} 는 표본화 펄스와 동기되는 펄스로서 duty cycle이 작은 펄스, f_{s3} 은 표본화 펄스의 space기간에 64개(2^6)의 펄스를 발생하는 제어용 펄스들이다.

4. 실험 및 검토

편의상 ADM부호기(그림 3)의 각부의 숫자표시를 사용하여 각각에 대한 동작을 살펴보면 다음과 같다.

국부 복호기의 출력 $y(t)$ 는 차동 증폭기에 가해서서 입력신호와 비교되고 2에서는 $k[x(t)-y(t)]>0$ 이면 "1"(5V), $k[x(t)-y(t)]<0$ 이면 "-1"(-5V)로 되고 D형 flip-flop 3은 2의 출력과 f_{s0} 가 동기되어 "1"일 때는 "1"을 발생하고 "-1"일 때는 "0"을 나타낸다. 3-1과 3-2의 출력은 f_{s0} 의 1주기 동안의 시간차를 갖는다. 1 bit 전 상태와 현재의 상태를 4에 가하여 $\hat{d}_n \oplus \hat{d}_{n-1}$ 을 얻는데 계속적으로 동일한 상태일 때에는 ("0"출력일 때) 스텝폭의 증대를, 서로 다른 상태가 계속될 때에는 (1출력일 때) 스텝폭의 감소를 적응 논리부에서 하게 된다.

한편 12의 최상위 2 bit가 모두 "1"일 경우에는 over flow를 방지하고자 gate 5를 거쳐서 full adder 9의 가산을 중지한다.

또 Q_6 의 bit가 f_{s2} 와 동기되어 5-1의 출력여하에 따라 결정되는 5-2의 출력이 가산 및 감산기로 들어간다. 가산이나 감산이나 sum은 같지만 C_0 와 B_0 는 다르다. 가산일 경우는 C_0 와 4의 not가 11-1에 입력되어 10으로 보내지고 감산일 경우는 B_0 와 4의 출력이 11-2로 공급되어 10으로 전달된다. 또 10은 가산일 경우 C_0 를, 감산일 경우 B_0 를 받아서 출력을 각각 9와 7에 보낸다. 이 과정은 f_{s0} 의 한 표본주기동안 f_{s1} 은 10개의 펄스가 나오므로 1회의 4의 출력기간 10회 반복하여 가산(혹은 감산)을 하게 된다. 이 작업으로 인한 sum이 shift register 12로 전달되면 응분의 출력 비트가 $Q_1 \sim Q_6$ 에 나타난다. 다음 rate multiplier의 출력 펄스수는 12의 출력 Q에 따라서 다음과 같이 된다.

$$m = Q_1 \cdot 2^5 + Q_2 \cdot 2^4 + Q_3 \cdot 2^3 + Q_4 \cdot 2^2 + Q_5 \cdot 2^1 + Q_6 \cdot 2^0 \text{ 일 때}$$

$$\text{출력 펄스수} = \frac{m}{64} f_{s3}$$

따라서 $Q_1 \sim Q_6$ 가 전부 "1"일 때에는 13의 출력 펄스수는 64개가 된다. 이 펄스는 3-1의 \hat{d}_n 과 함께 gate 14를 통해서 3 지의 형태를 갖춘 스위칭 제어신호가 정전류원을 스위칭하여 2중 적분기를 충전해서서 $y(t)$ 를 발생한다.

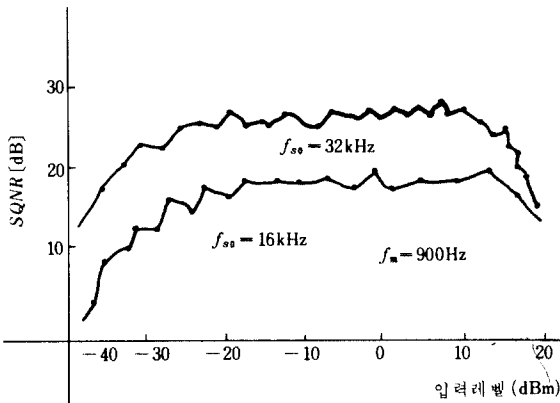


그림 4 ADM의 SQNR
SQNR of ADM encoder.

실험시 음성대역은 300~3,400Hz로 잡고 또 표본화 주파수 f_{so} 는 16kHz와 32kHz로 선정하고 특히 2중 적분기의 정수선정은 실험적으로 구하였는데 $f_1=190\text{Hz}$, $f_2=2,800\text{Hz}$ 및 $f_3=3,500\text{Hz}$ 로 결정하였다. 또 미소 부가량의 평균값 β 는 P_1 를 0.5로 취할 때에는

$$\beta = \frac{1}{2} \times \frac{1}{16} = \frac{1}{32}$$

또

$$N_R \approx \Delta / \beta = 32\Delta$$

로 되어 수렴함수와 오차회복 시정수를 알 수 있다. 한편 스텝폭의 증감분 $\alpha\Delta_n$ 이므로

$$\alpha\Delta_n = \Delta_n / 16$$

이 된다.

그림 3의 부호기를 시험하기 위하여 900Hz의 정현파 신호입력을 가하고 표본화 주파수는 $f_{so} = 16\text{kHz}$ 와 $f_{so} = 32\text{kHz}$ 를 사용하였다. 실험결과로 나타난 신호대 잡음비는 그림 4와 같이 매우 양호한 특성을 가졌다. 즉 $f_{so} = 32\text{kHz}$ 일 때 SQNR 28dB를 갖는 dynamic range는 45dB정도이며 그러나 $f_{so} = 16\text{kHz}$ 일 때에는 SQNR 17dB 정도에 그쳤다. 신호 레벨이 큰 곳에서는 부하잡음, 낮은 곳에서는 입상잡음의 영향으로 특성곡선이 급감하하고 있다. 또 채널 복호기로는 단일 적분기를 사용하고 차단 주파수 4kHz의 LPF를 사용하여 검사한 결과 매우 양질의 음성을 재현할 수 있었다.

그러나 계측기의 사정으로 스텝폭의 오차회복 시간을 얻을 수 없었으나 계산에 의하면 스텝폭

이 2배로 되는데 필요한 표본 펄스의 수 N_R 은 대략 다음과 같이 된다.

$$N_R = \frac{\log_2}{\log(1+1/16)} \approx 12^2$$

이것은 매우 빠른 회복시간이며 $f_{so} = 32\text{kHz}$ 일 때 20dB 적응을 위한 예상치는 1.25ms 정도로 빠르지만 복호기의 시정수 τ 때문에 이 시간이 그대로 나타나지는 않을 것이며 약간 지연될 것이고 또 적응시간이 빠른 대신 양자화 잡음특성이 저하될 우려가 있지만 over flow 방지회로를 사용함으로써 큰 영향이 없을 것으로 생각한다.

5. 결 론

지수형 압신을 사용한 ADM부호기에 비례 적산기와 2중 적분기를 사용하여 구성하여도 양질의 SQNR을 얻을 수 있고 특히 비례 적산기의 스위칭 속도때문에 직렬 가산기의 출력 비트를 축소하였음에도 2중 적분기의 사용으로 높은 SQNR을 얻을 수 있었다. 또 표본 주파수를 40kHz 정도로만 올려도 30dB이상의 SN비를 얻을 수 있을 것이다. 또 이론치에 그쳤지만 표본 펄스 12개가 가해지는 시간(약 0.38ms)이면 스텝폭은 2배로 적응이 가능하다. 이 적응률은 매우 빠른 것이다. 또 그림 4의 결과로 보아 적분기의 $f_1=190\text{Hz}$, $f_2=2,800\text{Hz}$, $f_3=3,500\text{Hz}$ 로 선정한 것이 타당성이 있음을 알 수 있다.

謝 辭

본 논문은 1983년도 문교부 학술연구 조성비에 의하여 시행한 연구보고임을 밝히며 문교당국에 감사합니다.

참 고 문 헌

- (1) M. R. Winkler, "High information delta modulation," IEEE Int. Conv. Rec., pt. 8, 9 pp. 260-265, 1963.
- (2) A. Tomozawa and H. Kaneks, "Comanded delta modulation for telephone transmission," IEEE Trans. Commun. vol. 10, no. 1, pp. 149-157, Feb. 1968.
- (3) N. S. Jayant, "Adaptive delta modulation with a one bit memory," Bell syst. Tech. J., vol. 49, pp. 321-342, Mar. 1970.
- (4) N. S. Jayant, "Digital coding of speech waveforms: PCM, DPCM and DM quantizers," Proc. of IEEE, vol. 62, pp. 611-632, May 1974.
- (5) J. E. Abate, "Linear and adaptive delta modulation," Proc.

- of IEEE, vol. 55, pp. 298~308, Mar. 1967
- (6) C. K. Un and H. S. Lee, "A study of the comparative performance of adaptive delta modulation systems," IEEE Trans. Commun., vol. COM-28, no. 1, pp. 96~101, Jan 1980.
 - (7) D. E. Dodels, A. M. Sendyk, and D. B. Woblberg, "Error tolerant adaptive algorithms for delta modulation coding," IEEE Trans. Commun., vol. COM-28, no. 3, pp. 358-391, Mar. 1980.
 - (8) H. S. Lee and C. K. Un, "Quantization noise in adaptive delta modulation systems," IEEE Trans. Commun., vol. COM-28, no. 10, pp. 1794~1802, Oct. 1980.
 - (9) C. V. Chakravariy, N. D. Georganas, and S. G. Sluia, "An incremental adaptive quantizer. A novel quantization scheme," IEEE Trans. Commun., vol. COM-29, no. 7, pp. 1056~1061, July 1981.
 - (10) Y. H. Lee and C. K. Un, "A performance study of delta modulation systems for voice band data signals," IEEE Trans. Commun., vol. COM-20, no. 9, pp. 1324~1329, Sep. 1981.
 - (11) H. R. Schindler, "Linear, nonlinear and adaptive delta modulation," IEEE Trans. Commun., vol. COM-22, pp. 1807-1823, Nov. 1974.
 - (12) D. J. Goodman and R. M. Wilkinson, "A robust adaptive quantizer," IEEE Trans. Commun., vol. COM-23, pp. 1362-1365, Nov. 1975.
 - (13) W. M. Boyce, "A Step response of an adaptive delta modulator," Bell Syst. Tech. J., vol. 55, no. 4, pp. 373-393, April 1976.
 - (14) S. Tazaki, H. Osawa and Y. Shigematsu, "A useful analytical method for discrete adaptive delta modulation," IEEE Trans. Commun., vol. COM-25, no. 2, pp. 193-199, Feb 1977.
 - (15) D. Mitra and B. Gotz, "An adaptive PCM system designed for noisy channels and digital implementations," Bell Syst. Tech. J., vol. 57, pp. 2727-2763, Sept. 1978.



沈 壽 輔 (Soo Bo SIM) 正會員

1931年 5月30日生

1958年 9月：서울大學校工科大学卒業

1981年 8月：釜北大學校大學院博士課程
修了(工学博士)

1970年 5月~1975年 8月：韓國航空大學
助教授

1975年 8月~1978年 8月：釜陽大學校工
科大学副教授

1978年 8月~1982年 2月：中央大學校工
科大学電子工學科教授

1982年 3月~現在：崇田大學校工科大学電子工學科教授