

자기 정렬된 Mo₂N/Mo 게이트 MOSFET의 제조 및 특성

(Fabrication of Self-Aligned Mo₂N/Mo-Gate
MOSFET and Its Characteristics)

金 鎮 変*, 李 鍾 玄*, 李 德 東*, 李 宇 一*
(Jin Sup Kim, Jong Hyun Lee, Duk Dong Lee and Wu Il Lee)

要 約

RMOS(refractory metal oxide semiconductor)의 게이트 금속으로 사용되는 Mo₂N/Mo 이중층을 N₂와 Ar을 혼합하여 저온의 반응성 스펀터링법으로 제조하였다. Ar : N₂ = 95 : 5로 혼합된 가스 분위기에서 반응성 스펀터링을 할 때 Mo₂N이 잘 형성되었다. 이렇게 제조한 Mo₂N 박막은 면저항이 약 1.20~1.28 Ω/□로서 다결정 실리콘의 1/10정도가 되어 반도체 소자의 동작속도를 크게 향상시킬 것으로 기대된다. 1100°C의 N₂분위기에서 PSG(phosphorus silicate glass)를 불순물 확산원으로 하여 소오스와 드레인의 불순물 확산을 할 때 Mo₂N 박막이 Mo으로 환원되어 확산전의 면저항보다 훨씬 작은 약 0.38 Ω/□정도의 면저항을 나타내었다. 본 실험에서 제작한 자기정렬된 RMOSFET의 문턱전압은 약 -1.5V이고 결핍과 증가의 두 가지 동작특성을 나타내었다.

Abstract

Mo₂N/Mo double layer which is to be used for the RMOS (refractory metal oxide semiconductor) gate material has been fabricated by means of low temperature reactive sputtering in N₂ and Ar mixture. Good Mo₂N film was obtained in the volumetric mixture of Ar:N₂=95:5. The sheet resistance of the fabricated Mo₂N film was about 1.20 – 1.28 ohms/square, which is about an order of magnitude lower than that of polysilicon film, and this would enable to improve the operational speed of devices fabricated with this material. When PSG (phosphorus silicate glass) was used as impurity diffusion source for the source and drain of the RMOSFET in the N₂ atmosphere at about 1100 °C, the Mo₂N was reduced to Mo resulting in much smaller sheet resistance of about 0.38 ohm/square. The threshold voltage of the RMOSFET fabricated in our experiment was - 1.5 V, and both depletion and enhancement mode RMOSFETs could be obtained.

I. 序 論

*正會員, 慶北大學校 工科大學 電子工學科
(Dept. of Electronics Eng., Kyungpook National
Univ.)
接受日字: 1984年 7月 6日

근래에 와서 다결정 실리콘 게이트 MOSFET가 공정상의 여러 가지 잇점때문에 집적화로에 널리 사용되고 있다. 그러나 집적 규모가 증가됨에 따라 소자의 크기가 작아져 필연적으로 MOSFET의 게이트 폭과

소자간의 연결선 폭이 감소하게 된다. MOSFET의 게이트로 사용되는 다결정 실리콘은 $20\sim30\Omega/\square$ 정도의 높은 멀티링 때문에 소자간의 연결선 폭이나 게이트 폭을 줄이면 선간 저항이 커져서 회로의 RC 시정수가 증가하고 따라서 신호의 전송시간 저연이 증가한다.¹⁾ 이러한 문제를 해결하기 위하여 멀티링이 다결정 실리콘의 경우보다 상당히 작은 refractory 금속 또는 refractory 금속 산화물을 게이트로 사용하는 RMOS (refractory metal oxide semiconductor)에 대한 연구가 활발하게 진행되고 있다.^{2,3)}

Refractory 금속은 높는점이 높을 뿐만 아니라 불순물의 이온주입 또는 열화산에 대한 마스크의 역할을 하므로 MOSFET의 경우 소오스와 드레이인 게이트 금속에 대해서 자기정렬(self-alignment)이 되는 잇점이 있다.⁴⁾ 이와 같은 자기정렬은 게이트가 소오스와 드레이인에 중첩되어 발생하는 기생용량(C_{gs})을 극소화 시킬 수 있다.⁵⁾

최근에는 Mo 게이트 MOSFET의 경우, Mo의 화학적 안정성을 증가시킬 뿐만 아니라 이온 주입이나 열화산에 대한 마스킹 효과도 높이기 위해 게이트를 $\text{Mo}_2\text{N}/\text{Mo}$ 의 이중층으로 한다.²⁾ M. J. Kim 등^{6,7)}은 이窒화 몰리브데늄을 제조하는 방법으로서 증착된 Mo을 고온의 암모니아 분위기에서 질화시키는 열질화(thermal nitridation) 방법을 보고하였다. 본 연구에서는 이러한 열질화 방법을 쓰는 대신 Mo을 증착한 뒤 Mo을 Ar-N₂의 혼합가스로 바로 반응성 스펀터링을 하는 저온공정에 의한 질화 몰리브데늄을 제조하였다. 이와 같은 공정으로 만들어진 $\text{Mo}_2\text{N}/\text{Mo}$ 게이트로 하는 RMOS를 제작하고 이를 소자의 전기적 특성을 조사하였다.

II. 실험

1. 窒化 몰리브데늄의 형성

질화 몰리브데늄을 제조하기 위해 사용한 기판은 비저항이 $1\sim30\Omega\cdot\text{cm}$ 이고 결정면이 (100)인 p형 실리콘 단결정 웨이퍼였다. 우선 이 기판을 건식산화시켜 1,000Å의 SiO_2 를 성장시키고 이 위에 표 1의 조건으로 Mo을 Ar으로 약 2,000Å 정도로 스펀터링하였다. 다음으로 Ar과 N₂의 혼합 가스를 주입하여 약 1,000Å의 질화몰리브데늄을 형성시켜 질화몰리브데늄/Mo/ $\text{SiO}_2/p\text{-Si}$ 의 구조로 만들었다. 이때 Mo_2N 의 질화물을 형성시키기 위한 질소의 농도를 1~15% 범위로 변화시켰다. 전력에 따른 Mo의 스펀터링 속도를 표 2에 나타내었다. 질화 몰리브데늄의 성장 속도는 Å-scope (Varian 980-4000)로 측정한 결과 Mo의 성장 속도와 큰 차이를 볼 수 없었다. 그리고 본 실험에서

표 1. R.F. 스펀터링 조건

Table 1. R.F. sputtering condition.

| | Molybdenum | Molybdenum Nitride |
|-----------------------|-----------------------|--|
| Power | 150 Watt | 150 Watt |
| Plate Voltage | 3.4 KV | 3.4 KV |
| Plate Current | 200-230 mA | 200-230 mA |
| Target Size | 4" | 4" |
| Cathode-Anode Spacing | 3.8 cm | 3.8 cm |
| Initial Vacuum | 6×10^{-6} torr | 6×10^{-6} torr |
| Sputtering Atmosphere | Ar:5 SCCM | Ar:10 SCCM N ₂ :0-1.8 SCCM |
| Sputtering Vacuum | 3×10^{-4} torr | 3×10^{-4} torr |
| Substrate Temperature | Room Temperature | Room Temperature |
| Film Thickness | 2000 Å | 1000 Å |

사용한 스펀터링 표적은 순도가 99.99%, 두께가 0.2 mm이고 직경이 4"인 Mo판이었다. ASTM 카아드상의 Mo 주피이크는 회절각 40.3°의 (110)면으로 b.c.c. 구조를 하고 있으나 본 실험에서 사용한 Mo 표적은 회절각 58.5°의 (200)면이 가장 큰 피이크를 나타내는 것이었다. 그러나 스펀터링 할 때 기판의 온도를 실온으로 하면 표적의 주피이크가 (200)면일에도 불구하고 (110)면이 주피이크가 되는 b.c.c. 구조의 Mo 박막을 얻을 수 있었다. 그리고 본 실험에서는 스펀터링 전력을 150Watt로 하였다.

Ar으로 Mo을 2,000Å의 두께로 스펀터링한 뒤 반응가스(N₂)의 혼합비를 변화시켜 질화 몰리브데늄을 약 1,000Å의 두께로 형성시켰다. 이의 X선 회절결과를 그림 1에 나타내었다. 이때 사용한 X선은 CuK α_1 선 ($\lambda=1.54050\text{\AA}$)이었다. N₂의 농도가 5% 이하에서는 회절각 37.85°의 (111)면이 주피이크가 되는 f.c.c. 구조의 $\gamma\text{-}\text{Mo}_2\text{N}$ 이 형성되었고 N₂의 농도가 5~10%에서는 회절각 36.54°의 (200)면이 주피이크가 되는 육방정계 구조의 $\delta\text{-}\text{MoN}$ 과 $\gamma\text{-}\text{Mo}_2\text{N}$ 이 혼합되어 형성되었다. 그리고 N₂의 농도가 10% 이상일 때는 $\delta\text{-}\text{MoN}$ 의 주피이크만 나타났다. 증착한 Mo을 암모니아 분위기에서 열질화시킬 경우 질화온도에 따라 상전이

표 2. 스펀터링 전력에 대한 Mo 증착속도의 변화

Table 2. Mo deposition rate dependence on sputtering power.

| Sputtering Power | Deposition Rate |
|------------------|-----------------|
| 100 Watt | 18 Å/min |
| 150 Watt | 175 Å/min |
| 200 Watt | 300 Å/min |

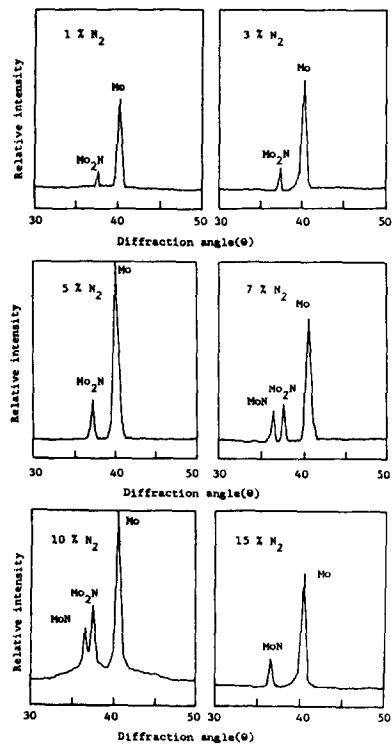


그림 1. N_2 농도에 따른 질화 몰리브데늄 박막의 X 선 회절 스펙트럼

Fig. 1. X-ray diffraction spectra of deposited molybdenum nitride films in various N_2 concentrations.

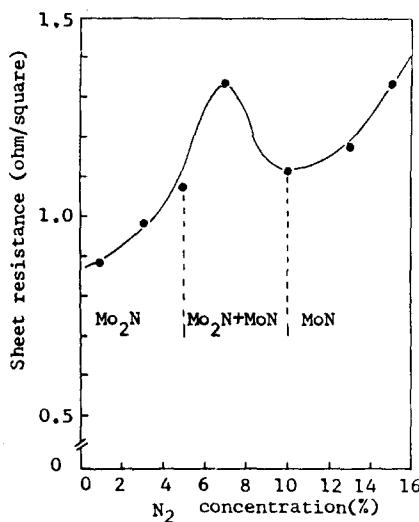


그림 2. N_2 농도에 따른 질화 몰리브데늄 박막의 면저 항 변화

Fig. 2. Sheet resistance dependence of molybdenum nitride film on N_2 concentration.

(phase transition)가 일어나는 현상^[6]과 유사하게 본 실험에서도 반응가스(N_2)의 농도에 따라 역시 상전이가 일어났다. 그림 2는 N_2 농도에 따른 질화 몰리브데늄 박막의 면저항 변화를 나타낸 것이다. N_2 의 농도가 증가하여 7 %까지는 박막의 면저항이 계속 증가하다가 7~10%에서 면저항이 감소하는 것은 상전이 때문인 것으로 생각되며 그림 1의 X선 회절결과와 잘 일치한다. 그림 3은 SiO_2 층을 성장시킨 p-Si 기판위에 다시 질화 몰리브데늄 박막을 직접 형성시킨 표면을 금속 현미경으로 촬영한 것이다. SiO_2 위에 질화 몰리브데늄을 형성시켰을 때 그림 3에서와 같이 증착된 박막의 표면에 규칙적인 균열이 나타났다. Fumiya

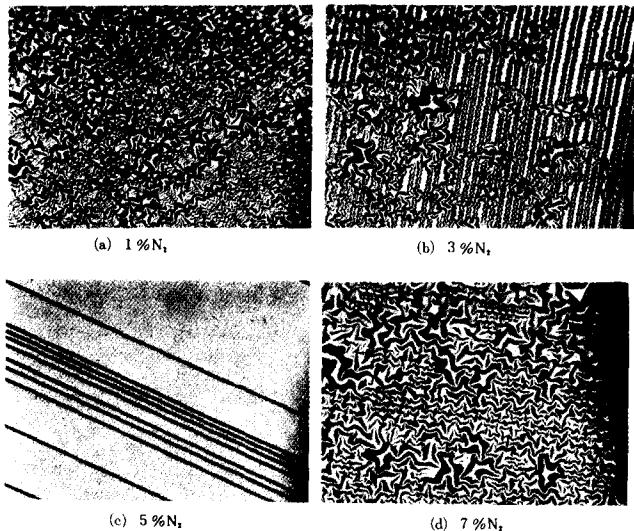


그림 3. $\text{SiO}_2/\text{p-Si}$ 기판에 증착된 질화 몰리브데늄 박막의 금속 현미경 사진 (X70)

Fig. 3. Metallurgical microphotographs of molybdenum nitride films deposited on $\text{SiO}_2/\text{p-Si}$ substrate (X70).

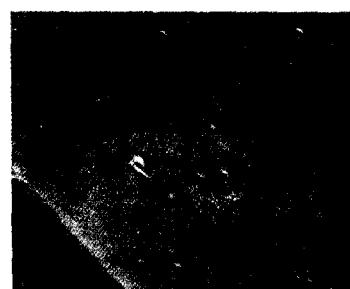


그림 4. $\text{Mo}_2\text{N}/\text{Mo}$ 이중층의 SEM 사진 ($\times 10,000$)

Fig. 4. Scanning electron micrograph of $\text{Mo}_2\text{N}/\text{Mo}$ double layer ($\times 10,000$).

등^[9]은 질화 몰리브데늄이 형성될 때 b.c.c.의 Mo 격자사이에 질소 원자가 격자간 원자(interstitial atom)로 들어가서 질소의 농도가 증가함에 따라 질화 몰리브데늄의 격자상수가 커짐을 밝혔다. 위에서 언급한 균열의 원인도 격자상수의 증가로 질화 몰리브데늄 박막이 받는 스트레스 때문인 것으로 생각된다. 그러나 Mo을 스펀터링하고 그 위에 질화 몰리브데늄층을 다시 스펀터링할 경우에는 그림 4와 같이 균열현상이 나타나지 않고 표면이 아주 평坦한 $\text{Mo}_2\text{N}/\text{Mo}$ 의 이중층을 얻을 수 있었다.

2. $\text{Mo}_2\text{N}/\text{Mo}$ 게이트 MOSFET의 제작

소자의 제작을 위해서 사용한 기판은 비저항이 6~9 $\Omega \cdot \text{cm}$ 이고 설정면이 (100)인 P형 실리콘 단결정 웨이퍼였다. 소자의 제조공정은 그림 5와 같다. 세척한 기판을 습식산화시켜 약 5,800 Å의 산화막을 성장시키고 게이트, 소오스, 드레인이 들어갈 활성영역(active area)을 결정하고 건식산화와 TCE 게터링을 병행하여 약 500 Å의 게이트 산화층을 성장시켰다. 그 다음 표 1의 조건으로 Mo을 4,000 Å 정도로 스펀터링하고 N_2 의 농도가 약 5%가 되도록 Ar과 N_2 를 혼합하여 1,000 Å 정도의 Mo_2N 층을 증착했다. 게이트금속의 패턴을 결정하기 위하여 40°C에서 $\text{H}_3\text{PO}_4 : \text{HNO}_3 = 96 : 4$ 의 용액으로 $\text{Mo}_2\text{N}/\text{Mo}$ 의 이중층을 부식하였다. 이

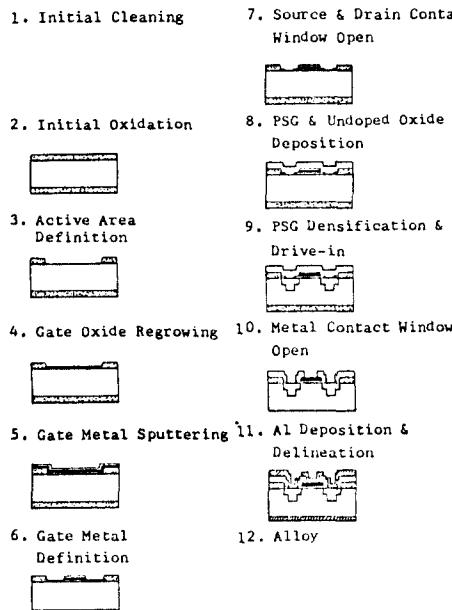


그림 5. $\text{Mo}_2\text{N}/\text{Mo}$ 게이트 MOSFET의 제조공정

Fig. 5. Process sequence for the fabrication of $\text{Mo}_2\text{N}/\text{Mo}$ -gate MOSFET.

때 Mo_2N 과 Mo의 부식속도는 각각 분당 500 Å 및 1500 Å였다.

소오스와 드레인의 불순물 확산원으로 PSC(phosphorus silicate glass)를 사용하였다.^[9] 이때 PSC내의 P_2O_5 의 몰농도는 약 6%였고 두께는 8,000 Å으로 하였다. 그리고 이 위에 인(P)을 도핑하지 않은 LTO(low temperature oxide)를 약 2,000 Å 증착하였다. 불순물 확산은 1,100°C의 질소 분위기속에서 50분간 하였다.

소자제조의 각 공정에 대한 설명을 표3에 간략히 나타내었다. 본 실험에서 소자의 제조를 위해 사용한 사진식각 마스크는 모두 5 장으로 음화부식과 양화부식을 표 3에서와 같이 혼용하였다. 그림 6은 표 3의 공정에 의해서 제조된 시험칩(test chip)의 사진이다.

표 3. $\text{Mo}_2\text{N}/\text{Mo}$ 게이트 MOSFET의 제조를 위한 각 공정설명

Table 3. Illustration of the processes for the fabrication of $\text{Mo}_2\text{N}/\text{Mo}$ -gate MOSFET.

| | Process | Remark |
|----|------------------------------------|---|
| 1 | Initial Cleaning | <ul style="list-style-type: none"> ◦ Organic ◦ Inorganic |
| 2 | Initial Oxidation | <ul style="list-style-type: none"> ◦ Wet Oxidation: 5800 Å ◦ $\text{O}_2: 2 \text{ l/min}$ |
| 3 | Active Area Definition | <ul style="list-style-type: none"> ◦ Mask #1 ◦ Positive P/R |
| 4 | Gate Oxide Regrowth | <ul style="list-style-type: none"> ◦ Dry Oxidation & TCE Gettering: 500 Å ◦ 1100°C, 15min(5/10) ◦ $\text{O}_2: 2 \text{ l/min}$ ◦ TCE: 90 CC/min |
| 5 | Gate Metal Sputtering | <ul style="list-style-type: none"> ◦ $\text{Mo}_2\text{N}/\text{Mo}: 1000 \text{ Å}/4000 \text{ Å}$ ◦ Power: 150 Watt(4" target) ◦ Ar(10 SCCM) + N_2 (0.5SCCM) / Ar(5 SCCM) |
| 6 | Gate Metal Definition | <ul style="list-style-type: none"> ◦ Mask #2 ◦ Positive P/R ◦ Etch Rate: $\text{Mo}_2\text{N}: 500 \text{ Å/min}$, $\text{Mo}: 1200 \text{ Å/min}$ |
| 7 | Source & Drain Contact Window Open | <ul style="list-style-type: none"> ◦ Mask #3 ◦ Negative P/R ◦ Source, Drain |
| 8 | PSG & Undoped Oxide Deposition | <ul style="list-style-type: none"> ◦ Temp.: 380°C ◦ $\text{P}_2\text{O}_5: 6 \text{ Mol./o}$ ◦ 2000 Å/8000 Å |
| 9 | PSG Densification & Drive-in | <ul style="list-style-type: none"> ◦ $\text{N}_2: 2 \text{ l/min}$ ◦ Densification: 800°C, 10min ◦ Drive-in: 1100°C, 50min |
| 10 | Metal Contact Window Open | <ul style="list-style-type: none"> ◦ Mask #4 ◦ Negative P/R ◦ Gate, Source, Drain |
| 11 | Aluminum Deposition & Delineation | <ul style="list-style-type: none"> ◦ Mask #5 ◦ Negative P/R ◦ Thermal Evaporation $8 \times 10^{-6} \text{ Torr}$ |
| 12 | Alloy | <ul style="list-style-type: none"> ◦ $\text{N}_2: 2 \text{ l/min}$ ◦ 450°C, 20min |

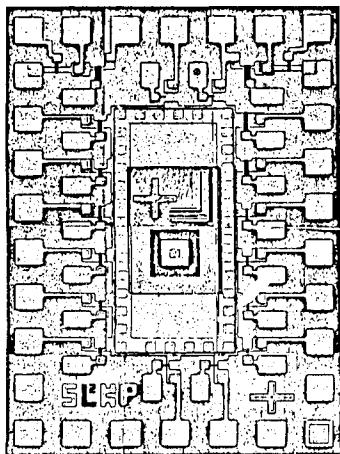


그림 6. 시험 칩 사진

Fig. 6. Microphotograph of the test chip.

III. 결과 및 고찰

소오스와 드레인의 불순물 확산원으로서 PSG를 사용할 때 PSG를 산화층이 없는 실리콘에 직접 확산시키는 경우와 산화층을 통해 실리콘으로 확산시키는 경우에 대해 확산시간에 따른 접합깊이의 변화를 그림7에 나타내었다. 그림7로부터 실리콘 웨이퍼위에 300 Å의 산화층이 있는 경우 이 산화층을 통과하는데 약 10분이 걸리고, 500Å의 산화층을 통과하는데는 약 20분이 걸린다는 것을 알 수 있었다. 그리고 그림8은 확산시간에 대한 확산층의 면적화 변화를 나타낸 것이다. 본 실험에서는 불순물의 확산시간을 50분으로 하였는

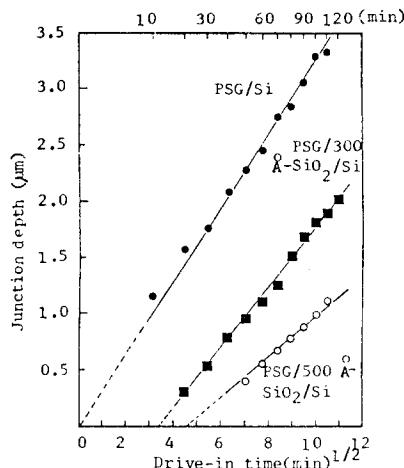


그림 7. PSG를 불순물 확산원으로 사용하였을 때 확산시간에 대한 접합깊이의 변화

Fig. 7. Junction depth versus drive-in time for phosphorus-doped glass diffusion source.

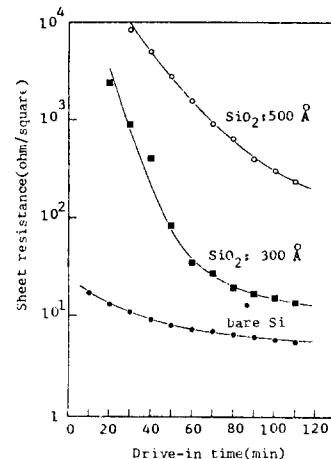
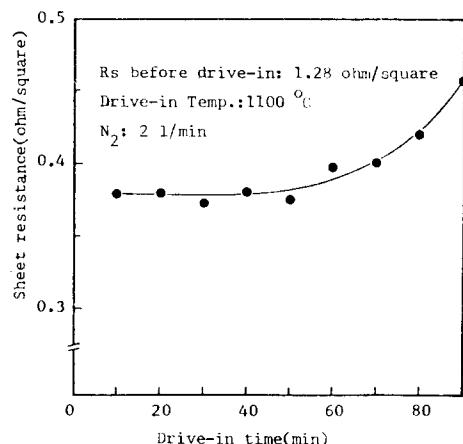


그림 8. PSG를 불순물 확산원으로 사용하였을 때 확산시간에 대한 면적화 변화

Fig. 8. Sheet resistance versus drive-in time for phosphorus-doped glass diffusion source.

데 아래 소오스와 드레인의 금속접촉장 부분 및 케이트 세와한 활성영역의 면적화과 접합의 깊이는 각각 $8.22 (\pm 1.0) \Omega/\square$ 및 $2.36 (\pm 0.1) \mu\text{m}$ 와 $2052 (\pm 100) \Omega/\square$ 및 $0.56 (\pm 0.1) \mu\text{m}$ 이다.

Mo₂N/Mo 케이트 금속을 스펀터링한 후 PSG를 증착하여 불순물을 확산시킬 때 $1,100^\circ\text{C}$ 에서 확산시간에 따른 케이트 금속의 면적화변화를 그림9에 나타내었다. 불순물을 확산하기 전의 Mo₂N/Mo 이중층의 면적화는 $1.28 \Omega/\square$ 였는데, 확산시간을 10분으로 했을 경우는 $0.38 \Omega/\square$ 이었고, 90분으로 했을 경우는 오히

그림 9. 확산시간에 대한 Mo₂N/Mo 케이트 금속의 면적화 변화Fig. 9. Sheet resistance versus diffusion time for Mo₂N/Mo-gate metal.

려 $0.45\Omega/\square$ 로 증가하였다. 이것에 대한 원인은 불순물을 확산시키는 동안 Mo_2N 층이 Mo으로 변하고 확산시간이 길어 점에 따라 Mo이 산화되기 때문이라는 것을 X선회절을 통해서 알 수 있었다. 그림10은 1,100°C의 질소 분위기에서 80분간 확산시켰을 경우의 게이트 금속을 X선 회절한 것이다. D. M. Brown 등^[10]은 이러한 현상이 열질화시킨 Mo_2N 에서도 나타난다고 보

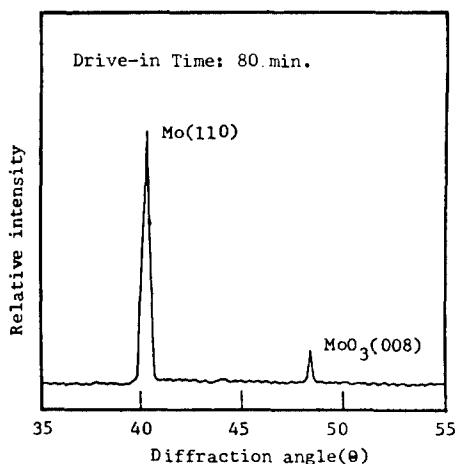


그림10. 1,100°C의 질소분위기에서 80분간 불순물을 확산시킨 게이트 금속의 X선회절 스펙트럼
Fig. 10. X-ray diffraction spectrum of the gate metal whose impurity was diffused at 1,100 °C for 80 minutes in N_2 ambient.

고하였다. 그러나 게이트의 산화현상은 N_2 와 H_2 의 혼합가스를 사용하여 불순물을 확산시키면 없앨 수 있고 더 낮은 면적항의 Mo 게이트 금속을 얻을 수 있다고 하였다. 그림11은 확산시간에 따른 게이트 금속표면의 변화를 10,000배로 확대하여 SEM 촬영한 것이다.

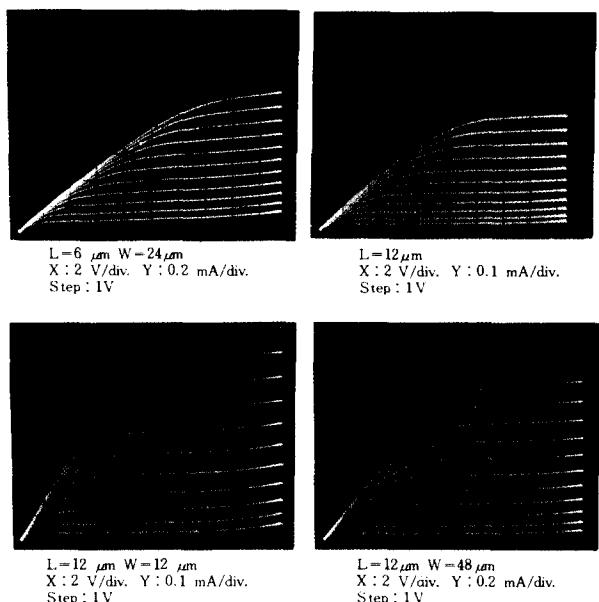


그림12. $\text{Mo}_2\text{N}/\text{Mo}$ 게이트 MOSFET의 $I_{\text{DS}} - V_{\text{DS}}$ 특성
곡선

Fig. 12. $I_{\text{DS}} - V_{\text{DS}}$ characteristics of $\text{Mo}_2\text{N}/\text{Mo}$ -gate MOSFETs.

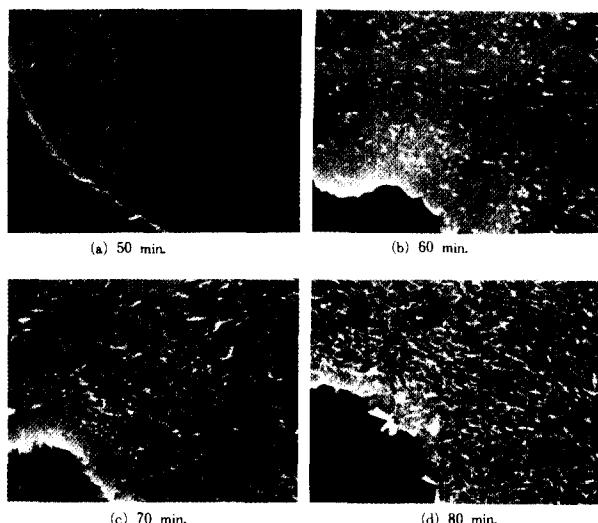


그림11. 불순물 확산을 한 후 $\text{Mo}_2\text{N}/\text{Mo}$ 이중층의 SEM 사진(X10000)

Fig. 11. Scanning electron micrographs of the $\text{Mo}_2\text{N}/\text{Mo}$ double layers after drive-in(X10000).

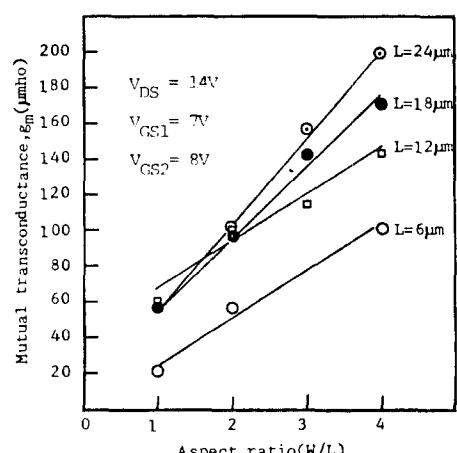


그림13. 채널의 종횡비에 대한 상호전달 콘덕턴스의 변화

Fig. 13. Mutual transconductance versus channel aspect ratio.

그림9와 그림10 및 그림11로 부터 약 60분이상 불순물을 화산시키면 Mo₂층이 산화되고 표면상태가 좋지 않아짐을 알 수 있다.

그림12는 본 실험에서 제조한 자가정렬된 Mo₂N/Mo 게이트 MOSFET의 $I_{DS} - V_{DS}$ 특성곡선을 나타내고 있다. 채널의 길이(L)와 폭(W)의 변화에 대한 상호간 달 혼더턴스(mutual transconductance) g_m 의 변화를 그림 13에 나타내었다. 그림14는 소자의 문턱전압을

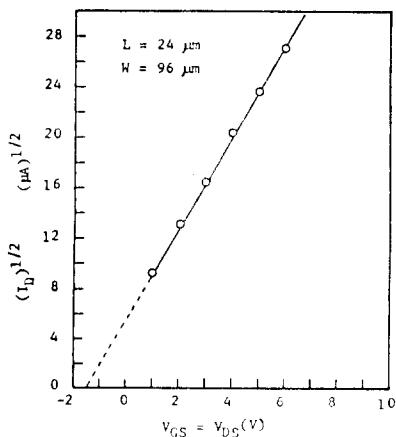


그림14. Mo₂N/Mo 게이트 MOSFET의 문턱전압
Fig. 14. Threshold voltage of the Mo₂N/Mo-gate MOSFET.

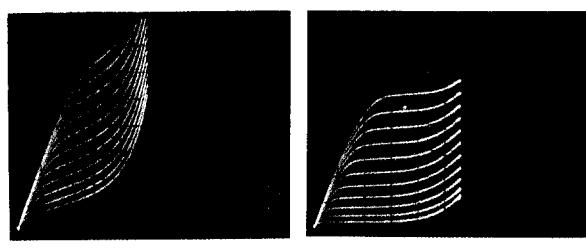


그림15. Mo₂N/Mo 게이트 MOSFET의 채널항복 전압특성
Fig. 15. Channel breakdown characteristics of the Mo₂N/Mo-gate MOSFETs.

나타내고 있다. 여기서 소자의 문턱전압은 -1.5V임을 알 수 있다. 그리고 그림15는 소자의 채널항복전압을 보여 주고 있다. 항복전압은 채널길이가 6 μm 인 소자에서 약 20V였고, 12 μm 이상의 소자에서는 약 25V였다.

IV. 결 론

본 실험에서 얻은 여러가지 결과로부터 Mo₂N/Mo 이중층 형성은 열질화법외에 저온의 반응성 스핀터링법으로도 가능하다는 것을 알 수 있다. 반응성 스핀터링법으로 제조한 Mo₂N/Mo 게이트의 면적항값은 단결정 실리콘의 20~30 Ω/\square 보다 훨씬 작아서 높은 면적항의 게이트 물질에서 생기는 신호 전달지연등의 문제들을 해결할 수 있다. Ar과 N₂를 혼합하여 반응성 스핀터링을 할 때 질소의 농도가 약 5%인 경우 Mo₂N 층이 잘 형성되었다. 불순물을 화산시킬 때 Mo₂N/Mo 층이 Mo으로 환원되고 1,100°C의 질소분위기에서 약 60분이상 불순물 화산을 시키면 Mo이 산화되기 시작했으나 불순물 화산전의 면적항 1.28 Ω/\square 보다는 훨씬 작은 값을 나타내었다. 그리고 제조한 소자의 문턱전압은 약 -1.5V로서 depletion과 enhancement의 두 가지 동작 모드를 나타냈으며 채널의 항복전압은 채널의 길이가 6 μm 인 경우 약 20V였으며, 채널의 길이가 12 μm 이상인 소자에서는 약 25V였다.

参考文献

- [1] Hung Chang Lin, et al, "Effect of silicon-gate resistance on the frequency response of MOS transistors," *IEEE Trans. Electron Devices*, vol. ED-22, no.5, pp. 255-264, May, 1975.
- [2] Mohamed I. Elmasry, *Digital MOS Integrated Circuits*. IEEE Press, pp. 124-135, 1981.
- [3] Dale M. Brown and Richard J. Connery, "Mo gate tetrode," *IEEE Trans. Electron Devices*, vol. ED-25, no. 11, pp. 1302-1307, November, 1978.
- [4] Ahmed El-Hoshy, Dale M. Brown, and William E. Engeler, "Molybdenum films as partial diffusion masks in MOS processing," *Appl. Phys. Lett.*, vol. 17, no. 6, pp. 261-263, 15, September, 1970.
- [5] Paul Richmann, *MOS Field-Effect Transistors and Integrate Circuits*. A Wiley-Interscience Publication, pp. 193-226, 1973.
- [6] M.J. Kim, D.M. Brown, and W.Katz, "Molybdenum nitride film formation," *J. Electrochem. Soc.: Solid-State and Technology*, vol. 130, no. 5, pp. 1196-1200, May, 1983.
- [7] Manjin J. Kim and Dale M. Brown,

- " $\text{Mo}_2\text{N}/\text{Mo}$ gate MOSFET's," *IEEE Trans. Electron Devices*, vol. ED-30, no. 6, pp. 598-602, June, 1983.
- [8] Fumiya Shoji and Saburo Nagata, "Structure and deposition mechanism of molybdenum nitride films prepared by reactive sputtering," *Jpn. J. Appl. Phys.*, vol. 13, no. 7, pp. 1072-1078, July, 1974.
- [9] M.L. Barry, "Doped oxides as diffusion sources," *J. Electrochem. Soc.: Solid-State Science*, vol. 117, no. 11, pp. 1405-1407, November, 1970.
- [10] M.J. Kim and D.M. Brown, "Hydrogen Gettering Effect of $\text{Mo}_2\text{N}/\text{Mo}$ MOS Process," *J. Electrochem. Soc.: Solid-State Science and Technology*, vol. 130, no. 10, pp. 2104-2109, October, 1983.