論文 84-21-4-14

다층 LSI에 있어 Single-Row Routing Algorithm

(Single-Row Routing Algorithm in Multilayer LSI)

趙仲彙*, 鄭正和*, 林寅七*

(Joung Hwee Cho, Jung Hwa Jung and In Chil Lim)

要 約

디지탈 시스템의 설계에 있어서 회로모듈사이의 신호선을 모두 연결하기 위하여 다층 LSI가 많이 사용된다.

다층 LSI의 배선방식인 일렬 배선에 있어서 상부경로 및 하부경로수를 최소로 하는 방법을 제안한다. 구간 및 위상학적 관계연산자를 제안하여 신호선들의 순서 관계를 구함으로써 상부경로수 및 하부경로수를 최소로 하는 휴리스틱 알고리즘을 제안하고 실제의 예를들어 프로그램 실험을 행한다.

Abstract

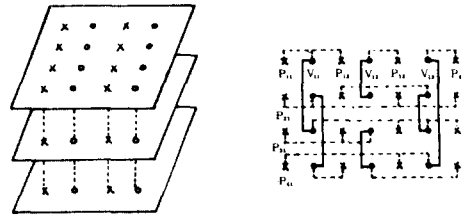
In the design of digital system, designers use multi-layer LSI to connect all signal sets between circuit modules.

This paper suggests how to minimize upper street congestions and lower congestions in the single-row routing, a routing method of multi-layer LSI.

This paper suggests the heuristic algorithm which minimize upper street congestions and lower street congestions by suggesting interval graph and relational operator and finding out of the order of signal sets. The algorithm was implemented on a VAX-11/780 computer and illustrated by means of examples.

I. 序 論

디지탈 시스템의 설계에 있어서 회로모듈(module) 사이의 필요한 신호선을 모두 연결하기 위하여 다층 LSI가 많이 사용된다.[1,2] 다층 LSI는 그림 1에 표시된 것과 같이 모두 일정한 크기를 지니며각층에는 핀(pin)과 경유점(via)이 일정한 간격으로 나열되어 있다. 핀은 모든 LSI를 연결하는 이미 뚫려진 구멍이며, 경유점은 이웃하는 LSI사이 또는 같은 LSI의 핀을 연결하기 위하여 뚫어서 사용할 수 있는 구멍이다.



(a) (b)

그림1. (a) 다층 LSI(X핀, O: 경유점)
(b) 신호선 군(4열, 7행)

Fig.1. (a) Multilayer LSI.
(b) Net list(4rows, 7columns).

LSI에서 구멍의 이웃하는 열(행)사이의 영역은 수평(수직)배선 채널(channel)인데 채널내의 트랙(track) 수는 최근 3개이상 가능하게 되었다.[1,3]

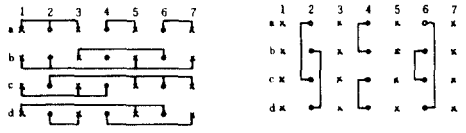
한편, LSI의 모듈을 연결하는 배선알고리즘으로는

*正會員, 漢陽大學校 工科大學 電子工學科
(Dept. of Electron. Eng., Han Yang Univ.)

接受日字: 1984年 6月 20日
(※ 本 研究는 韓國科學進興財團의 첨단과학기술분야 지원으로 이루어진 것임.)

Lee의 알고리즘[4-5] 선분탐색법,[6] 채널배선법,[7-9] 및 일렬배선 알고리즘이 제안되어 있는데 다층LSI에는 일반적으로 일렬배선 알고리즘이 사용되고 있다.[2,10-11]

일렬배선은 전체적인 신호선을 일렬, 일층배선으로 분할하는 경유점할당[12]과 층분할[13]을 행한 후 수행하게 되는데 그림2는 그림1(b)의 배선을 나타낸 것이다.



(a) (b)

그림 2. (a) "열"층 (b) "행"층
Fig. 2. (a) "Rows"layer. (b) "Columns"layer.

일렬배선은 [2]에서 처음 제시된 이후 많은 연구가 행하여져 왔으며 최근에는 채널내의 트랙수가 제한된 경우에 있어서 100% 배선율을 달성하기 위한 필요·충분조건 및 트랙수가 3개 또는 4개인 경우에 대한 $O(n \cdot r)$ (n : 구멍수, r : 신호선수)의 시간 복잡도를 갖는 배선 알고리즘이 각각 제안되어 있다.[11,14] 그러나, [11]의 알고리즘은 필요충분조건을 만족하나 실현되지 않는 예가 발생한다.[15] 결국 트랙수가 3개 또는 4개의 모든 경우에 있어서 위의 문제점을 제거한 알고리즘이 요구되어 왔다. 따라서, 본 논문에서는 신호선들의 순서관계를 얻기위한 위치 관계 연산자를 사용하여 채널에서 필요한 트랙수를 최소로 하며 시간 복잡도가 $O(n \cdot r)$인 휴리스틱(heuristic)알고리즘을 제안하고 실제의 예를들어 설명하고 프로그램 실험을 행함으로써 본 논문에서 제안한 알고리즘의 유효성을 보인다.

Ⅱ. 준 비

그림3에는 실선 R위에 r개의 절점들이 동일한 간격으로 나열되어 있는데 각 절점은 핀 또는 경유점을 표시한다. R위에서 등전위로 연결되는 절점들의 집합을 신호선이라 하며 신호선들의 집합을 신호선군이라 한다.

신호선군 $L=\{N_1, N_2, \cdots\cdots, N_n\}$이 주어지면 각 신호선 N_i의 배선은 수평과 수직선으로 구성되는데 예를

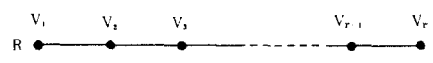


그림 3. R위의 r개 절점들의 집합
Fig. 3. A set of r nodes on R.

들면 $L=\{N_1, N_2, N_3, N_4\}$; $N_1=\{V_1, V_4, V_7\}$, $N_2=\{V_2, V_9\}$, $N_3=\{V_3, V_8\}$, $N_4=\{V_6, V_8\}$의 실제 배선은 그림4와 같다.

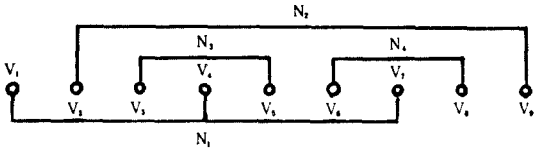


그림 4. 신호선군 L의 실현 상태
Fig. 4. A realization of net list L.

이와같이 R위에 주어진 신호선군의 실현방법을 일렬배선이라 부르는데 그림2는 다음과 같이 구성되는 7개의 일렬 배선을 수행하여 얻게 된다.

열a $\{a_1, a_2, a_3\}$, $\{a_4, a_5\}$, $\{a_6, a_7\}$
열b $\{b_1, b_2, b_5, b_7\}$, $\{b_3, b_8\}$
열c $\{c_1, c_3, c_4\}$, $\{c_2, c_5, c_6, c_7\}$
열d $\{d_1, d_5, d_8\}$, $\{d_2, d_3\}$, $\{d_4, d_7\}$
행2 $\{a_2, c_2\}$, $\{b_2, d_2\}$
행4 $\{a_4, b_4\}$, $\{c_4, d_4\}$
행6 $\{a_6, d_6\}$, $\{b_6, c_6\}$

한편 R위의 트랙을 상부경로라 하며 경로수를 Ku, 아래의 트랙을 하부경로라하며 경로수를 Kw라 하며 실현상태에서 상부(하부)경로에서 필요한 수평트랙수를 상부(하부)경로 혼잡도 Cu(Cw)라 정의 하는데 그림4에서는 2(1)이다. 그런데 주어진 신호선군을 실현한다함은 $Cu \leqq Ku$, $Cw \leqq Kw$가 되는 상태를 의미한다. 또한 신호선의 각 절점 V_i에서 수직선을 그어 그 신호선을 제외하고 만나는 신호선의 갯수를 절점 V_i의 절단수 $C(V_i)$로 신호선 N_i의 절단수를 $q(Ni)=\underset{Vj \in Ni}{MAX}[C(V_j)]$로 신호선군의 절단수를 $q_M=\underset{Ni \in L}{MAX}[q(N_i)]$로 각각 정의한다. 구간 $I=[Vi, Vj]$ $(i<j)$는 R위에서 절점 Vi와 Vj사이의 폐구간을 나타내는데 신호선군 L이 주어지면 $MIN[Ku, Kw] < h \leqq q_M$에 의하여 h를 택한 후 k번째 h-구간 $I^K=[Vi, Vj]$를 결정하는데 I^K내의 모든 절점 V_n에 대하여 $c(Vn)=h$ 및 $c(Vi-1)=c(Vj+1)=h-1$이다. 임의의 구간 $I^K=[Vi, Vj]$에 대하여 $F_1(I^K)$는 구간 I^K내에 절점을 지니지 않는 신호선군의 집합이며 $F_2(I^K)$는 구간 I^K내에 절점을 지니는 신호선군의 집합으로 나타내는데 $F(I^K)=F_1(I^K) \cup F_2(I^K)$이다.

그런데, $|F_2(I^K)| > MAX[Ku, Kw]$인 경우는 $I^K=[Vi, Vj]$ $(i<j)$에서 $c(Vj+1)=h$ 일지라도 $F_2(I^K) \leqq MAX[Ku, Kw]$로 구간 I^K를 세분화 시키며 어떠한 구간에도 포함되지 않는 신호선이 존재하면 h를 1씩 감소시키

면서 h'-구간을 결정하여 $|F(I^K)| \leq Ku+Kw$가 되도록 한다.

한편 $F(I^K)$에 속하는 신호선을 $Cu \leq Ku$, $Cw \leq Kw$가 되도록 실현할때 상부회로에 실현되는 신호선을 R의 바로 위부터 $R_u^1(I^K)$, $R_u^2(I^K)$, ……, $R_u^{cu}(I^K)$로 표시하며 이들의 집합을 $Ru(I^K)$로 표시한다.

또한, 하부경로에 실현되는 신호선을 R의 바로 아래부터 $R_L^1(I^K)$, $R_L^2(I^K)$ ……, $R_L^{cw}(I^K)$로 표시하며 이들의 집합을 $R_L(I^K)$로 표시하면, $R(I^K)=\{R_u^{cu}(I^K), \cdots\cdots, R_u^1(I^K), R_L^1(I^K), \cdots\cdots, R_L^{cw}(I^K)\}$로 표시하는데 $Ru(I^K)$는 $R_L^1(I^K)$보다 선행 한다하며 $R_u^1(I^K)$는 $R_u^2(I^K)$를 후행한다고 정의한다. 이들을 사용하여 $F(I^{K+1})$에 있는 신호선들을 실현하기 위하여 다음과 같은 관계 연산자를 정의한다.

관계 연산자; 1) $Ru(I^K) \cap F_2(I^{K+1})$
2) $Ru(I^K) \cap F_1(I^{K+1})$
3) $R_L(I^K) \cap F_2(I^{K+1})$
4) $R_L(I^K) \cap F_1(I^{K+1})$

이와같이 정의한 관계 연산자에 대하여 본 논문에서는 $MAX[Ku, Kw] \leq 2$인 경우만 취급하므로 다음과 같은 정리가 성립 한다.

[정리 1] $|Ru(I^K) \cap F_2(I^{K+1})| \leq 1$이다.

(증명) 구간의 정의에 의하여 $1 \leq |C_2(I^{K+1})| \leq 2$이고 $F_2(I^{K+1})$에 속하는 신호선중 하나는 반드시 구간 I^{K+1}에서 비로서 시작해야 하므로 $|F(I^K) \cap F_2(I^K)| \leq 1$이다. 그런데 $Ru(I^K) \subset F(I^K)$이므로 $|Ru(I^K) \cap F_2(I^{K+1})| \leq 1$이다. (증명끝)

[유사정리 1] $|R_L(I^K) \cap F_2(I^{K+1})| \leq 1$이다.

[정리 2] $|Ru(I_K) \cap F_2(I^{K+1})|$와 $|R_L(I^K) \cap F_2(I^{K+1})|$ 중 적어도 어느 하나는 0이다.

(증명) 정리1 및 유사정리1에 의하여 $Ni \in Ru(I^K) \cap F_2(I^{K+1})$, $Nj \in R_L(I^K) \cap F_2(I^{K+1})$이라면 $\{Ni, Nj\} \subset F(I^K)$이며 $F_2(I^{K+1})=\{Ni, Nj\}$이다. 그런데 구간의 정의에 의하여 Ni와 Nj중 하나는 반드시 구간 I^{K+1}에서 비로서 시작해야 하는 신호선이므로 위의 가정은 모순이다. 따라서 $|Ru(I^K) \cap F_2(I^{K+1})|$와 $|R_L(I^K) \cap F_2(I^{K+1})|$중 적어도 어느 하나는 0이다. (증명끝)

[정리 3] $|F(I^K) \cap F(I^{K+1})|=3$ 일때 $F_1(I^K) \neq F_1(I^{K+1})$이면 주어진 신호선군은 $Ku=Kw=2$로는 실현할수 없다.

(증명) $F(I^K) \cap F(I^{K+1})=\{Ns, Nt, Nw\}$이고 $R(I^K)$에서 $Ns \rightarrow Nt \rightarrow Nw$순으로 실현된다고 가정하자. 그런데 구간의 정의에 의하여 $F_2(I^K) \neq F_2(I^{K+1})$, $1 \leq |F_2(I^K)| \leq 2$ 및 $1 \leq |F_2(I^{K+1})| \leq 2$이므로 Ns, Nw는 $F_1(I^K)$에 속하며 Nt는 $F_2(I^K)$에 속한다. 그런데 $F_1(I^K) \neq F_1(I^{K+1})$이라면 $F_1(I^{K+1})$에 Ns, Nt 또는 Nt, Nw가 속하게 되며 $F_2(I^{K+1})$에 Nw 또는 Ns가 속하게 되어 $R(I^{K+1})$에서 $Ns \rightarrow Nt \rightarrow Nw$순으로 실현하면 $MAX[Cu, Cw]>2$가되어 $Ku=Kw=2$인 칩(chip)에는 실현할 수 없게 된다. 따라서 정리3은 성립한다. (증명끝)

[유사정리2] $|F(I^K) \cap F(I^{K+1})|=2$일때 $F_1(I^K) \neq F_1(I^{K+1})$이면 주어진 신호선군은 $Ku=2$, $Kw=1$로는 실현할 수 없다.

정리3과 유사정리2에 의하여 $|F(I^K) \cap F(I^{K+1})|=q_M$일때 $|F_1(I^K)|=q_M$이면 $F_1(I^K)$를 $F_1(I^{K+1})$과 같도록 $F_1(I^K)$를 변경하며 $F_2(I^K)$는 $F_2(I^K) \cup [F_1(I^K)-F_1(I^{K+1})]$로 변경한다. 이들에 대한 예는 그림5와 같은데, $F_1(I^1)=\{N_1, N_3\}$, $F_2(I^1)=\{N_2, N_4\}$, $F_1(I^2)=\{N_1, N_3\}$, $F_2(I^2)=\{N_2, N_5\}$이다.

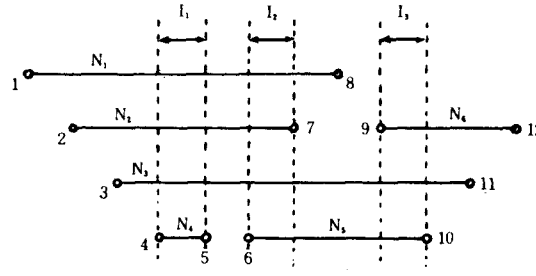


그림 5. 구간에 대한 예
Fig. 5. An example of interval.

Ⅲ. 알고리즘 설정

[단계 1] 신호선군 L이 주어지면 다음 조건을 조사한다.

1) $q_M \leq Ku+Kw-1$
2) $\forall_K |F_2(I^K)| \leq MAX[Ku, Kw]$
3) 임의의 K에 대하여 $|F(I^K) \cap F(I^{K+1})|=q_M$일때 $F_1(I^K)=F_1(I^{K+1})$이다.

신호선군 L이 1) 2) 3)을 모두 만족하면 단계2로 가며 그렇지 않은 경우 $MAX[Ku, Kw] \leq 2$로는 실현할 수 없으므로 층분할을 다시 행한다.

[단계 2] 1) $F_2(I^1)$에 속하는 신호선을 임의로 택하여 $R_u^1(I^1)$으로 한다.

2) $F_2(I^1)$에 신호선이 남아 있으면 그 신호선을 $R_L^1(I^1)$으로 하며, 남은 신호선이 없으면 $F_1(I^1)$의 신호선중 신호선 절단수가 가장 큰 신호선을 $R_L^1(I^1)$으로 한다.

3) $F_1(I^1)$에 남은 신호선은 임의로 택하여 $R_u^2(I^1)$으로 하고 또 남으면 그 신호선을 $R_L^2(I^1)$으로 한다.

1) 2) 3)을 모두 수행하여 $R(I^1)=\{R_u^2(I^1), R_u^1(I^1),$

$R_L^1(I^1)$, $R_L^2(I^1)$}을 얻은 다음 K=1로 한다.

[단계 3] K≦l (단, l은 구간수)이면 다음을 수행하며 그렇지 않은 경우 단계 6으로 간다.

1) $Ru(I^K) \cap F_2(I^{K+1})$에 속하는 신호선을 $R_L^1(I^{K+1})$로 한다.

2) $Ru(I^K) \cap F_1(I^{K+1}) \neq 0$이면 다음의 두 경우로 나누어 수행하며 그렇지 않은 경우 3)을 수행한다.

[경우 1] $Ru(I^K) \cap F_2(I^{K+1}) = 0$일때 $|Ru(I^K) \cap F_1(I^{K+1})| = 1$인 경우는 $R_U^2(I^{K+1})$로 하고 2인 경우는 $R(I^K)$에서 선행하는 것을 $R_U^2(I^{K+1})$후행하는 것을 $R_L^2(I^{K+1})$로 한다.

[경우 2] $Ru(I^K) \cap F_2(I^{K+1}) \neq 0$일때 $Ru(I^K) \cap F_2(I^{K+1})$인 신호선을 임의로 Ni라 할때 $Ru(I^K) \cap F_1(I^{K+1})$의 신호선중 $R(I^K)$에서 Ni보다 후행하는 것은 $R_L^2(I^{K+1})$로 하며 선행하는 것은 경우 1과 같은 방법으로 수행한다.

3) $R_L(I^K) \cap F_2(I^{K+1})$에 속하는 신호선을 $R_U^1(I^{K+1})$로한다.

4) $R_L(I^K) \cap F_1(I^{K+1}) \neq 0$이면 다음의 두 경우로 나누어 수행하며 그렇지 않은 경우 단계 4를 수행한다.

[경우 1] $R_L(I^K) \cap F_2(I^{K+1}) = 0$일때 $|R_L(I^K) \cap F_1(I^{K+1})| = 1$인 경우는 $R_L^2(I^{K+1})$로 하고 2인 경우는 $R(I^K)$에서 선행하는 것을 $R_U^2(I^{K+1})$후행하는 것을 $R_L^2(I^{K+1})$로 한다.

[경우 2] $R_L(I^K) \cap F_2(I^{K+1}) \neq 0$일때 $R_L(I^K) \cap F_2(I^{K+1})$인 신호선을 임의로 Nj라 할때 $R_L(I^K) \cap F_1(I^{K+1})$의 신호선중 $R(I^K)$에서 Nj보다 선행하는 것은 $R_U^2(I^{K+1})$로 하며 후행하는 것은 경우 1과 같은 방법으로 수행한다.

[단계 4] $F(I^{K+1})$에 신호선이 남아 있으면 다음을 수행하고 그렇지 않은 경우 단계 5를 수행한다.

1) $F_1(I^{K+1})$에 신호선이 남아 있으면 그 신호선을 아직 결정되지 않은 $R_U^2(I^{K+1})$ 또는 $R_L^2(I^{K+1})$로 임의로 결정한다.

2) $F_2(I^{K+1})$에 신호선이 남아 있으면 그 신호선을 아직 결정되지 않은 $R_U^1(I^{K+1})$ 또는 $R_L^1(I^{K+1})$로 임의로 결정한다.

[단계 5] $R(I^{K+1}) = \{R_U^2(I^{K+1}), R_U^1(I^{K+1}), R_L^1(I^{K+1}), R_L^2(I^{K+1})\}$를 얻은 다음 K=K+1로 하여 단계3으로 간다.

[단계 6] $R(I^1)$을 신호선열 S로 하고 K=1로 한다.

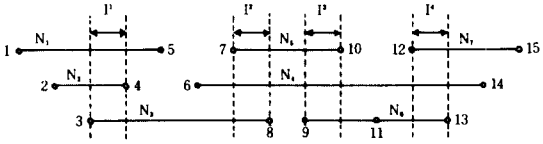
[단계 7] K≦l이면 다음을 수행하고, 그렇지 않은 경우 프로그램을 멈춘다.

[단계 8] S에 속한 임의의 신호선 Ni가 $R(I^{K+1})$에 속하는 경우 $R(I^{K+1})$에서 Ni에 선행하는 신호선들을 S에서 Ni에 선행하도록 한다. S의 모든 신호선에 대하여 위의 과정을 수행한 후 다음을 수행한다.

[단계 9] $R(I^{K+1})$에 남은 신호선은 S의 마지막 신호선보다 후행하도록 한 후 K=K+1로 하여 단계7로 간다.

전체적인 신호선열 S를 얻은 다음 실현은 [10]에서 제안된 기준선 R을 사용하면 쉽게 실현된다. 다음에 본 논문에서 제안된 알고리즘의 최대시간 복잡도를 계산한다. n을 구멍수, r을 신호선수, l을 구간수라 할때 단계 1은 $O(n \cdot r)$이며 단계 2는 O(1)이다. 또 단계 3과 4는 O(r)이며 단계 5는 단계 3으로의 1회의 반복수행을 제외하고는 O(1)이다. 따라서 단계 3부터 5까지의 최대시간 복잡도는 $O(l \cdot r)$이다. 한편 단계 6에서 단계 9까지는 $O(l \cdot r)$인데 일반적으로 $l < r < n$이므로 본 논문에서 제안한 알고리즘의 최대 시간 복잡도는 $O(n \cdot r)$이다.

[예제 1]



구간 1～4까지 F(I)를 구하면 다음과 같으며 그에 따라 본 알고리즘을 적용하면 R(I)는 다음과 같다.

$F_1(I^1) = \{N_1\}$, $F_2(I^1) = \{N_2, N_3\}$

$F_1(I^2) = \{N_4\}$, $F_2(I^2) = \{N_3, N_5\}$

$F_1(I^3) = \{N_4\}$, $F_2(I^3) = \{N_5, N_6\}$

$F_1(I^4) = \{N_4\}$, $F_2(I^4) = \{N_6, N_7\}$

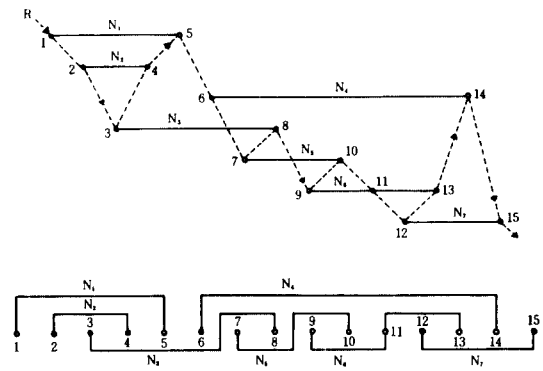
$R(I^1) = \{N_1, N_2, N_3\}$

$R(I^2) = \{N_4, N_3, N_5\}$

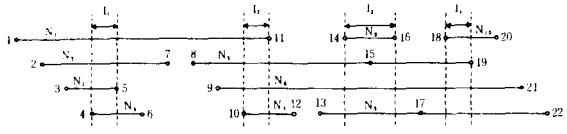
$R(I^3) = \{N_4, N_5, N_6\}$

$R(I^4) = \{N_4, N_6, N_7\}$

따라서 S를 얻으면 다음과 같다. $S : N_1 \rightarrow N_2 \rightarrow N_4 \; N_3 \rightarrow N_5 \rightarrow N_6 \rightarrow N_7$ 이들을 기준선 R을 사용하여 표시하고, 실현하면 다음과 같다.



[예제 2]



F(I)는 다음과 같다.

$F_1(I^1) = \{N_1, N_2\}$ $F_2(I^1) = \{N_3, N_4\}$

$F_1(I^2) = \{N_5, N_6\}$ $F_2(I^2) = \{N_1, N_7\}$

$F_1(I^3) = \{N_6, N_8\}$ $F_2(I^3) = \{N_9, N_9\}$

$F_1(I^4) = \{N_6, N_8\}$ $F_2(I^4) = \{N_5, N_{10}\}$

본 알고리즘을 적용하여 R(I)를 구하면 다음과 같다.

$R(I^1) = \{N_1, N_3, N_4, N_2\}$

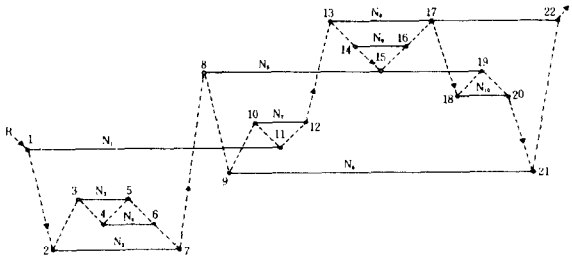
$R(I^2) = \{N_5, N_7, N_1, N_6\}$

$R(I^3) = \{N_8, N_9, N_5, N_6\}$

$R(I^4) = \{N_8, N_5, N_{10}, N_6\}$

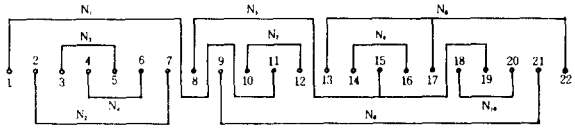
따라서 S를 얻으면 다음과 같으며 실현하면 아래 그림과 같다.

$S : N_8 \rightarrow N_9 \rightarrow N_5 \rightarrow N_{10} \rightarrow N_7 \rightarrow N_1 \rightarrow N_6 \rightarrow N_3 \rightarrow N_4 \rightarrow N_2$



Ⅳ. 結 論

본 논문에서는 다층 LSI의 일렬 배선에 있어서 상부 경로수 및 하부 경로수를 최소로 하며 100% 배선



율을 얻고자 하는 문제의 해를 구하는 알고리즘을 제안했다. 구간의 개념을 도입하여 신호선들의 순서 관계를 얻기 위하여 관계연산자를 제안했으며, 이 연산자를 사용하여 상부경로수 및 하부경로수를 최소로 하는 O(n·r)의 시간복잡도를 갖는 휴리스틱 알고리즘을 제안했으며 실제의 예를들어 설명함으로써 본 논문에서 제안한 알고리즘의 유효성을 보였다. 이러한 문제는 MAX[Ku, Kw]≥3인 경우를 실현하기 위한 알고리즘에 대하여 연구되야 할 것이다.

본 연구는 한국학술진흥재단의 첨단과학기술분야 지원으로 이루어진 것이다.

參 考 文 獻

[1] J.C. Foster, *A Router for Multilayer Printed Wiring Back-Planes.* Proc. 10th Design Automation workshop, pp. 44-49, 1973.

[2] H.C. So, "Some theoretical results on the routing of multilayer printed wiring boards," *Proc. IEEE ISCAS,* pp. 296-303, 1974.

[3] E.S. Kuh, T. Kashiwabara and T. Fujisawa, "On optimum single-row routing," *IEEE Trans. CAS,* vol. CAS-26, no. 6, pp. 361-368, 1979.

[4] C.Y. Lee, "An algorithm for path connections and its applications," *IRE Trans.,* EC-10, pp. 346-365, 1961.

[5] S.B. Akers, *Some Problems and Techniques of Automatic wire Layout.* Digest of First Annual IEEE Computer Conf, pp. 135-136, 1967.

[6] D.W. Hightower, *A Solutions to line Routing Problems on the Continuous Plane.* Proc. 6th Design Automation Workshop, pp. 1-24, 1969.

[7] A. Hashimoto and J. Stevens, *Wire Routing by Optimizing Channel Assignment with Large Apertures.* Proc. 8th Design Automation Workshop, pp. 155-169, 1971.

[8] G. Persky, D.N. Deutch and D.G. Schweikert, *LTX-A System for the Directed Automation Design of LSI Circuits.* Proc. 13th Design Automation Conf., pp. 399-407, 1976.

[9] T. Yoshimura and E.H. Kuh, "Efficient algorithm for channel routing," *IEEE Trans. CAD. of IC and Systems,* vol. CAD-1, 70.1, pp. 25-35, 1982.

[10] E.S. Kuh, T. Kashiwabara and T. Fujisawa, "On optimum single-row routing," *IEEE Trans. CAS,* vol. CAS-26. no.6, pp. 361-368, 1979.

[11] P.Y. Tusi and R.J. Smith II, *A High Density Multilayer PCB Router Based on Necessary and Sufficient Conditions for Single-Row Routing.* Proc. 18th Design Automation Conf., pp. 372-381, 1981.

[12] S. Tsukiyama, I. Shiraka and S. Asahara, "An algorithm for the via assignment problem in multilayer backboard wiring," *IEEE Trans. CAS,* vol. CAS-26, no.6, pp. 369-377, 1979.

[13] S. Tsukiyama, E.S. Kuh and I. Shirakawa, *On the Layering Problem of Multilayer PWB Wiring.* Proc. 18th Design Automation Conf., pp. 738-745, 1981.

[14] S. Tsukiyama, E.S. Kuh and I. Shirakawa, "An algorithm for single-row routing with prescribed street congestions," *IEEE Trans., CAS,* vol. CAS-27, no. 9, pp. 765-772, 1980.

[15] R. Raghavan and S. Sahni, *Optimal Single-Row Router.* Proc. 19th Design Automation Conf., pp. 38-45, 1982.