

# 半導体 製造의 裝備 現況

LSI로부터 超LSI까지의 半導体 디바이스는 市場要求에 따른 多機能化 高速度化, 低電力化에 對應하고 있다. 따라서 急速한 高集積化의 방향이 이루어 지고 있다. 한편 웨이퍼 프로세스 技術도 거기에 따라 急速히 進歩되고 있다. 最近에는 특히 웨이퍼 프로세스 技術이 周邊技術의 進歩와 함께 發展하는 패턴을 보임에 따라 周邊技術을 包含한 總合의 技術力이 要求되고 있다. 예를 들면 微細加工을 추구하는 것에는 微細加工用 製造裝置의 實用化에 의하여 Si 基板, 薬品 Gas 등 諸般자재의 크레트 업, 적절한 作業環境의 정비 등은 중요한 요소로 되고 있다. 따라서 高集積化를 하기 위한 必要한 웨이퍼 프로세스 技術을 살피어 본다.

## 1. 웨이퍼 프로세스 技術을 유지하는 製造裝置 高集積化에 있어 設計原測은 바야흐로 縮少化

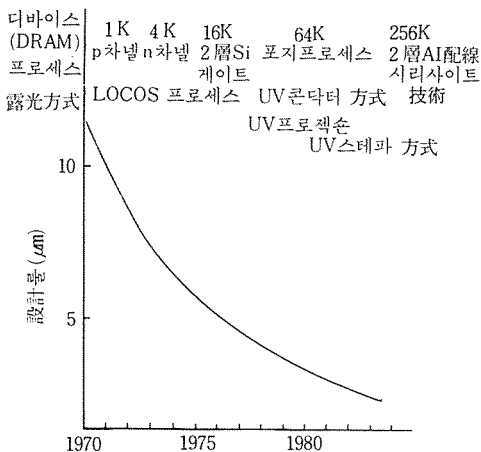


圖 1 設計 룰 디바이스, 프로세스 露光方式의 變化

되고 있다. 이것은 다만 素子規格을 축소하는 것 뿐만 아니라 素子分離 구조의 개선, 多層配線構造의 채용 등 微細化의 技術進歩를 함께 달성하지 않으면 안된다. 이러한 微細加工 技術은 특히 최근 그 製造裝置에 依存度가 높아지고 있다. 이것은 半導体産業이 매년 고액의 製造장치를 도입해야 하는 裝置산업이기 때문이다. 특히 微細패턴을 만드는 露光裝置, 드라이에칭장치는 가장 중요한 裝置로서 各種의 方式이 實用化되고 있다. 露光方式에는 圖 2에 나타난 것과 같이 여러가지 方式이 있음에 따라 各各의 特長을 가지고 있다. 어떠한 方式을 선택하여야 하는지는 充分히 各各의 特徵을 음미하여야 한다. 종래 密着方式은 裝置 價格이 비교적 싸고 스페이스 핏터가 좋은 長點이 있어 많이 쓰이고 있다. 微細化가 進전됨에 따라 중전의 마스크와 웨이퍼間의 코뮤에 따른 留步가 적고 높은 精度의 問題가 있으나 프로젝션方式, 스테파方式에 移行되고 있다. 今後 서브 미크론 時代까지

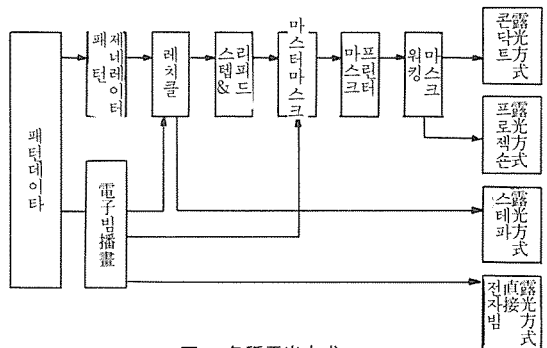


圖 2 各種 露光方式

解像度, 높은 精度, 스루프트, 스페이스 팩터, 投資効率 등의 觀點에서 어떤 方式을 採用 하던가 또는 各各의 混用方式을 採用하던가 各 IC메이커의 생각에 따라 다르다고 생각하나 露光方式에 適合한 포토레지스트의 개발도 중요한 要素가 되고 있다. 露光, 現像으로 얻어지는 微細패턴을 에칭工程으로 精度가 나빠지지 않아야 할 것이다. 이트라이에칭에 관하여는 圖3에 나타난 것과 같이 여러가지 特徵을 가진 장치가 수 많이 市販되고 있다. 現在 폴리Si 게트, 콘다트

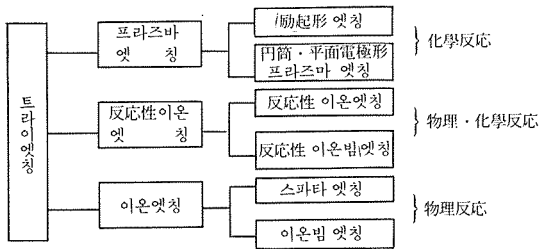


圖3 各種의 트라이에칭方式

홀, Al 配線, Si<sub>3</sub>N<sub>4</sub> 4膜 등의 에칭工程에는 本格的인 트라이에칭이 採用되고 있다. 異方性에칭의 特徵을 보면 反應性 이온에칭이 主流를 이루고 있다. 트라이에칭 裝置에 關하여는 그에칭性能 보다 生産性, 安定稼動, 웨이퍼에의 損傷오염, 코뮤發生의 有無, 맨디性등 여러가지 角度에서 檢討가 必要하다. 또한 適切한 에칭개스의 採求, 最適 rf 放電周波數의 선택등이 계속적인 검토항목이다. 특히 Al 配線層의 에칭에는 에칭後, 大氣에 放電하는 것과 Al가 腐食되어 아프트크로존이 일어나게 된다. 이것은 일렉트로마이크로존과 pn接合短絡防止를 위하여 Si과 Cu를 添加한 Al 配線層에는 다시 深刻한 問題가 된다. 이러한 문제의 해결에는 적절한 개스의 選擇등 에칭프로세스의 開發이 더욱 더 必要하게 된다. 또한 트라이에칭 技術은 폴리Si과 Al 配線層을 만드는 工程 뿐만 아니라 最近에는 그 異方性 에칭, 適當한 에칭選擇比의 応用에 의해 종래 不可能한 여러가지 素子分離構造, 多層配線構造를 가능케 하였다. 패턴의 縮少와 함께 Si基板에의 흐름을 붙인 프로필의 콘트롤된 不純物 擴散層을 만든 이온注入技術과 아닐 技術이 結合된 重要한 技術이 되었다. 이 경우 大電流의 이온注入裝置가 쓰여지기 때문에 웨이퍼의

溫度上昇을 막기 위하여 디스크의 水冷등 연구가 되지 않으면 안된다. 이온注入裝置에 있어서도 實用上은 安定稼動, 스루프트, 스페이스 팩터 웨이퍼핸드링法등의 觀點으로부터 裝置選擇이 되지 않으면 안된다. 아닐 技術은 不純物의 再分布를 할수 있는 것에 限해 短時間의 아닐로서 레이저, 電子빔, 램프등을 쓰는 方法이 한창 연구가 되고 있으며 아직은 實用 一步前의 상태에 있다. 한편 이온注入層의 아닐로부터 시작한 아닐技術은 照射에 따라 絶緣膜層 위에 結晶性이 좋은 Si層을 만들어 소위 SOI (Silicon on Insulator)技術의 応用分野를 보여 各種의 研究가 進行되고 있다. 이것은 將來 三次元素子の 하나의 方向으로 注目된다고 할 것이다. 其他 多層配線層과 耐濕性에 강한素子保護膜을 만드는 것은 低温에서 스테프커버레이지가 좋은 絶緣膜의 形成이 必要하다. 이 目的을 위하여 프라즈마 CVD裝置가 使用된다. 量産機로서 使用되는 裝置는 平行平板타입의 電極으로 擴散炉타입과 벨취타입이 있다. 成長膜의 性質은 개스의 混和比, 成長條件에 크게 의존하기 때문에 最適條件을 보여주는 것이 重要하다.

## 2. 웨이퍼프로세스 技術을 유지하는 諸資材

基板으로서 使用되는 Si基板은 거이 5인치 徑이 量産期를 마지 하였다. Si基板에 대한 스펙크도 超LSI와 함께 比抵抗, 프라트네스, 두께와 徑이 다시 나누어지는 方向으로 움직이고 있다. 또한 微細化和 함께 微少한 缺陷리크 電流가 흐름이 낮아지는 큰 原因이 되고 있다. 缺陷을 素子領域으로 부터 除去하는 것을 目的으로 한 Gettering 技術이 정력적으로 연구되고 있다. 이경우 웨이퍼裏面의 歪등을 계타源으로 하는 EG (Extrinsic Gettering)와 웨이퍼 内部의 산소에 의한 微少缺陷을 계타源으로 하는 IG (Intrinsic Gettering)의 두 종류에 大別된다. IG 효과를 安定되게 얻는 것은 最適의 酸素濃도가 필요하며 또한 Gettering은 結晶成長後의 열이력과도 관련되기 때문에 웨이퍼 프로세스의 열 조건과 結晶의 成長條件의 最適한 조합을 보이는 것이 重要하다. 이와 같이 IG를 効果的으로 이용하는 것은 웨이퍼프로세스 중의 熱條件의 적절한 설정을 하여야 하며 적극적으로 IG 처리

를 웨이퍼 프로세스 開始前에 행하는 방법도 試行되고 있다. 이方法도 일단 열처리, 이단열처리 등 검토 되어야 하며 안정된 IG 효과를 얻는 방법으로는 1,100~1,200°C 정도의 고온에서 650°C~900°C 정도의 低温으로 2 단계로 처리 되지 않으면 안된다. IG 처리를 실제로 실용화하는 디바이스로는 바이폴라IC, CDC素子, 리-크電流의 엄격한 메모리素子등이 있으나 安定에 再現성이 좋은 효과를 기대할 수 있는 것은 前述과 같이 結晶成長 條件, IG處理 條件 웨이퍼 프로세스의 열처리 조건 머팅이 중요하며 最適條件을 보이지 않으면 안된다. 또한 今後는 열처리에 있어서 Si基板中の 산소 흐름에 관한 연구도 적극적으로 이루어 보다 효과적인 Gettering 방법도 규명되어야 한다. 한편 웨이퍼 表面의 微少缺陷을 제거하기 위하여 하나의 방법으로서는 Ponpt 에피탁설법에 의한 能動素子領域 作成法도 일부 실용화 되었다. 이 경우도 下地の Pt領域이 Gette源이 되어 P形에피탁설層의 缺陷을 除去하는 것도 생각할 수 있다. 今後 이에 에피탁설법이 一般化되던가 IG法이 확립 된다면 현재는 확실하지 않으나 조금조금 微少 리크電流가 문제가 되는 디바이스에는 프로세스 가운데 부착하는 汚染不純物의 제거와 함께 보다 효과적인 Gettering Process의 확립이 필수적이다. 微細加工 技術에 있어서는 露光方式의 진보와 함께 포토 레지스트 材料의 改善이 매우 중요한 관건이 되고 있다. 要求되는 諸特性은 解像度, 感도가 좋으며 耐트라이 에칭성이 있어 段差被覆성이 좋고 殘膜收率이 커지게 된다. 현재 이러한 요구에 대처하기 위하여 네가와 포지 레지스트에 의한 紫外, 遠紫外 레지스트가 각종 개발 되어 실용화되고 있다. 또한 각 레지스트의 長所를 생기게 하는 多層構造 레지스트의 검토도 行하여짐에 따라 서브미크론 時代로 向한 조금조금씩의 新材料의 研究가 활발하게 되는 분야이다. 기타 주요 자재에 있어서는 化學藥品, 拡散用 캐리아가스, 氣相成長膜形成과 트라이에칭 개스에 사용되는 특수개스가 있다. 이러한 자재는 원료 그것에 있어서는 超LSI에 쓰여지는 것과 그다지 다르지 않다고 생각되며 微細加工이 진전됨에 따라 그것에 混入되는 不純物과 파치클 등의 유보가 중대한 영향을 받게

된다. 이것은 그 製造段階에서 精製法, 容器의 材質, 洗淨法, 充填法, 作業室의 環境 등 종합적인 크레이트업이 필요하게 된다. 또한 資材의 輸送保管에 있어서도 振動, 溫度變化 등에 주의 하지 않으면 안된다. 또한 실제의 포인트는 配管의 材質 方法의 選擇 필터 등에 연구가 필요하다. 또한 웨이퍼 프로세스에 사용하는 특수 개스는 토핑개스를 위시하여 毒性 개스가 많고 개스통의 保管方法, 配管方法, 使用 끝난 廢개스의 처리 방법 등에 이중 삼중의 安全對策이 필요하게 된다. 웨이퍼 프로세스에 사용되는 諸資材는 今後 차츰 微細加工 되는 웨이퍼 프로세스와 함께 크레이트업을 도모하지 않으면 안된다.

### 3. 웨이퍼 프로세스의 作業環境

微細패턴에 있어 코뮤 더러움 등은 큰 敵이 된다. 이것을 방지하는 기구는 고액의 장치를 쓰기 때문에 作業環境이 나빠지면 超LSI는 할 수 없다. 그렇기 때문에 이를 위하여 超LSI 工場은 지금까지 고액의 투자를 하여 크린룸을 만드는데 힘을 기울이고 있다. 微細化가 이루어 지는데 따라 요구되는 웨이퍼 作業室의 清淨度는 1ft<sup>3</sup>가운데는 0.5μm의 微粒子가 100個라는 곳으로 부터 一部는 0.1~0.3μm의 微粒子가 數個라는 超크린 領域까지 出現되고 있어 高清淨度를 決定하는 수단이 되고 있다. HEPA 필터(High Efficiency Particulate Air-Filter)도 최근에는 0.1μm 정도의 微粒子를 걸집할 수 있는 필터가 개발되어 除去効率 99.99이상 이 되었다. HEPA 필터를 有効하게 이용하여 水平層流를 만들며 垂直層流를 만들어 크린한 作業環境을 만들게 되며 크린에어의 흐름을 고려하여 처리 웨이퍼가 清淨이 유지 되도록 주의하지 않으면 안된다. 또한 半導體 工場의 크린룸內에서는 熱負荷의 큰 장치가 多數裝置 되었음에 따라 使用하는 藥品, 개스를 위한 실내의 공기를 대량으로 排氣한다. 이 條件下에서 溫濕度를 매우 엄격하게 制御하지 않으면 요구되는 空調 시스템에 大量의 에너지가 消費된다. 이것을 어떻게 효율 좋은 운전을 하는가 각종의 省에너지 기술이 시행되고 있다. 이와 같은 清淨度, 溫濕度, 振動 등에 세심한 주의를 기울린 作業環境 가운데에도 다시 엄격히 장치 제약한 電子빔 描畵裝

置와 縮小露光裝置에 있어서는 장치 자신에 超精密恒溫恒濕 크린유니트를 붙쳐 對處한다. 作業領域의 淸淨度는 結局 HEPA 필터를 통한 空氣의 換氣回數와 發塵量의 均衡에 따라 결정되기 때문에 가능한 한 발진 원인을 제거하지 않으면 안된다. 발진 원인으로는 기능자로 부터 발생하는 것과 장치의 가동부분의 마찰 부분에 의한 것 등이 있다. 이를 위하여 技能者가 입은 無塵衣에 있어서도 材質과 形狀에 대한 더 많은 연구가 있어야 한다. 또한 技能者로 부터 발진을 없애는 것이 어렵기 때문에 作業領域에 極力 技能者를 들러 놓지 않는 無人化(無塵化)가 이루어져야 한다. 그것을 위하여 各種의 自動化, 로보트化가 활발히 행하여 지고 있다. 또한 裝置로 부터 發塵에 있어서도 가능한 한 作業領域에 영향을 주지 않는 일처리를 하여 可動部分의 材質, 機溝에 대한 연구가 있어야 한다.

#### 4. 高集積化를 위한 웨이퍼프로세스 技術

LSI를 다시 高集積化하기 위하여는 素子分離 技術과 多層配線 技術은 매우 중요한 웨이퍼 프로세스 技術이 되었다. 최근의 학회에도 새로운 素子分離 方法의 發表가 수많이 행하여 졌다. 이러한 목적은 가능한 한 素子分離 領域을 적게 하는 것이다. 能動素子 部分에 있어서는 HMOS (High Performance Mos) 등 比例縮少가 이루어지고 있으며 素子分離 領域은 현재 사용되고 있는 選擇酸化法으로도 버-즈 피-크의 부분만이 할수 있어 高密度化의 限界가 되고 있다. 이를 위하여 버-즈 피-크가 없는 素子 分離 構造가 각종으로 제안되고 있다. 예를 들면 日立 中央(研)의 例에서 보면 새로운 分離構造로서 종래의 選擇酸化 方法으로  $7\mu\text{m}$ 의 規格으로 된 素子分離幅을  $3\mu\text{m}$ 에 줄였다. 이것은 反應性 이온에칭 技術과 CVD 技術을 교묘하게 응용하고 있다. 특히 웨이퍼 수직 방향에서 에칭할 수 있는 反應性 이온에칭 技術의 進歩는 좁고 깊은 溝를 Si 基板에 직접 형성할 수 있는 技術을 가능케 하여 선택 산화법에 대신하여 각종의 素子

分離構造를 가능하게 하고 있다. 제안의 많은 것은 反應性 이온에칭으로서 과진溝를 CVD 酸化膜으로서 메꾸며 絶緣膜으로서 폴리Si를 덮은후 基板 表面을 평탄하도록 에칭하여 構部分을 素子分離 領域으로 한다. 其他 素子分離 技術로서는 버-즈 피-크의 원인으로 된 고온의 選擇酸化時에 가로方向으로 부터 酸化膜成長을 막는 側面窒化膜 形成의 발상이 있다. 이 경우에도 反應性 이온에칭의 異方性에칭을 이용하여 酸化膜의 側面に 窒化膜을 形成하는 技術을 쓴다. 이 구조로서 高温 選擇酸化로서도 버-즈 피-크는 거이 할 수 없다고 보고 하고 있다. 이와 같은 素子分離 技術은 反應性 이온에칭 技術 CVD 技術의 진보에 따라 여러가지의 아이디어가 실현 될 수 있을 것이다. 今後は 實用化에 있어 Si 結晶에 생기는 加工歪의 제거, 공정 的 間략화 등의 검토가 이어질 것이다. 集積度를 높이는 경우에 하나의 중요한 技術은 多層配線 技術이 있다. 특히 配線抵抗이 낮은 Al 다층 배선 技術은 금후에도 매우 중요한 技術이 될 것이다. 그러나 Al 배선을 多層하는 경우에도 層間의 絶緣膜을 低温에서 成長시키면 1層目に 얇은 Al 段差를 덮는 때에 핀홀을 할 수 있어 絶緣耐庄이 저하하며 2層目の Al 配線層이 1層目の Al 配線層段部에서 斷線하는 問題가 있다. 이를 위하여 종래부터 1層目の Al 配線層에 에칭 없이 配線層 上部 및 配線層間을 Al 化成法으로  $\text{Al}_2\text{O}_3$  膜에 변하는 평탄구조로 하는 Al 化成法 등이 實用化 되었으며 최근에도 이 段差를 폴리이미트 系樹脂와 같은 高分子材料와 시리카 필름의 塗布膜에 따라 덮어서 평탄하게 하는 방법등이 실용화 되고 있다. 其他 高集積化를 위한 웨이퍼프로세스 技術로서 低抵抗의 물결흐름 擴散層形成 技術, 게이트 絶緣膜과 다이 나믹 메모리의 容量部分을 형성하기 위한 얇은 絶緣膜 形成 技術등이 있으나 어떠한 것도 웨이퍼프로세스 技術과 제조장치, 諸資材, 作業環境 등의 周邊 技術과의 結合 등으로 進歩되고 發展될 것이다.