



李根喆 (本學會正會員)

- ◆ 極東地域 VLSI 國際 심포지움
- ◆ 最近 마이크로프로세서의 動向
- ◆ 원칩 EEPROM으로서 프로그램의 書換이
容易한 마이크로컴퓨터

- ◆ 데이터傳送을 보다 效率的으로 行하는 デュアルポート RAM
- ◆ 統計分析用 컴퓨터그래픽
- ◆ 言語의 認識技術
- ◆ 單一chip 프로세스에 의한 單一chip GaAs 포토레시이버

◆ 極東地域 VLSI 國際 심포지움

1983年度 VLSI 國際 심포지움은 台北에서 開催되었으며 로보트, 科學衛星 및 文字畫像認識 등 實用的인 面이 中心 議題가 되었다.

Ha-Nien-Yu議長은 이 심포지움이 VLSI 素子의 設計로부터 應用에 이르기까지 全過程을 網羅하였으며 垂直的인 構成이었다고 말하였다. 또한 心臟收縮 프로세서와 디지털 信號프로세서 및 浮動小數點 프로세서를 說明資料로 使用하면서 어레이, 프로세서回路를 經濟的으로 實現할 수 있다고 強調하였다.

以外에 小形 MOS素子나 GaAs素子등 最新의 研究成果를 紹介하였으며 이들을 利用해서 VLSI를 實現 할 수 있음을 나타내었다.

한편 英國의 GE社가 어레이프로세서 分野에서 GRID畫像處理 시스템을 展示하였는데 이것은 同一構造의 處理素子를 格子狀으로 組合한 어레이回路와 命令의 一齊指令用 制御回路로서 構成되었는데 10⁹回/S의 處理를 行할 수 있다고 한다.

또한 台灣 Chiao-Tung 國立大學은 5台의 마이크로프로세서를 2階層의 마스터슬레이브로서 組合시킨 画像處理用 多重프로세서를 出品하였는데 이 시스템은 分布形 오퍼레이팅시스템과 시스템開發用 高級言語를 갖고 있다고 한다.

印度의 Prude大學은 特徵抽出과 패턴分類를 基礎로 한 画像處理시스템을 出品하였는데 이 시스템은 實時間人工知能 시스템의 意圖로서 실리콘上에 實現한 行列

演算回路를 具備하고 있다.

또한 美國의 Carnegie-Mellon大學은 心臟收縮回路에 組入할 目的으로 磁氣버블列의 雷射檢出用 칩을 開發하였는데 이것은 磁氣버블의 AND, OR論理演算이 可能한 것으로 메모리와 論理回路를 一体化할 수 있다고 한다.

日本大阪大學은 心臟收縮의 알고리즘記述用 高級言語와 이것을 소프트하는 시스템을 開發하였고 國立台灣大學에서는 디지털 信號處理를 多數의 部分處理로 分解해서 並列로 實行하는 方式을 紹介하였다.

소프트웨어는 國立 Cheng-Kung大學이 IC 어레이用 CAD프로그램을, Bell研究所가 LSI의 시뮬레이션과 故障解析用 프로그램 MOTIS 그리고 CTE研究所가 VLSI試驗판내信號發生 알고리즘인 smart를 發表하였다.

그런데 디지털信號處理 分野에서는 GE社가 새파이어基板 CMOS로서 64段 비트슬라이스形 相關器를 出品하는데 이것은 20MHz로서 動作하며 消費電力은 1W라고 한다. 끝으로 MIT의 Lincoln研究所에서는 디지털 프로그래머를 CCD素子를 使用한 橫斷形 필터를 出品하였다고 한다.

◆ 最近 마이크로프로세서의 動向

現在까지 4個의 32bit 마이크로세서가 發表되었는데 이를 보면 다음과 같다. 첫째, Intel社의 iAP×432로서 HMOS에 의한 3 칩構成으로 ADA에 의한 高級

言語프로그램의 特徵을 갖고 있다. 둘째, Hewlett-Packard(HP)의 원칩 마이크로프로세서로서 45萬個의 트랜지스터를 内藏하고 18MHz速度로 動作하는데 消費電力은 7W이다. 세째, Bell研究所의 Bellmac-32인 '원칩 마이크로프로세서로서 CMOS프로세서에 의하여 消費電力은 1W未滿인데 새로운 Domino回路로서 速度는 從來의 CMOS에 2倍라고 한다. 네째, 日本電電公社의 CMOS 마이크로프로세서로서 2μm線幅을 使用하였으며 12mm角 칩上에 2萬게이트를 만들 수 있는 데 消費電力은 750mW이다.

한편 高級言語化, 高速化 및 CMOS化는 새로운 8bit, 16bit 마이크로컴퓨터에도 附着할 수 있으며 또한 從來 CPU에 LSI를 追加하여 數值演算을 專用으로 處理하던가 메모리空間을 擴張하는 方式을 利用하고 있다.

最近 CMOS 마이크로프로세서中 NMOS 技術에 큰 注目을 行하고 있는데 이것은 從來의 NMOS 보다도 消費電力이 적고 速度를 빠르게 할 수 있어 4, 8bit 마이크로컴퓨터에 使用된다고 한다.

그런데 P 채널 素子가 全体 20%를 占有하고 있는데 이것은 CMOS에 比하여 面積이 크고 消費電力이 10mA~100mA까지 增大된다고 하나 最終的으로는 마이크로컴퓨터 全体에 適用될 것이라고 한다.

또한 Intel iAP×432의 마이크로프레임은 最初에 소프트웨어 트랜스파어런트와 멀티프로세서를 目標로 設計하였는데 멀티프로세서는 fail safe와 速度向上의 効果를 갖고 있어 利用者側에서 볼 때 소프트웨어의 變更이 不必要하다고 한다.

그리고 HP의 32bit 마이크로프로세서에서와 같이 아키텍처를 簡單히 할 수 있으며 全体를 원칩에 組入함으로서 素子數를 줄일 수 있고 電子ビーム으로 마스크를 만들어 1.5μm線으로 間隙 1μm의 레이아웃을 設計하고 있다.

한편 Bell研究所의 마이크로프로세서를 보면 CAD를 充分히 活用해서 小數人으로 10萬 트랜지스터의 VLSI를 設計하고 있는데 특히 프로세서의 改良으로서 마스크의 規則이 變更되어도 처음부터 改造할 必要가 없는 것이 CAD의 特徵이라고 한다. 이 프로세서도 高級言語處理로서 UNIX에 對應할 수 있다고 하며 Domino回路는 CMOS의 대치업을 防止하고 ALY의 速度와 密度를 2倍로 한 結果 内部의 클록은 32MHz가 되었다고 한다.

그런데 16bit 마이크로프로세서 分野에서 最新的 技術은 外附高速演算프로세서와 메모리의 管理, 에러의

保護, I/O와 表示制御 및 ロ컬네트워크의 接續에 관한 것이 主가 된다고 한다.

◆ 원칩 EEPROM으로서 프로그램의 書換이 容易한 마이크로컴퓨터

電氣的으로 消去可能한 프로그램 ROM (EEPROM)을 칩上에 集積한 마이크로컴퓨터가 出現하였는데 이것은 하드웨어를 變更시키지 않고 그 機能을 바꿀 수 있기 때문에 產業用로보트로부터 로직 애널라이저에 이르기까지 各種 應用에 柔軟性을 보여 주고 있다.

그런데 從來의 마이크로컴퓨터 칩은 固定마스크 ROM 프로그램을 사용하였기 때문에 프로그램의 變更에는 칩의 交換이 必要하게 되었다. 그러나 EEPROM에 의하면 프린터와 端末 및 其他 機器의 프로그램 變更를 마스터制御裝置에서 할 수 있으며 또한 새로운 시큐리티 디바이스워드를 同時에 전부 利用者側으로 보낼 수 있다고 한다.

이 마이크로프로세서는 Seeq Technology社의 SE-EQ62710 8bit 1~4chip 마이크로컴퓨터로서 62710은 TI社와 크로스라이센스 契約으로 開發되었으며 同社의 TMS-7020과 同一한 基本 아키텍처를 갖고 있으므로 마스크ROM部를 2048바이트의 EEPROM으로 置換할 수 있다고 한다. 以外에 7020과 같은 基本 아키텍처를 갖고 있으며 마스크ROM部를 2048바이트의 EEPROM으로 置換하고 있으며 또한 7020의 2倍인 256바이트의 RAM과 EEPROM의 메모리시큐리티록 機構를 갖고 있다.

EEPROM의 프로그램書入은 容易하며 프로세서를 動作모우드로 하여 호스트시스템으로부터 다운로드 할 수 있다고 한다. 이 경우에 消去와 書入時間은 각각 1바이트當 13mS이며 또한 單獨의 EEPROM과 UVEPR-OM의 프로그램과 똑같이 外部에서 어드레스, 데이터 및 書入-讀出스트로브를 PROM 라이터에 印加함으로서 프로그램할 수 있다고 한다.

한편 62710의 부우스트랩 機能은 利用者가 프로그램을 任意로 書換하는데 便利하며 巨システム에서는 利用者가 새로운 프로그램을 디스크에서 RAM으로 다운로드하고 재차 마이크로컴퓨터의 부우스트랩 프로그램에서 EEPROM으로 傳送하는데 이들의 動作은 소프트웨어制御의 간단한 알고리즘으로서 直列포오트에 의하여 EEPROM으로 傳送을 行한다고 한다.

62710의 어드레스空間은 TMS7020과 똑같이 64K바이트를 RF, PF 및 메모리도 나누고 있으며 I/O 構成도 7020과 비슷하여 8비트의 入力과 出力 및 16비트

의雙方向라인 合計 32 I/O라인으로서 1침 모우드의
入出力を構成하고 있다.

◆ 데이터傳送을 보다 効率的으로 行하는 デュアルポート RAM

마이크로프로세서를 分散處理의 멀티칩프로세서 構成으로 使用하는 경우 同一 메모리의 共有使用이 漸次
必要하게 되었다.

그런데 이와같은 메모리는 데이터의 書入과 讀出이 handshake 順序를 따르지 않고 効率이 좋게 高速으로
行할必要가 있는데 이러한 要求에 充足시키기 위하여 Bell研究所에서는 독특한 dualport n-4 채널 MOS
random access memory를 開發하였다.

한편 Bell研究所의 이 메모리는 $512 \times 10\text{bit}$ 어레이
構成의 스태틱메모리로서 2個의 포오트는 각각 다른
어레이를 同時に 指定하여 非同期動作으로 讀出과 書
入을 行할 수 있다고 한다. 또한 兩 포오트는 完全히
獨立의으로 動作하는데 兩者가 重複되어 있는 경우에
는 칩내에서 順序處理를 行하도록 되어 있다.

呼出時間은 兩 포오트가 同時に 다른 마이크로프로
세서로부터 指定되며 書入을 行하는 경우에도 200nS
以下가 保證되어 있다.

Bell研究所에서는 $2.8\mu\text{m}$ n-MOS 多結晶실리콘技術
로서 試作生産을 行하고 있으며 1983年初에는 Bell의
社内利用者에게 量產品의 出荷가 可能하다고 한다.

本來 이 메모리칩은 特殊用途로 計劃되어 있으나 設
計는 프로세서와의 데이터傳送을 効率的으로 行하는
汎用인터페이스를 考慮하고 있다.

포오트A가 動作中에 포오트B가 엑세서리퀘스될 때
에는 포오트B의 어드레스, 入力데이터 및 書入可能한
情報은 칩내의 버퍼에 래치되며 또한 포오트A, B에 同
시에 리퀘스될 때는 同時處理回路로서 順序를 定한다.

또한 메모리클록制御는 파이프라인手法를 利用하기
ognan하므로 兩 포오트에서 同時呼出時 速度를 改善하고
있으며 Bell社以外의 動向으로서 Texas Instrument社는 83年末에 生産을開始할 預定이며 デュアル포
트스태틱RAM을 設計하고 있다.

Intel社에서도 分散形 마이크로프로세서에 대해서 共
有 메모리의 必要性을 認識하고 있으며 其他 方法으로
는 8207다이나믹RAM 콘트롤과 標準메모리를 組合해서
듀얼포오트메모리를構成하고 있다.

◆ 統計分析用 컴퓨터그래픽

多次元의 데이터를 나타내는 點의集合을 컴퓨터制

御에 의한 映像그래픽 表示裝置로 出力하고 3次元 圖形의 座標軸回轉등으로 變化시켜서 相關特性과 其他의 特徵의 패턴을 나타내는 것이 있다면 肉眼으로 抽出하는 試驗을 SLAC(Stanford大學의 線加速裝置센터)와 Harvard大學에서 行하고 있다.

그런데 Harvard大學의 P. Huber氏는 多元데이터를
나타내는 패턴을 肉眼으로 認識하는것 보다는 이것을
數式處理해서 一定한 %의 有意性檢定으로 採擇如否를
決定하였는데 이러한 方法으로 檢出할 수 없는 어떤
種類의 데이터分布에 관한 原因을 視角에 의한 直觀的
인 方法으로 發見된 例도 있다고 한다.

한편 Harvard大學의 M. Thomas氏와 Stanford大學
의 Fisher Keller氏는 10年前에 처음으로 9次元정
도의 統計데이터用 그레피디스플레이에 使用되는 소프
트웨어 PRIM-9(Picture Rotation Isolation and Me
shing-9)을 作成하였으나 그當時에는 디스플레이技
術의 하드웨어의 問題때문에 應用例가 적았다고 한
다.

PRIM-9의 構想을 發展시킨 것이 SLAC의 Friedman
과 Princeton大學의 J. Tukey氏에 의한 投影追跡方式
으로서 이것은 어떤 데이터를 나타내는 點群의 樣相을
觀察하는 從來方法을 改良하여 畫面의 애트로피를 一
定한 알고리즘으로 最適化하는 소프트웨어로서 肉眼은
디스플레이에 比하여 動作이 빠르거나 패턴認識의 機能은
優秀하다고 한다.

그리고 投影追跡은 컴퓨터로서 計算되어 出力된 最
適化畫面의 微細調整을 肉眼으로 行하는 方式으로서
約 1年半前에 Friedman과 W. Steutze(SLAC의 職
員)氏가 現在의 統計用 그레피디스플레이를 完成한 것
으로서 PRIM-9에 回歸分析과 分類의 機能이 附加된
것이다.

10年前에 比하여 디스플레이裝置와 메모리의 하드웨
어關係技術의 進步 및 低廉化로서 그레피디스플레이에
관한 融通性은 크게 擴張되었다. 또한 SLAC의 裝置는
一畫素에 8비트의 메모리를 割當한 것으로서 여려
가지 色의 指定이 可能하며 데이터의 各 要素에 特定한
色을 준다면 多元統計分析으로 色을 트레이서로서
追跡, 分析할 수 있는데 具體的인 例로서 Boston市街
地에 있는 1世帶當의 平均人員, 犯罪發生率 및 平均
通勤距離等 14要素로서 構成된 動向調查에 관한 데이터
分析結果를 圖示하였다고 한다.

이 裝置에서는 패턴의 特異性比較를 위하여 多數의
畫面을 記憶시켜 둘 必要가 있는데 SLAC裝置에도 디
스플레이關係의 端末裝置는 比較的 簡單하나 메모리는

SLAC用의 大形 컴퓨터의 것을 兼用하고 있다. 그러나 從來 大形 컴퓨터의 驅動을 要하는 複雜한 統計分析을 簡單한 端末機와 人間의 直觀力으로 可能하게 될 것이다.

◆ 言語의 認識技術

言語의 認識技術은 急速히 成長하여 商業베이스로 向하고 있다. 그러나 이 技術은 機械와 人間과의 對話 즉 言語의 處理方式이 큰 意味를 갖고 있다. 예를 들면 機械는 간단히 1個 또는 1連의 單語를 認識할 뿐만 아니라 이에 對應해서 問題에 대한 解答能力을 具備하지 않으면 안된다.

한편 言語處理裝置는 言語認識裝置以外에 記者의 音聲패턴識別, 신택스評價, 誤差補償, 編集 및 其他 多數 回路의 블록으로 構成되어 있으며 言語處理에 必要한 用語에는 識別精度, 記者音聲符號化, 發音表示, 認識精度, 對應時間, 신택스評價, 신택스分岐 및 確認回答等이 定義되고 있다.

또한 言語는 聲帶의 振動과 口腔이나 鼻腔의 複雜한 組合에 의하여 發生함으로 많은 高調波를 包含한 個人 差가 있다. 이에 대해서 컴퓨터는 비트의 組合으로서 表示하는데 먼저 마이크로폰으로 音聲을 애널로그의 으로 電氣信號로서 끄집어 낸 다음 이것을 A/D變換을 行하여 컴퓨터로서 처리하고 있다.

그리고 각 會社에서는 獨自의 方法으로 言語處理를 行하고 있는데 그 背景에는 價格과 對應速度 및 誤差의 許容範圍가 큰 要素를 차지하고 있다고 한다.

Intel社가 開發한 iSBC570은 言語處理의 基本回路全部를 갖고 있으므로 人間이 指令하는 部分과 機械가 指令하는 部分이 内藏되어 있다. 그리고 設計上 매우 有効한 處理裝置를 2個의 部分으로 分離하고 있는데 iSBC570은 iSBC576 言語處理板, 마이크로폰 및 完全한 關連單語와 言語處理發生器를 包含한 소프트웨어小圓盤이 포함되어 있다고 한다.

또한 iSBC576은 單獨으로도 그리고 호스트프로세서用 멀티페스나 음선의 RS232-C系列인 ASCⅡ의 인터페이스로서 使用할 수 있는데 이것은 外部信號를 接續하기 위한 커넥터나 마이크로폰째 그리고 話者에 機械의 歸還對應을 나타내기 위한 LED, 이것을 알리기 위한 스피커나 音量調整器를 具備하고 있다고 한다.

以外에 iSBC576과 거의 같은 機能을 갖는 VLSI iSBC577 言語處理認識 체크세트가 있는데 이것은 또한 言語處理管理를 行하며 또한 2個의 2921 애널로그프로세서, 單一칩 마이크로컴퓨터 8084 또는 4個의 27182 EPROM으로부터 音聲入力を 認識할 수 있도록 되어 있다.

그리고 言語處理裝置를 効率的으로 使用하기 위하여 먼저 話者의 音聲패턴을 處理裝置에 記憶시키는데 이를 위해서는 同一한 單語를 5~10回로 마이크로폰을 通해서 記憶시키고 또한 1個의 單語에 關連있는 用語를 記憶시키는데 機械가 을 바른 動作을 行하기 위하여 識別精度는 99% 以上, 認識精度 98% 以上, 對應時間은 100~500mS을 要하며 記憶用語의 數는 50~400語라고 한다.

◆ 單一프로세스에 의한 單一칩 GaAs 포토레시아이버

CNET(Centre National d'Etudes des Telecommunication)에서는 포토다이오드에 의한 同一한 In-GaAs 技術로서 接合電界効果 트랜지스터를 製作하였다고 한다. 그런데 이것은 2 素子를 集積化해서 單一칩, 포토레시아이버를 實現할 수 있음을 意味하며 光通信시스템用의 모노리티, 포토레시아이버窗을 開放한 것이라고 한다.

한편 CNET에서는 디지털檢出臨界值가 560M bit/S에서 -40dBm이고 1.3~1.5μm波長에 있어서 感度가 W當 0.7A인 포토레시아이버를 12個月 以内에 開發할것이라고 하는데 素子의 性能은 既存하이브리드, 포토레시아이버와 거의 같으나 價格은 低廉하다고 한다.

그런데 이러한 技術이 앞으로 大容量 光파이버 通信システム에 使用될 可能性을 다음과 같이 보고 있다. 즉 하나는 프로세서가 單純하며 또 하나는 In GaAs에 퍼택셜 層의 電子移動度가 매우 높다는 것이다. 단 CNET가 試作하고 있는 트랜지스터는 게이트 2μm, 소오스-드레인間隔 30μm로서 形狀은 크나 이것을 적게 할려면 問題點이 많다고 한다.

이를 위하여 CNET에서는 光學 마스터 作成 시스템을 보다 精密한 電子유닛으로 代替하고 또한 1μm 게이트를 實現하기 위하여 Zn擴散制御方法을 研究하고 있다.

나머지의 唯一한 疑問은 포토다이오드를 共通 마스크프로세서로서 트랜지스터의 生絶線基板上에 作成하는 것인데 이 點에 대해서 CNET는 自信을 갖고 있다고 한다. ***

◆ 用語解説 ◆

시이퀀셜 액세스(sequential access) 컴퓨터의 磁氣데이프에 記錄되어 있는 것과 같은 데이터는 그 것을 꺼내는 경우 리얼에 감겨져 있는 磁氣데이프의 끝 부분에서부터 읽어가면서 찾아내야만 한다. 그 데이터가 감겨진 끝 부분에 있을 경우는 그만큼 시간이 소요된다. 즉 불필요한 데이터의 記憶場所를 경유하지 않으면 안된다. 이와 같은 데이터의 읽어나가는 방법을 시이퀀셜 액세스라고 한다.