

超高速 集積回路 (VHSIC)

— 新世代 武器의 最新 電子部品 —

韓 弼 淳 譯

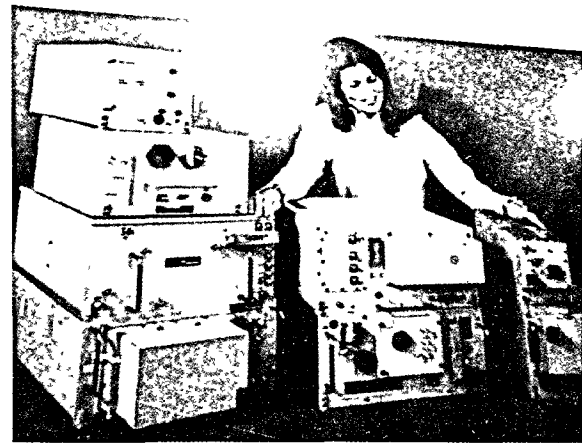
1980年代 후반기에 “스마트 武器”의 완전히 새로운 時代를 여는 것은 美國防省의 후원으로 6年餘에 걸친 2억 1,000만弗을 투입한 半導體 工學을 “미크론” 單位에서 실현시키기 위한 超高速集積回路(VHSIC)開發計劃의 窮極的 結果로 가능케 될 것이다.

後補 시스템중의 일부는 美國防省이 既存裝備들로서 美空軍의 統合戰術 情報提供 시스템(Joint Tactical Information Distribution System: JTIDS)과 高級 中距離 空對空미사일(Advanced Medium Range Air to Air Missile: AMRAAM) 등이며 餘他的 것들은 既存裝置의 信號處理範圍를 훨씬 增加하는 응용을 목표로 하는 것들로서 自動巡 航미사일 誘導시스템과 강력한 電子戰裝備의 시스템 등이 있다.

美國防省은 1980年 3월에 4段階 계획이 第1段階事業으로 9個月에 걸친 研究契約에 총 1,030만弗을 아홉개 會社에 나누어 주었다.

IBM 會社에 102만弗, Rockwell International 社에 157만弗, Texas Instrument 社에 127만弗, Hughes Aircraft 社에 152만弗, TRW 社에 135만弗, Westinghouse Electric 社에 120만弗, Honeywell 社에 806,000弗, General Electric 社에 51만弗, Raytheon 社에 102만弗 등이다.

IBM 社와 Texas Instrument 社는 綜合시스템 社로서 自社內에서 모든 일을 추진하나 나머지 會社들은 半導體會社들(Analog Devices, Signetics, Motorola, National Semiconductor, Fairchild Camera 등)과 大學들(Stanford, Research Triangle Institute, Cornell, Southern California, Carnegie Mellon)등, 그리고 試驗/器機會社들



〈그림 1〉 휴즈회사에서 展示된 몇 世代的 統合戰術情報提供시스템(JTIDS)의 항공기 탑재장비

(Tektronix, Sanders Associates, GCA, Varian 등)이 협동하여 事業을 수행한다.

契約팀들은 VHSIC 開發計劃 기간에 독자적인 研究開發豫算이 美國防省의 支援豫算範圍를 훨씬 초과할 가능성이 매우 크다.

I. 研究開發計劃의 範圍

VHSIC의 主된 관심사는 回路素子를 현재의 下限인 3내지 4미크론(이 程度만으로도 한 畵위에 RAM의 64,000 bits 以上을 收容할 수 있다) 에서 1983年까지 1.25미크론, 1986年까지 0.7미 크론으로 감소시키면서 동시에 運用可能 시스템 (裝置와 시스템水準)에서 새로운 기술의 적용을 加速化시키는 것을 목적으로 하는 새로운 電子 시스템의 Architecture 분야도 있다.

Office of the Under Secretary for R&E 內에

서 VHSIC의 開發管理責任者로 있는 Larry W. Sumney 氏의 말에 의하면 “스마트 兵器들은 포괄적인 國防政策의 일부로서 高度의 生産速度를 요구하며 이 兵器시스템은 實質的인 利得을 줄 것이기 때문에 보다 큰 관심이 기울여져야 한다”고 力說하였다.

Sumney 氏가 略述한바에 의하면 현재의 계획은 契約會社들에게 來년에는 第2期 또는 개발 단계까지 前進해서 1984년까지 1.25미크론 回路素子를 사용한 試制品을 완성하고 1985년까지 시스템 Mockup의 시범을 보일것을 요구한다.

Sumney 氏와 計劃에 참여한 產業體들은 異口同聲으로 VHSIC 계획의 성공의 關鍵은 20個의 後補兵器 시스템에 많은 부분에서 개발된 技術을 적용시키는 것이라고 주장하고 있다.

競争이 치열해질 第2期에서 살아 남을 성공적인 契約會社는 적어도 세계의 後補시스템을 陸, 海, 空軍에 각각 적용시키고 그 技術을 各軍의 세계의 시스템에 應用할 수 있어야만 할것이다.

現存의 設計期를 第零期라고 부르므로 개발 단계는 第1期이 되며 第1期の 개발단계에서는 陸, 海, 空의 各軍과의 세계의 契約에 의해 運用될 것이나 VHSIC 開發管理室에서 전체의 개발노력이 協同體制로 管理運用될 것이다. 이 開發管理室은 研究契約 會社들에게 試制品 개발에서 얻어진 技術의 응용이 광범위하게 적용되어야 함을 강조하고 있다.

例를 들어 한 軍에선 通信分野, 다른 軍에선 電子戰裝備分野, 또다른 軍에선 레이더 分野등에 분담하여 개발함으로써 甚 설계에서 최대의 共通點을 얻기위한 것이다.

또한 陸, 海, 空軍의 各軍에 대하여 通信裝備와 電子戰裝備에 걸친 포괄적인 응용도 가능해질 것이다.

現在の VHSIC 계획에는 0.7미크론을 사용한 시스템의 示範計劃이 포함되어 있지 않다고 Sumney 氏는 지적하고 있다. 各軍은 현재의 1.25미크론 계획의 費用을 균등하게 부담하도록 되어 있고, 美國防省의 長期目標인 0.5미크론 回路素子の 개발(VHSIC II 開發計劃)은 장차 美國防省 單獨 혹은 陸, 海, 空軍중의 하나 혹은 여러 軍에 의하여 이루어질 것이다.

II. VHSIC의 設計技術

VHSIC의 開發計劃은 基版의 處理技術의 향상과 이 技術의 응용을 용이케 해주는 새로운 設計技術이 창조하는 두가지 목표를 갖고 있다.

基版 處理技術의 향상분야에서는 性格上 다분히 점진적 進步로 볼수 있는 것으로서, 현재 쓰여지고 있는 光化學的 基版作圖法(Photolithographic Masking)에 관한 技術을 허용하는 한계까지 연장시키면서 미크론 單位以下の 수준까지 접근시키자는 것인데 反하여 集積回路 設計技術의 現격한 변화로부터는 標準規格 集積回路와 注文 集積回路 사이의 종래의 分類方式과는 質的인 변화가 예상된다.

그러나 1미크론 單位以下の 水準에서는 종래의 光學的 基版作圖法은 電子束發生裝置나 X線發生裝置를 써서 실리콘 基版에 回路要素를 직접 作圖할 수 있는 方法에 밀려나게 될것으로 예상된다.

이 方法은 Masking 과정의 높은 費用을 절약하게 될 것이지만 高價의 새로운 장비가 소요되고 현재의 技術로는 시간이 더 걸리게 된다.

또한 많은 量의 데이터를 처리하는데 필요한 빠른 回路速度를 얻기위하여 어떤 VHSIC 契約會社들은 현재의 실리콘 可能性을 조사하고 있는 것으로 예상된다.

실리콘은 스위칭 速度가 200 Pico-Second(ps: 10^{-12} 秒)까지는 적당한 것으로 생각된다.

그러나 材料의 純度만 높일 수 있다면 GaAs는 이 속도를 50ps까지 줄일 수 있다(在來式 處理技術을 사용한 대부분의 商用集積回路는 Nano-Second 범위내에서 작동하고 Pico-Second 速度는 實驗室에서만 가능하다.

이 計劃이 발전되어 나감에 따라 回路設計의 중요성은 점점 더 증가하게 되어 電算機에 의한 設計가 거의 불가피하게 될것이다.

그러나 앞으로의 武器시스템에 사용되는 모든 부품이 VHSIC 計劃에서 直面한 것들과 같이 복잡할 필요는 없다.

RAM, ROM 그리고 Micro Processor 조차도 主半導體會社들에 의하여 계속적으로 供給될 것

이지만 이러한 標準規格部品들은 상대적으로 별로 사용되지 않고 있으며 重要機能을 넓은 分野에서 사용하는 사용되지 않을것이 확실하다.

부품의 注文設計는 또다른 문제가 된다. 武器 시스템의 事業責任者들은 언제나 注文設計方式을 더욱 좋아 한다. 왜냐하면 이 방식은 시스템의 特定한 임무에 맞도록 部品를 注文할 수 있기 때문이다.

아직도 注文設計가 실리콘을 사용하는 가장 効果的인 方法이기 때문에 注文設計는 완전히 없어지지 않을 것이다.

그러나 이 方法은 비용이 많이 들고 時間이 많이 소요되기 때문에 좀더 有効한 接近方式이 필요하다.

또한 注文設計는 意圖하는 시스템에 너무 밀접히 聯關되어 있기 때문에 將來性, 즉 成長可能性이 缺乏되어 있다.

그러므로 여기서 對答하여야 되는 문제는 注文과 標準부품의 長點을 살리기 위하여 어떤 水準에서 回路素子를 칩에 集積시키어야 하는가 하는 점이다. 複雜度가 증가하는 순서에 따른 方法들은 다음과 같다.

(1) 게이트(Gate)配列 혹은 Master-Slice 方法 AND, OR 그리고 다른 比較的 간단한 게이트들을 칩에 포함시키고 相互連結 시킨다.

(2) 좀더 복잡한 回路들을 空 웨이퍼(Wafer)에 넣고 機能的인 回路가 되도록 相互連結시키는 主映像방식

(3) 比較的 복잡한 回路(Arithmetical Logic Unit, Multiplexers, Multipliers, Adders 등)들의 集合이 칩에 들어 있고 부수적인 論理回路에 의하여 相互連結된 Macro 概念.

이 回路들은 선정된 設計方式에 관계없이 많은 것들이 동일한 시스템 또는 다른 武器시스템들에 사용될 수 있도록 複製될 수 있지만 商用的 市場性을 갖기에는 너무 專門化되어 있다.

傳統的인 半導體産業은 널리 사용되는 回路들에 대하여 하루에 수천개의 需要에 의존하고 있다.

그러나 가장 많이 사용될 VHSIC 일지라도 그 需要가 1週일에 2,3百個를 넘지 못할 것이다.

새로운 計劃下에서 생산될 部品들은 보통 半

導體를 사용한 裝備에 적용되는 환경과 信賴度 規格보다 더욱 엄격한 規格을 만족시켜야 될 것이다.

이러한 엄격한 條件들은 섭씨 零下 55度에서 零上 125度 까지의 軍用作動溫度 범위내에서 正常作動이 되며, 적어도 放射能 強度 10^4 rad 環境에서 作動上的 실패가 있어서는 않되며, 적어도 10^8 rad 를 잠간 照射한 후에라도 영구적으로 破損되지 않아야 되며, 100만 電子볼트(1 Mev)에 해당하는 單位 平方 cm 당 10^{11} 個의 中性子를 照射한 후에도 영구적으로 破損이 일어나지 않아야 하는 것 등이다.

III. VHSIC의 應用

共通性을 얻기 위하여 VHSIC의 應用을 Matrix 형으로 論하였다.

役割에 따른 必要성은 陸, 海, 空軍에 따라 나누었고, 橫軸을 따라 다음 여섯 分野로 생각할 수 있다. 즉 指令 統制 및 通信(C³), 레이더, 電子戰, 映像處理, 일반목적의 計算, 그리고 對潛水艦戰이다.

縱軸을 따라서는 약 12가지의 信號處理機能을 살펴 보았다. 이들은 對妨害變調, 復變調, 高速 Fourier 변환, 移動目標 指示器, 高速아날로그/디지털 변환, 有限층격 反應필터, 프로그램 가능한 주파수 合成裝置, 對電子對策, 프로그램 가능한 Match 필터, 그리고 벡터計算機 등이다.

契約會社들에게 발행된 研究明細書의 목록에는 20개의 候補 武器시스템을 所要軍에 따라 分類하였지만 다음과 같이 여섯가지의 機能別 分類가 더 바람직한 것이다.

1. 指令, 統制 및 通信(C³)

JTIDS(空軍)—統合戰術情報 提供시스템은 戰術 및 防空作戰에서 통신, 航法, 그리고 識別(CNI)을 위한 端末裝置와 連結裝置를 개발하기 위한 空軍 및 海軍의 계획이었다.

海軍艦艇 및 航空機는 물론 空軍의 E-3A 공중정보 및 統制시스템(AWACS), F-15와 F-16 戰鬥機등을 사용하여 1982년에 최초로 완성시킬 계획이었다.

JTIDT網은 廣域에 걸쳐 분산되어 있는 여러 가지의 武器시스템을 감시, 情報 및 支援情報, 武器統制官, 그리고 司令官과 연결시켜 준다.

시스템의 構成은 TDMA(Time Division Multiple Access)를 基本으로 하며, TSAM(Time Slot Accessing Mode)와 多重網 運用을 위한 개량된 TDMA로 성능을 향상시킬 예정이다.

基本性能은 擴散스펙트럼 TDMA 기술을 사용하여 얻고 있으며, 信號 송신은 보안을 위해 暗號化하여 高周波를 사용한다.

VHSIC 部品の 역할은 하나 혹은 그 이상의 처리기능을 수행할 수 있는 모듈을 제공하는 것이다. 이렇게 함으로써 표준 連結裝置를 통한 시스템종합을 간략화 시킬 것이다.

BIDS(육군)—戰場情報 提供시스템(BIDS)은 JTIDS에 대응하는 육군의 시스템이다. 陸軍은 새로운 世代의 自動發射統制, 指令 및 統制, 防空 및 情報獲得 시스템들을 개발하고 있는 중이다.

VHSIC 부품을 사용할 모듈들은 100 MHz 보다 더 큰 주파수에서 擴散스펙트럼 變調方式을 사용할 것이다.

이 모듈들은 200 내지 300 MHz에서 作動하는 디지털 信號처리기 이외에 가능한 限 낮은 速度에서 通信처리를 위한 單一칩과 陸軍에서 넓은 範圍에 걸쳐 프로그램이 가능한 주파수 發振器를 포함하고 있다.

Anti-Jam Modem(海軍)—과거의 특수한 모델을 代置시켜 예산이 많이 소요되는 再設計 과정을 제거시킬 수 있는 VHSIC 칩을 개발하고 있다.

海軍에 의하면 理想的인 다목적 모델은 단순히 ROM 記憶素子の 마이크로 프로그램만 바꾸어 줌으로써 동일한 回路가 여러가지의 데이터 變調方式(AM, FM, SSB, FSK, PN 등), 周波數 Hopping Rates, 擴散스펙트럼 등에 사용될 수 있는 프로그램 가능성이 強調되고 있다.

이러한 장비는 기존 通信시스템에 하나의 블랙박스로 設置될 것이며 海軍의 進歩된 위성통신장비 및 JTIDS와 같이 사용될 수 있다. 이 모델의 生産量은 적어도 100,000개가 될 것으로 추산된다.

NATO IFF(海軍)—1979년에 海軍은 모든 NATO의 軍用艦艇 및 航空機에 1980年代 말까지 사용하게 될 陸, 海, 空軍共用 NATO 彼我識別 시스템을 개발하도록 지칭되었다(참조 IDR 3/1980, p. 351).

새로운 시스템은 모든 기존 識別用 장비(Mark V, Mark VII 와 DABS-Discrete Address Beacon System)들과 같이 併用될 수 있어야 한다.

海軍은 이 장비의 所要가 700억弗 정도가 될 것이라고 契約社들에게 助言하였다. VHSIC의 개발기술은 美國과 미국의 產業界가 全 NATO 國家 및 民間航空界, 그리고 第3世界에 까지도 장비를 공급하는 先導의 역할을 할 수 있게 해 줄 것이다.

2. 레이더

감시 레이더(海軍)—이것은 敵의 유도탄을 발견하고 대항하는데 도움을 줄수 있는 航空機 탐재시스템이다. 레이더 빔의 사이드로브 相殺 및 移動標的 指示能力을 갖으며 레이더 빔 Doppler 處理適應能力을 갖고 있다. 이 레이더는 프로그램이 가능한 整合된 필터(Matched Filter), 信號合成裝置를 갖출 것이다.

情報 처리능력은 每秒當 약 20억 演算이 될 것으로 예측된다. 레이더의 무게는 약 460kg으로 제한될 것이다.

戰術航空 레이더 信號處理機(海軍)—다음 世代의 艦隊防空 航空機에 사용될 信號처리기에 VHSIC를 根幹으로 하는 시스템이 필요하게 될 것이다.

이 새로운 처리기는 초기에는 F-14에, 차후에는 F/A-18과 垂直離陸 航空機에 탑재되어 사용될 것이 예상된다.

주 기능은 時間領域 相關關係, 100 MHz 아날로그/디지털 變換, 신속한 Fourier 變換등을 포함한다.

이것은 디지털 필터, 入出力 시간의 4ns인 256×16 任意 入出力 記憶素子(RAM), 16 bit 數理論理回路, 그리고 高速入出力/出力制御 回路등을 사용한다.

MRSP(空軍)—多機能 레이더 信號 處理裝置(Multiple Radar Signal Processor; MRSP)가 高

性能 航空機의 尖端 레이다內에 장착될 것이다.

이것은 20 MHz 보다 빠르고 복잡한 高速 Fourier 變換을 필요로 하는 모드(mode)를 갖고 있는 空對地 精密유도무기의 발사에 사용될 것이다.

또한 위협 分析을 포함한 미래의 空對空 레이다 정보처리기의 必要條件을 만족시키도록 MR SP 가 사용될 것이다.

AMRAAM(空軍)—戰術航空機에 사용될 다음 世代의 武器인 高級 中距離 공대공 유도탄(AMRAAM)은 펄스의 反復빈도가 15 KHz로 부터 1MHz 까지 可變인 I/J 밴드(舊×밴드)均—펄스 도플러 레이다를 사용한다.

VHSIC 部品은 다음과 같은 문제들을 해결하기 위하여 사용될 것이다.

즉, 高速 Fourier 變換의 處理速度로 인한 距離게이트(Gate)의 寸적인 減少, 記憶素子 및 入出力 時間의 한계로 인한 Kalman 필터의 分離, 야날로그/디지털 變換能力의 限界問題 등이다.

AMRAAM 은 ± 25 KHz의 精確도를 갖고 100 KHz 간격으로 I/J 밴드에서 동작할 수 있는 安定性이 높은 周波數合成裝置도 필요로 할 것이다.

M²F²(陸軍)—AMRAAM 과 동등한 陸軍의 多 모드(Multi-Mode) 발사후 망각(Fire and Forget) 誘導彈은 재래식 부품제작 기술을 사용하여서는 개발할 수 없다.

이 새로운 誘導彈은 한가지 이상의 探索器를 併用하여 防空 또는 地上戰에 사용될 것이다.

陸軍은 좁은 밴드 혹은 넓은 밴드의 受信器를 갖춘 受動式 對電磁輻射皮호밍 탐색기, 한가지 혹은 그 이상의 波長을 이용하는 受動式 赤外線 탐색기, 그리고 能動레이다(mm 波를 포함하는) 또한 잠정적으로 半能動 레이다等を 組合시킨 方式을 고려하고 있다.

3. 電子戰

APMS(空軍)—空軍에 의하면 空中電子妨害策(ECM)의 성능을 향상시키기 위하여 발전된 電力管理 시스템(Advanced Power Management System)이 필요하다.

어떤 주어진 送受信機에 대하여 周波數, 時間 《國防과 技術 1982. 4》

및 空間領域에서의 妨害源의 관리를 더 잘 수행함으로써 ECM의 성능을 향상시킬 수 있다.

VHSIC 部品을 사용하면 APMS의 무게를 55 kg, 크기를 0.074m³(2.6ft³)로, 電力所要를 600 W로, 그리고 量産價를 180,000 달러로 줄일 수 있다고 생각된다.

標的捕捉發射統制(육군)—이것은 FLIR(Forward Looking Infra Red)시스템을 위한 신호 처리기 이다. 처음에는 XM1 탱크와 같은 戰鬪車輛에, 후에는 Aquila 와 같은 遠隔操縱 無人航空機, 그리고 小型 RPV 에 차례로 설치할 계획이다.

FLIR 는 目標物을 포착하고 나서 정보를 精密誘導砲彈 Copperhead 또는 Hellfire 등에 전달한다.

이와같이 하기위하여서는 信號의 低下를 최소화하며 妨害에 對항할 수 있도록 계속적인 映像의 利用可能性이 필요하게 된다.

重量 및 電力의 제한이 엄격하므로 높은 機能密度의 VHSIC 부품의 사용이 필수적이다.

ESM 信號 分類器(海軍)—현재는 電子支援策(Electronic Support Measure)의 信號分類器에 1,500개의 LSI 칩을 사용하고 있다.

VHSIC 技術은 이것을 30개로 줄이는 것을 목적으로 하고 있다. 나아가서 海軍은 周波數와 시간이 모두 민첩하게 변하는 波形을 발사하는 복잡한 電波發生裝置를 사용하여 電磁波의 위협의 密度 및 複雜性이 크게 증가할 것이라고 예측하고 있다.

航空機와 艦艇 및 潛水艦들은 현재의 密度 64 bit, 遲延時間 300ns 에서 밀도가 1 kbit, 30ns 의 遲延時間으로 內容, 주소, 指定可能 記憶素子들을 갖는 더 좋은 信號分類 시스템이 필요하게 될 것이다.

EW Weapon Targeting(陸軍)—이것은 발전된 공격용 헬기에 搭載되어 高機動力의 우선 순위가 높은 위협에 對항하여 발사하는데 필요한 目標捕捉 및 誘導情報를 얻기 위한 受動式 高機動力의 總稱적인 電子戰裝備를 제공하기 위한 계획이다.

10~25 km 의 射距離에서 10~50m 의 精確度로 目標를 명중시킬 수 있는 全天候 시스템이 되어

야 한다.

안테나와 受信器들은 模块化되어 1-95 GHz 의 敵의 電磁波를 受信할 수 있어야 할것이다.

4. 映像 處理

Image Processor(海軍)—監視, 武器統制, 그리고 시호처리를 위한 焦點面 配列技術은 시호 처리 技術自體 보다도 더빨리 진척되고 있다.

焦點面 配列檢出器에 나타난 可視 및 電磁波 에너지로부터 信號情報를 抽出해내는 것은 CCD 와 같은 재래식 아날로그 素子들의 능력을 증가 하고 있다.

海軍은 1000채널까지 갖고있는 感知器로 부터 나오는 信號를 64~96 채널로 변환시킨 것을 單一칩내에서 처리하기 위하여 VHSIC 부품을 模块化 方式으로 이용할 수 있는 方法을 찾고있다.

이 프로세서(Processor)는 Gain 과 Offset 의 修正, 2次元 空間필터링, Multi-spectral Ratiomg, 2次元 Adaptive Thresholding 과 Edge 檢出등을 수행할 것이다.

벡터 프로세서는 데이터를 1 MHz 로 샘플하여 외부의 基準데이터와 主데이터를 사용하여 데이터 샘플 사이(間)마다 50개의 演算을 수행할 것이다.

海軍은 Bit Rate 에 대한 요구가 每初當 10에서 100 Mbit, 處理速度에 대한 요구가 每初當 50~500 Mega 演算이 될것으로 예측하고 있다.

AOSP(空軍)—DARPA(Defense Advanced Research Project Agency)와 共同計劃으로 空軍은 1980年代末 또는 1990年代 초에 사용될 衛星 監視裝備와 通信裝備를 개발하고 있다.

AOSP(Advanced on Board Signal Processor) 계획의 목적은 信號處理機能을 주어진 電力, 壽命, 放射能, 크기 및 무게의 制限條件內에서 人工衛星에서 수행하는 것을 목적으로 한다.

VHSIC 부품은 多目的 레이더, 電子光學 感知器, 그리고 新型 通信시스템의 처리요구조건을 만족시킬 수 있도록 계획되어 있다.

Cruise Missile(空軍)—미래의 크루즈 미사일은 더욱 精密한 유도를 필요로 할것이다. 그러므로 空軍은 自動精密誘導 시스템, 즉 무게를 줄이고 좀더 低空에서 고속으로 飛行하므로 生産

性을 높이고 操縱能力을 증가시킬 수 있는 시스템에 VHSIC 를 이용할 수 있도록 그 可能性을 연구하고 있다.

이와같은 努力은 DARAP 의 自動終末誘導計劃과 연관되어 수행되고 있다.

空軍은 高速終末誘導에 256×256 映像을 初當 5개, 映像當 4 bit 의 比較處理能力이 필요하다고 推算한다. 이 映像들은 여러개의 작은 配列로 나누어져 동시에 처리될 수 있을 것이다.

5. 一般目的 電算機

一般目的 電算機(海軍)—海軍은 기존 전산기 보다 더 작은 소형 전산기를 製作하기 위하여 VHSIC 部品の 사용을 고려하고 있다.

이 새로운 모델은 海軍의 航空機 搭載用 AN/AYK-14, 艦艇用 AN/UYK-20(같은 소프트웨어 사용)와 경쟁하게 될것이다.

初期의 응용은 魚雷와 F-14艦載機에 사용하는 것이다. 每初當 5000만 演算을 수행할 수 있는 32 bit 마이크로 프로그램이 가능한 프로세서를 제작하기 위한 칩을 만드는 것이 목적이다.

Universal Sensor Signal Processor(空軍)—이것은 E-3A 空中警報 레이더(AWACS)와 같이 示範을 보일 일반목적의 信號處理機를 제작하기 위하여 VHSIC 技術을 사용하는 계획이다. E-3A 가 선정된 理由는 E-3A 의 레이더가 기존 運用 시스템들에 共通적으로 필요한 것중에서 많은 것을 갖고 있다.

그리고 航空機의 수명이 약 30年으로 예상되며 이 期間동안 直面할 위협들이 상당히 변화할 것으로 생각되기 때문이다.

일단 개발되고 나면 유니버설 信號프로세서는 Pavé Paws, 高級戰術레이더, 스페이스 레이더, 스페이스 및 空中電子光學 探知시스템, 無人레이더 등과 같은 계획에 사용될 感知器들을 지원할 수 있을 것으로 예상된다. 당장 필요한 것은 향상된 對電子對策能力이지만 電子支援對策도 장래의 계획에 포함되어 있다.

AN/AYK-15A(空軍)—이것은 일반목적 航空機 搭載電算機를 한개의 VHSIC 칩에 포함시킬려고 하는 계획이다.

空軍은 이미 每秒當 300K 와 400K 의 演算을

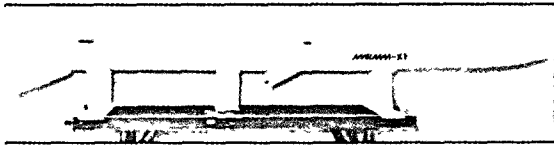
할 수 있는 마이크로 컴퓨터들을 候補프로세서를 갖고 있다. 둘 모두 코어 記憶裝置를 사용하고 있다.

이 계획은 空間의 제약이 심한 誘導彈에 사용할 강력한 컴퓨터를 개발할 목적인것 같다.

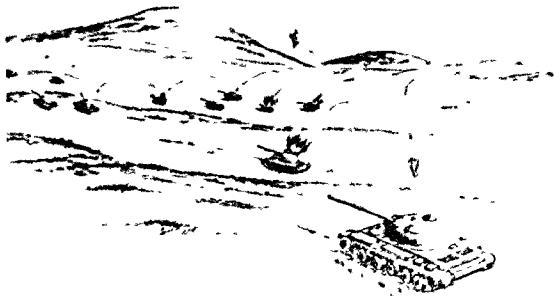
6. 對潛水艦戰

소리(音) 信號處理器(海軍)—이것은 對潛水艦戰 데이터를 프로그램에 의하여 처리할 수 있는 VHSIC 칩이다. 計算이 많이 소요되며 중요한 信號處理 作業은 Adaptive 필터, Beamforming, Fourier Analysis 와 固定필터 등으로 구성되어있다. 이들은 널리 應用될 수 있는 信號處理 시스템이 필요하다. 이 시스템은 高速 Fourier 變換, Wirrow LMS Algorithm, 디지털 필터링, 그리고 Delay and-sum Beamforming 등의 數學的인 計算을 수행할 수 있어야 한다.

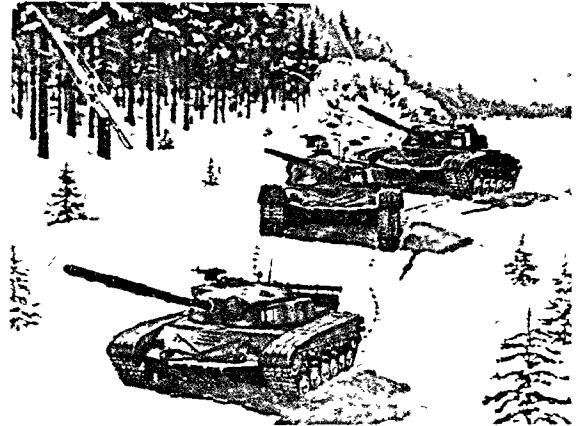
이 프로세서는 또한 소리 信號의 積分, 自動探知, 變數推定, 아날로그/디지털 變換등을 포함하는 모든 機能을 수행하여야 한다. 그러나 이



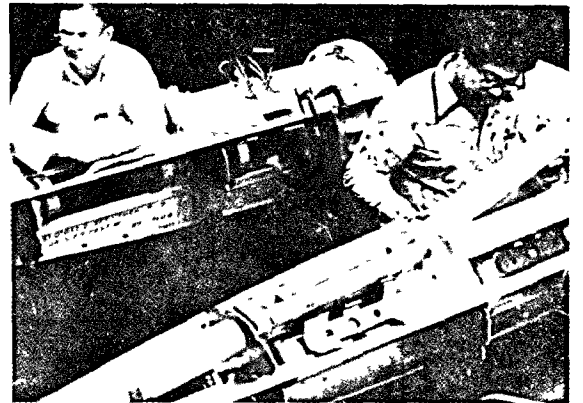
<그림 2> 高性能 中距離空對空誘導武器(AMRAAM)의 Hughes社에서 만든 實物模型



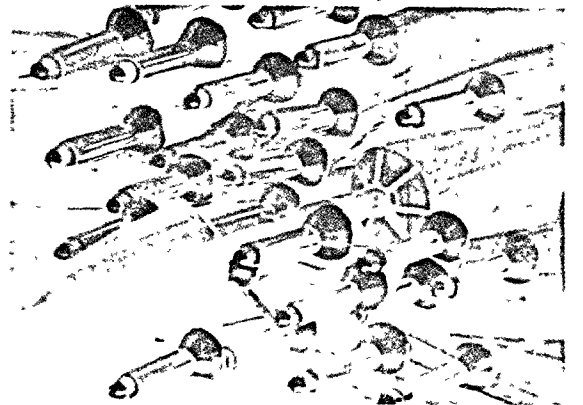
<그림 3> 對戰車 Wasp 소형유도탄(Hughes社의 Wasp 개념도)



<그림 4> 對戰車 Wasp 소형유도탄(Boeing社의 Wasp 개념도)



<그림 5> T-72 子誘導彈 분산장치



<그림 6> General Dynamic社의 Assault Breaker 시스템의 개념도

기능의 遂行速度는 그리 致命的이 아닌 것으로 간주된다. 이 프로세서는 表面소나(Sonars), 발전된 Sonobuoy 配列프로세서, 그리고 魚雷에 應用될 것이다.

用語 解説

VHSIC—Very High Speed Integrated Circuit의 略語로서 이 略語는 美國防省의 要求水準에 맞게 응용할 수 있는 超大型 積集回路 開發計劃을 나타내는 것으로서 특히 超高速 信號處理에 응용될 수 있어야 한다. 이 開發品의 處理速度 密度의 目標有效 數字는 10^{13} Gate—Hz/cm²이다. 이 略語는 이 계획하에서 개발될 積集回路를 나타내는 데에도 역시 쓰여진다.

第零期—“計劃定義”라고 불리어지는 第一期 및 第二期에 대한 事業計劃과 接近方法등을 모색하는 VHSIC 개발사업의 초기단계를 뜻한다.

第一期—(1) 最下 1.25미크론 單位의 VHSIC를 써서 大略 1983년까지 電子回路 Subsystem의 시제품을 제작한다.

(2) 1미크론 以下의 VHSIC를 제작하기 위한 기초 작업을 수행한다.

第二期—(1) 電子 Subsystem 시제품의 시스템 성능시험을 실시하고

(2) 1985년까지 1미크론 單位以下(0.5~0.8미크론)의 水準에서 VHSIC의 제작을 완성한다.

第三期—包括적인 성격을 가지면서 第一期와 第二期의 事業을 지원한다.

VHSIC의 Architectur—VHSIC裝置들이 응용, 알고리즘 등의 설계목표를 위해 그속에서 연결되고, 호출되고, 프로그램되는 구조를 말한다. 이 定義는 相互 연결, 수송, 指示 Subroutine, 특수기능, 제어 및 兩立的인 入出力등을 포함한다.

VHSIC 장치들을 연결함으로써 일반적 論理와 算術的 기능뿐만 아니라 여러가지 信號處理機能을 완수하는 장치를 만들어 낼 것이다.

Subsystem—信號處理裝置나 小型 컴퓨터와 같이 어떤 기능을 수행하는 積集回路나 關聯部品들로서 이루어진 電子의 叢치를 뜻한다.

이러한 Subsystem은 항공기나 誘導武器 또는 通信體系와 같은 전체적인 체계속에 들어가게 된다.

System Demeonstration—電子 Test-Bed에서 電子의 Subsystem의 타당성과 시험을 보이는것을 뜻한다.

Electronic Brassboard—Test-Bed 測定을 위해서 필요한 入出力 終末裝置를 구비하고 필요에 따라서는 다른部品도 포함하면서 完全組立 및 連結이 완성된 포장품으로서 작동이 가능한 장치이다.

이는 研究室 組立品(bread board)이나 완전한 工場製品과도 구별된다.

DAST—Design, Architecture, Software, and Testing의 머리글자를 딴 것으로서 IC 칩설계, 구조, 소프트웨어, 시험에 대한 統合된 작업을 가리키는 略語이다.

칩 설계와 配線에 드는 비용과 시간을 단축시키기 위하여 技術水準을 높이기 위한 方法만을 포함시킬 것이 아니라 특정의 칩들을 Subsystem에 內藏시키는 설계 및 시험도 포함된다.

참 고 문 헌

(I. D. R. 6/1980)

