

다이리스터制御 並列補償器를 이용한 相平衡에 관한 研究

論 文
31~11~2

Study on Phase Balancing by Thyristor-Controlled Shunt Compensators

車 貴 守* · 鄭 泰 庚** · 崔 聖 宗** · 韓 松 曄***
(Guee-Soo Cha · Tae-Kyung Chung · Seong-Jong Choi · Song-Yop Hahn)

Abstract

In recent years, a number of thyristor-controlled shunt compensators have been used in industrial and utility systems for phase balancing, power-factor correction and flicker reduction.

This paper describes a simple and basic control scheme and circuits for shunt compensator with a fixed capacitor and thyristor-controlled reactor. Feedforward-control scheme is applied, and compensating currents are computed from the symmetrical components of the disturbed system. A 8-bit microprocessor is used for the computation of the compensating currents as well as for the measurements of the symmetric components.

A 3-phase 1 KVA compensator is developed and a good reduction of the unbalance factor of the power source is achieved using it.

1. 序 論

근래에 와서 大型電氣爐, 單相 溶接器 또는 엘리베이터와 같은 斷續負荷 등의 영향으로 배전선로의 相不平衡 또는 전압의 동요(flicker)가 심하게 일어나고 있다. 상전압의 불평형은 유도전동기 부하의 경우 전동기의 회전력 감소 및 권선의 과열 현상을 일으키며 또한 전압의 동요는 전동에 光束變化를 주어 이용자에게 불쾌감을 주게 된다.

이러한 점을 개선하기 위하여 고정 콘덴서와 다이리스터 可變리액터를 이용한 속응성이 좋은 並列補償器가 도입되고 있다. Meusel^[1] 氏는 不平衡 電流를 平衡化 시키면서 부하의 역률을 개선하는데 중점을 둔 제어이론을 확립하였고 실제 제어회로는 전부 애널로그回路를 이용하였다. Hosono^[2] 氏는 플리커미

터(flicker meter) 를 고안하여 이 플리커를 감소시키는데 중점을 둔 제어방법을 제안하였다.

Gyugyi^[3] 氏는 보상하여야 할 等價서셉탄스를 구한 다음 이것을 부하전류의 적당한 순시치로 표시하고 이를 측정하여 보상 전류를 계산하였다. 또 여기에서는 제어방법으로 피이드포워드(feed forward) 법과 피이드백(feed back) 법을 제시하였다. 이상의 여러 연구결과는 비교적 이 이론이 복잡하여 이들을 실현하는데 매우 복잡한 장치가 요구되는 것이 그 결점이다.

본 연구에서도 앞에서 설명한 바와 같이 고정콘덴서와 다이리스터 可變리액터로 구성된 並列補償器를 이용하여 전원의 불평형을 감소시키고 부하의 역률을 개선하는 방법에 대해 취급하였는데 앞에서 소개한 것보다 제어이론을 간단히 하고 또한 제어회로도 간략화 하는데 그 주안점을 두었다. 제어회로를 간략화하기 위하여 對稱分 電壓 및 電流측정, 보상전류의 계산등에 마이크로 프로세서를 사용하였으며 220 V 3φ 1KVA 並列補償器를 제작하여 그 동작 특성을 검토하였다.

*正 會 員 : 서울大 大學院 電氣工學科 博士課程

**正 會 員 : 서울大 大學院 電氣工學科 碩士課程

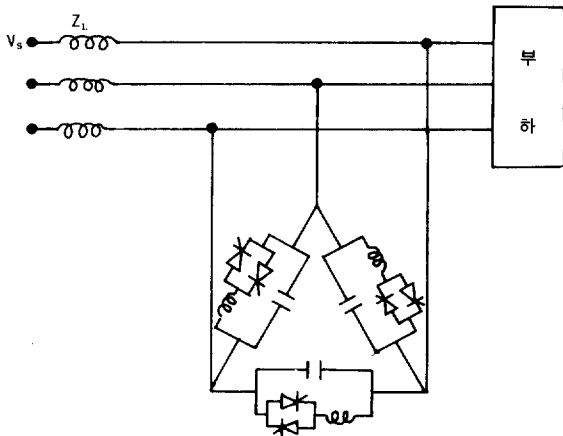
***正 會 員 : 서울大 工大 電氣工學科 教授 · 工博

接受日字 : 1982年 6月 30日

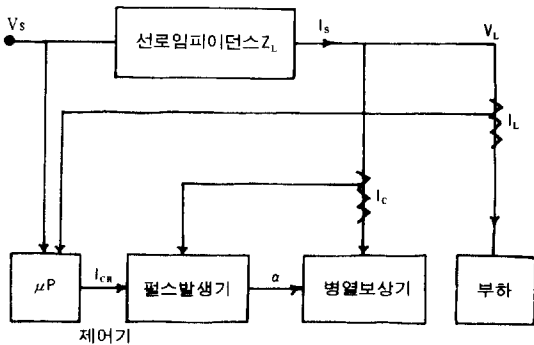
2. 系統 構成

그림 1은 본 연구에서 취급한 모델인데 不平衡電源 V_s 로부터 선로임피던스 Z 를 통하여 不平衡負荷에 부하전류 I_L 을 공급하는 系統이다. 부하측 전압 V_L 이 불평형이므로 이를 평형화 하기 위하여 부하측에 다이리스터로 제어하는 竝列補償器를 연결하였다. 制御裝置는 마이크로프로세서와 애널로그회로를 병용하였고 입력으로써 전원측 전압 V_s , 부하전류 I_L 을 취하고 출력으로써 竝列보상기의 다이리스터 게이팅 펄스를 발생시킨다. 제어방법은 피드포워드 어드(feedforward) 제어를 주축으로한 일부 피드백 제어^[3]를 취하였다.

여기서 사용된 竝列補償器는 일반적인 고정콘덴서와 다이리스터 가변리액터 방식이고 전원과 Δ -연결되었다.



(a) 병렬 보상기



(b) 병렬보상제통의 블록다이아그램

그림 1. 병렬 보상 제통

Fig.1 A System of shunt compensator

3. 補償電流 計算

본 연구에서는 부하단자 전압을 平衡시키면서 부하의 力率을 1로 하는데 제어목표를 두었다. 이 두가지 조건을 만족하는 보상전류를 구하여 보면 아래와 같다.

3.1 負荷電壓의 平衡

전원전압의 대칭분

$$\begin{bmatrix} V_{S0} \\ V_{S1} \\ V_{S2} \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} V_{Sa} \\ V_{Sb} \\ V_{Sc} \end{bmatrix} \quad (1)$$

이고 여기서 $a = -\frac{1}{2} + j\frac{\sqrt{3}}{2}$ 이다. 전원전압, 선로전류 및 부하전압의 대칭분사이에는

$$\begin{bmatrix} V_{L0} \\ V_{L1} \\ V_{L2} \end{bmatrix} = \begin{bmatrix} V_{S0} \\ V_{S1} \\ V_{S2} \end{bmatrix} - \begin{bmatrix} Z_0 & 0 & 0 \\ 0 & Z_1 & 0 \\ 0 & 0 & Z_2 \end{bmatrix} \begin{bmatrix} I_{S0} \\ I_{S1} \\ I_{S2} \end{bmatrix} \quad (2)$$

의 관계가 있다. 3相3線式의 경우는 零相分(zero-sequence component)은 전부 0이므로 부하단자 전압이 평형이 되려면

$$V_{L2} = 0 \quad (3)$$

이 되어야 한다. 즉

$$I_{S2} = V_{S2} / Z_2 \quad (4)$$

가 되어야 한다. 그러므로 부하전압을 평형시키기 위한 보상전류는 逆相分(negative-sequence component) 뿐이고 그 값은

$$I_{C2} = I_{S2} - I_{L2} \quad (5)$$

이다.

3.2 力率 改善

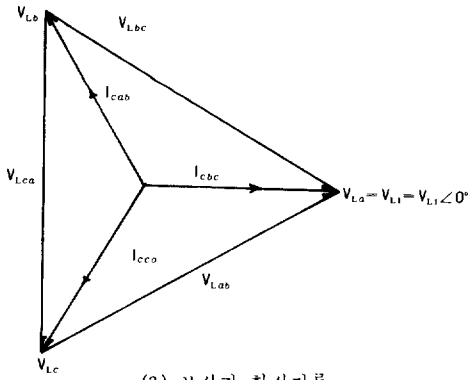
부하측의 전체 力率이 1이 되려면 선로 전류의 正相分(positive-sequence component)의 無效分이 0이 되어야 하므로

$$Im(I_{C1}) = -Im(I_L) \quad (6)$$

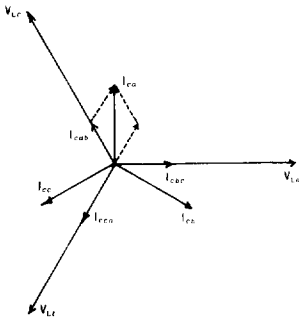
이 되어야 한다.

3.3 補償電流 (環狀電流)

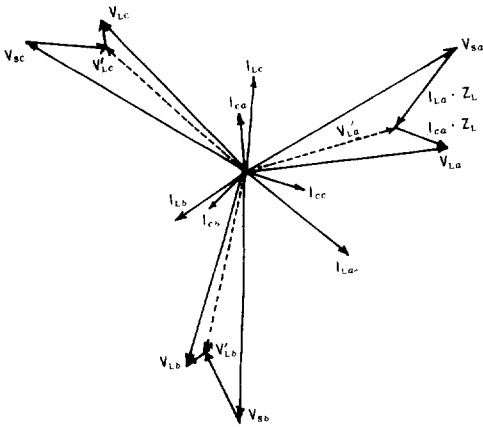
式(5) 및 式(6)에 의하여 보상기의 선전류는 쉽게 구



(a) 보상기 환상전류



(b) 보상기 선전류



(c) 계통의 전압 전류 관계

- $I_{cab} I_{cbc} I_{cca}$ 보상기 내의 환상전류
- $I_{ca} I_{cb} I_{cc}$ 보상기의 선전류
- $V_{sa} V_{sb} V_{sc}$ 전원상전압(불평형)
- $V'_{La} V'_{Lb} V'_{Lc}$ 부하 단자전압(보상전 전압, 불평형)
- $V_{La} V_{Lb} V_{Lc}$ 부하 단자전압(보상후 전압, 평형)

그림 2. 계통의 전압 전류 벡터도

Fig. 2. Vector diagram of voltages and currents

할 수 있으나 보상기가 Δ -연결 되어 있으므로 보상기의 環狀電流를 구하여야 한다. 보상전류가 흘러 일단 相平衡이 이루어 졌다면 各相補償電流는 그림 2-(a) 와 같이 된다. 부하단자전압이 평형이므로 보상전류는 선간전압보다 90° 앞서거나 90° 늦게되며 이것은 각각 부하의 相電壓과 同相이 된다.

그림 2-(b) 는 그림 2-(a) 로부터 얻은 보상기선전류의 벡터도이고 그림 2-(c) 는 보상기를 포함한 계통전체의 전압전류관계를 나타내는 벡터도이다.

즉 보상전류가 없을때는 단자전압이 $V'_{La} V'_{Lb} V'_{Lc}$ 과 같이 되어 불평형인데 보상후에는 $V_{La} V_{Lb} V_{Lc}$ 와 같이 되어 평형이 된다. 이상의 관계를 수식으로 표시하면

$$\begin{bmatrix} I_{cab} \\ I_{cbc} \\ I_{cca} \end{bmatrix} = \begin{bmatrix} a & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & a^2 \end{bmatrix} \begin{bmatrix} I_{cab} \\ I_{cbc} \\ I_{cca} \end{bmatrix} \quad (7)$$

이다. 補償器의 線電流는

$$\begin{bmatrix} I_{ca} \\ I_{cb} \\ I_{cc} \end{bmatrix} = \begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} I_{cab} \\ I_{cbc} \\ I_{cca} \end{bmatrix} \quad (8)$$

이고 이 선전류의 對稱分은

$$\begin{bmatrix} I_{c_0} \\ I_{c_1} \\ I_{c_2} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} I_{ca} \\ I_{cb} \\ I_{cc} \end{bmatrix} \quad (9)$$

이다. 式(9)에 式(7) 및 式(8)을 代入하고 正相分과 逆相分을 각각 實數部와 虛數部로 나누어 표시하면

$$\begin{bmatrix} Re(I_{c_1}) \\ Im(I_{c_1}) \\ Re(I_{c_2}) \\ Im(I_{c_2}) \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \frac{1}{\sqrt{3}} & \frac{1}{\sqrt{3}} & \frac{1}{\sqrt{3}} \\ -\frac{1}{2} & 0 & \frac{1}{2} \\ \frac{1}{2\sqrt{3}} & -\frac{1}{\sqrt{3}} & \frac{1}{2\sqrt{3}} \end{bmatrix} \begin{bmatrix} I_{cab} \\ I_{cbc} \\ I_{cca} \end{bmatrix} \quad (10)$$

이다. 이 式을 보면 $Re(I_{c_1})$ 은 항상 0임을 알 수 있으며 보상기내에서는 電力消費가 없으므로 당연한 결과이다.

式(10) 으로부터

$$\begin{bmatrix} I_{cab} \\ I_{cbc} \end{bmatrix} = \begin{bmatrix} \frac{1}{\sqrt{3}} & -1 & \frac{1}{\sqrt{3}} \\ \frac{1}{\sqrt{3}} & 0 & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} Im(I_{c_1}) \\ Re(I_{c_2}) \end{bmatrix} \quad (11)$$

$$\left[I_{cca} \right] \left[\frac{1}{\sqrt{3}} \quad 1 \quad \frac{1}{\sqrt{3}} \right] \left[Im(I_{c2}) \right]$$

이다. 式(5)와 式(6)에서 보상하여야할 對稱分 線電流가 구하여지면 式(11)에 의하여 보상하여야할 環狀電流를 얻을 수 있다.

4. 制御裝置

제어장치는 전원전압과 부하전류를 측정하여 補償電流를 계산해 내는 부분과 이와같은 전류가 補償器에 흐를 수 있도록 다이리스터 게이팅 펄스를 발생시키는 부분으로 나누어진다. 前者는 주로 마이크로프로세서를 써서 피이드포워드 이론을 적용하여 실현하였고 後者는 애널로그 회로를 써서 피이드백이론을 적용하여 실현하였다.

4.1 補償電流 計算回路

對稱分전압 또는 전류의 實數部 또는 虛數部를 구하기 위하여 各相의 전압과 전류의 실수부 또는 허수부를 측정한다. 다음 이것을 다시 적당히 加減하는 방법을 이용하였는데 그림 3은 이 원리를 나타낸다. 예를

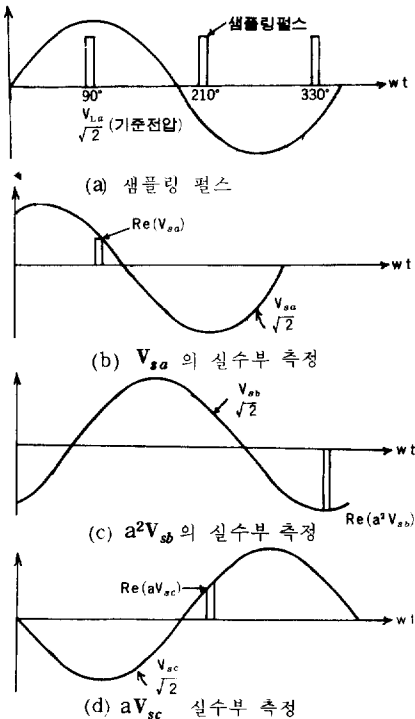


그림 3. 전원 상전압의 실수부 측정
Fig.3. Real part measurements of source phase voltages

들어 전원전압의 逆相分の 實數部를 구하려면

$$Re(V_{s2}) = \frac{1}{3} [Re(V_{sa}) + Re(a^2 V_{sb}) + Re(a V_{sc})]$$

이므로 만일 기준전압이 $\sqrt{2} V_L \sin \omega t$ 라면

$$Re(V_{s2}) = \frac{1}{3} \left[\frac{v_{sa}}{\sqrt{2}} \Big|_{\omega t=90^\circ} + \frac{v_{sb}}{\sqrt{2}} \Big|_{\omega t=330^\circ} + \frac{v_{sc}}{\sqrt{2}} \Big|_{\omega t=210^\circ} \right]$$

이다. 즉 기준전압으로부터 90°, 330°, 210°, 의 지연 펄스를 만들어 각각 v_{sa}, v_{sb}, v_{sc} 의 순시치를 샘플링하여 A/D 변환한 다음 이 값을 합하여 $3\sqrt{2}$ 로 나누면 $Re(V_{s2})$ 가 얻어진다. 같은 방법으로 전원전압의 逆相分の 虛數部는

$$Im(V_{s2}) = \frac{1}{3} \left[\frac{v_{sa}}{\sqrt{2}} \Big|_{\omega t=0^\circ} + \frac{v_{sb}}{\sqrt{2}} \Big|_{\omega t=240^\circ} + \frac{v_{sc}}{\sqrt{2}} \Big|_{\omega t=120^\circ} \right]$$

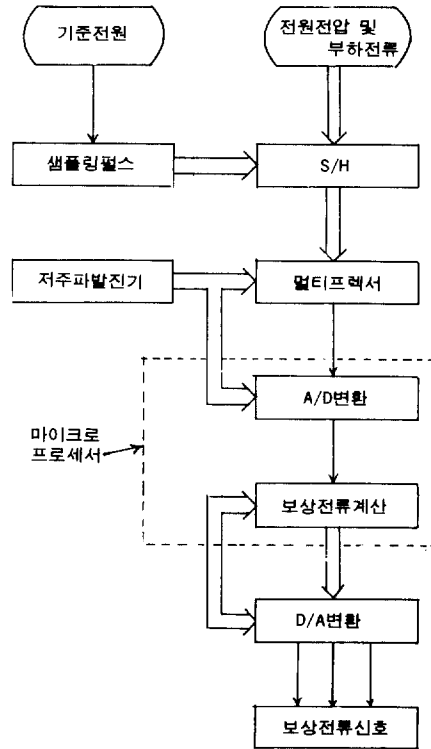


그림 4. 보상전류 계산 회로
Fig.4. Computing circuit of compensating currents

에서 얻을 수 있다.

원전압 및 부하전류의 대칭분이 구해지면 마이크로프로세서 내에서 式(11)을 이용하여 보상전류 I_{cab} , I_{cbc} , I_{cbc} 를 계산한다. 이들은 마이크로프로세서에서 出力部로 나가서 D/A 변환기로 애널로그 신호로 바뀌며 다음에 설명할 다이리스터 게이팅 발생회로의 基準信號로 쓰인다. 그림 4는 본 연구에서 쓰인 補償電流 計算回路의 개요를 나타낸다.

4.2 무효전력 제어 회로

並列補償期에 원하는 전류가 흐를 수 있도록 다이리스터 게이팅 펄스를 발생시키는 회로로서 보편적인 피드백 제어회로이다. 그림 5는 a相과 b相의 사이에 연결된 보상기 부분만을 나타낸 것이다. 보상기 전류 I_{cab} 를 정류하여 이것을 基準電流 I_{rab} 와 비교하고 그 오차신호로써 다이리스터 게이팅 펄스의 位相을 조정하여 補償電流가 基準電流와 같게 되도록 하였다.

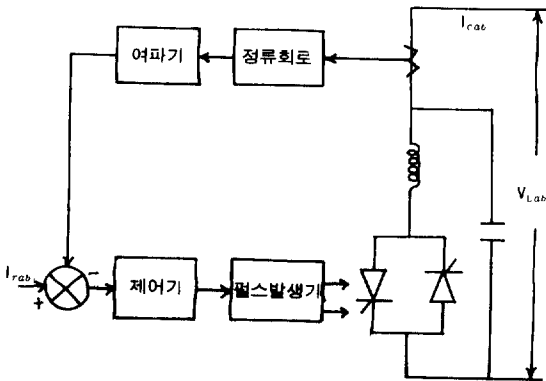


그림 5. 무효전력 제어회로
Fig. 5. Reactive current control circuit

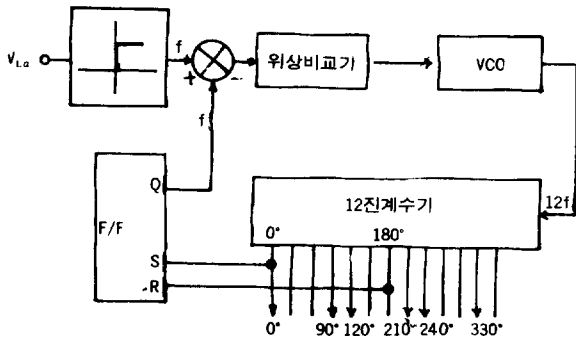


그림 6. 샘플링 펄스를 얻기 위한 회로
Fig. 6. PLL Circuit for sampling pulse

5. 實驗裝置 및 動作特性

앞에서 설명한 바와 같이 대칭분 전압 또는 전류를 얻기 위하여 전압 또는 전류의 순시치를 적당한 순차에 샘플링 하였는데 이때의 샘플링 펄스를 얻기 위하여 그림 6과 같은 PLL 회로를 사용하였다. 기준전압 V_{La} 의 주파수 f 를 12배하여 이것을 12진 카운터를 써서 기준전압 V_{La} 보다 위상이 0° , 90° , 120° , 210° , 240° 및 330° 낮은 펄스신호를 얻었다. 그림 7은 기준전압 V_{La} 및 출력펄스를 나타내는데 V_{La} 의 크기, 주파수, 또는 位相變化에 관계없이 정확한 위상의 펄스신호를 발생하고 있다.

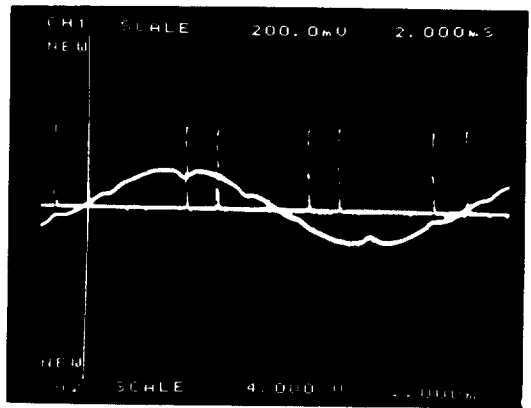
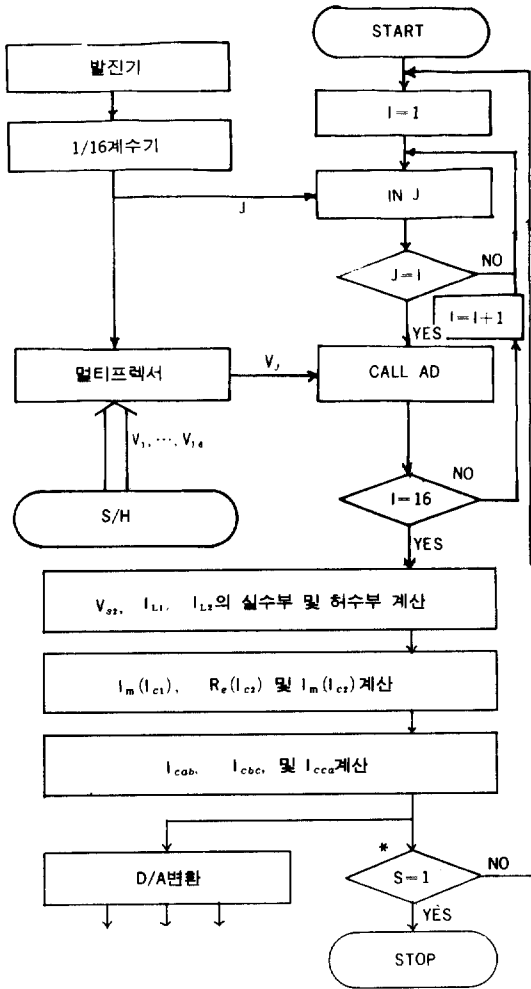


그림 7. 기준전압 및 샘플링 펄스
Fig. 7. Reference voltage and sampling pulses

이 펄스 신호로 애널로그 스위치를 동작시켜 입력 신호를 콘덴서에 충전하여 샘플링을 하였다.

샘플링된 전압 또는 전류는 마이크로프로세서에 의하여 A/D 변환되고 몇단계의 계산과정을 거쳐 보상전류의 값을 애널로그信號로 내보내는데 그림 8은 이 과정의 주프로그램 흐름도이고 그림 9는 A/D 변환에 쓰이는 부프로그램이다.

A/D 변환할 신호는 모두 16개인데 멀티플렉서 (multiplexer)와 부프로그램 AD로써 한개씩 A/D 변환하고 이들로 부터 원전압 및 부하전류의 對稱分을 계산한다. 다시 보상전류를 계산하고 이것을 출력의 D/A 변환기로 애널로그信號로 바꾸고 있다. A/D 변환을 마이크로프로세서 즉 소프트웨어로 해결한 것이 특징이고 이때문에 많은 하드웨어가 생략될수 있었다. 그림 10은 이 시스템의 계산 시간을 나타낸다. 16개의 샘플된 신호를 A/D 변환하는데



s : 외부명령신호, s = 1 이면 STOP

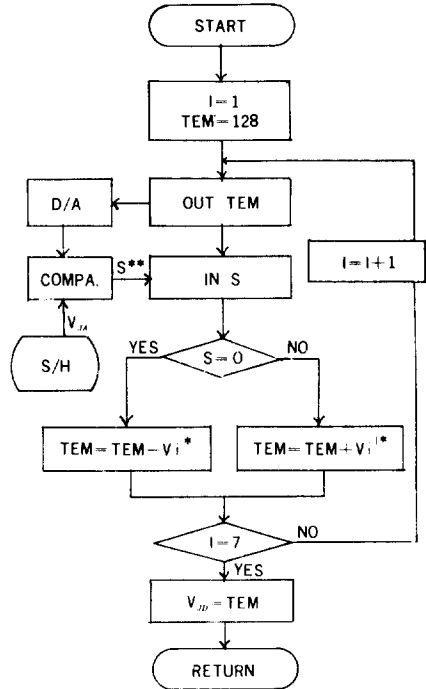
그림 8. 보상전류 계산 주프로그램 흐름도
Fig. 8. Flowchart of main program for compensating current computations

약 8ms 가 소요되고 여타의 계산을 거쳐 보상전류를 相似信號로 변환하는데는 약 30ms 가 소요되고 있다. 즉 계통의 不平衡을 측정하여 보상전류를 계산하는데 약 38ms 가 소요되고 이는 전원주기의 약 2.3 배가 된다.

게이트 펄스 발생부는 앞에서 설명한 그림 5 와 같은 보편적인 회로를 사용하였는데 이 회로의 시정수는 약 20ms 정도이었다.

6. 實驗 및 結果

앞에서 설명한 그림 1 과 같이 계통을 구성하였는데



* V_1, V_2, \dots, V_7 은 각각 64, 32, \dots , 1
** $V_{JA} > TEM$ 이면 $s = 0$, $V_{JA} < TEM$ 이면 $s = 1$

그림 9. 부프로그램 AD의 흐름도
Fig. 9. Flowchart for subroutine AD

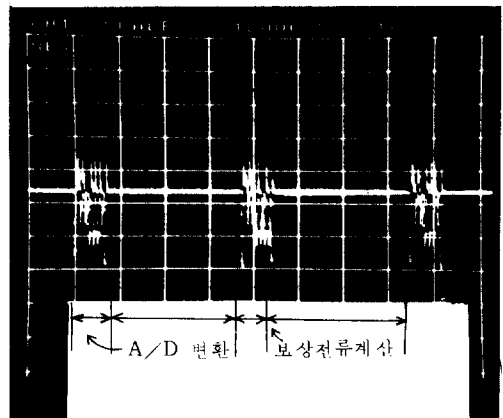


그림 10. A/D 변환시간 및 보상전류 계산시간
Fig. 10. A/D conversion time and compensating current computing time

직렬임피던스는 각 相에 $j8\Omega$, 병렬보상기의 선간 리액터 및 콘덴서는 각각 $j40\Omega$ 및 $-j82\Omega$ 을 설치하였다. 부하에 $45^\circ \sim 70^\circ$ 의 유도부하를 연결하

고 전원을 바리악 (variac) 을 이용하여 불평형을 만들었다.

여러 경우에 대하여 전원을 불평형으로 만들고 이에 해당하는 부하 단자전압을 측정한 결과 표 1과 같은 결과를 얻었다. 이 경우 전원 및 부하전압의 正相

分, 逆相分 및 不平衡率 ($\epsilon = \text{역상분} / \text{정상분}$) 을 계산하여 보면 표 2와 같다. 그림 11은 표 2를 도표로 나타낸 것인데 전원의 不平衡率을 약 13%정도 까지 변화시켜 본 결과 병렬리액터의 역할에 의하여 이것이 약 2%수준까지 개선됨을 볼 수 있다.

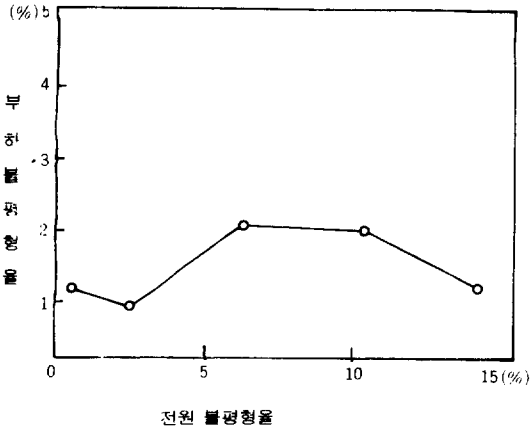


그림 11. 전원 대 부하 불평형률
Fig. 11. Unbalance factors of source vs. load voltages

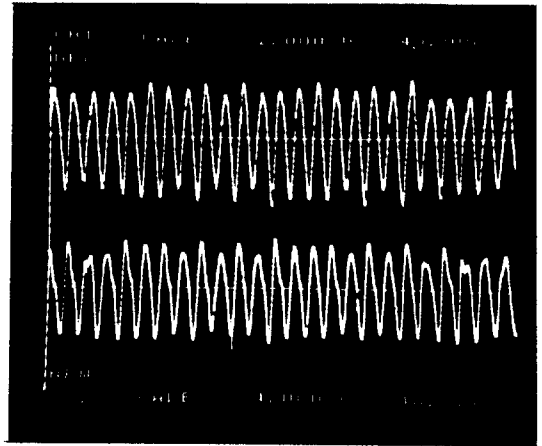


그림 12. 부하단자전압 및 부하전류
Fig.12. Load voltage and load current
상부: 전압 v_{ab} , 하부: 전류 i_a

표 1. 전원전압 및 부하전압
Table 1. Source voltages and load voltages

실험 횟수	전 원 측 (V)			부 하 측 (V)		
	V_{sab}	V_{sbc}	V_{sca}	V_{Lab}	V_{tbc}	V_{lca}
1	208	208	210	176	180	177
2	201	205	209	176	174	177
3	188	200	208	173	174	168
4	177	195	209	179	180	174
5	168	190	209	187	184	187

표 2. 전원 및 부하전압의 불평형률
Table 2. Unbalance factors of source and load voltages

실험 횟수	전 원 측			부 하 측		
	V_{s1} (V)	V_{s2} (V)	ϵ_s (%)	V_{L1} (V)	V_{L2} (V)	ϵ_L (%)
1	209	1.2	0.6	177	2.3	1.3
2	204	5.2	2.5	176	1.7	1.0
3	198	12.7	6.4	171	3.8	2.2
4	193	19.1	9.9	177	3.5	2.0
5	189	25.4	13.4	186	2.7	1.5

그림 12는 부하단자전압 v_{Lab} 와 부하전류 i_{La} 의 파형을 나타낸다. 여기서 단자전압의 진동을 볼 수 있는데 이것은 병렬보상회로가 多人力多出力 (MIMO) 시스템이고 제어회로의 시간지연요소들에 대한 보상이 잘 되지 못한 원인이라고 생각되며 앞으로 해결 할 과제로 남겨둔다.

7. 結 論

전원의 不平衡率을 줄이기 위한 竝列補償回路에 대하여 취급하였다. 制御理論이 간단하고 마이크로프로세서의 도입으로 제어회로의 구성이 매우 간단하게 되었다. PLL 회로의 도입으로 정확한 샘플링 편수를 얻을 수 있었고 따라서 입력전압의 세기가 정교 정확하였다. 또 마이크로프로세서로 A/D 변환을 하였고 이때문에 많은 채널로그有號를 읽고도 빠르게 계수화하였다.

3相 1KVA 竝列補償器를 제작하여 不平衡電源에 연결하여 본 결과 부하의 不平衡率을 2%정도까지 감소시킬 수 있었다. 그러나 계통의 시간지연요소들에 대한 보상이 잘 되지 못하여 출력전압의 진동이 있었는데 이는 앞으로의 과제이다.

끝으로 본 연구는 81년도 문교부學術研究助成費에 의하여 이루어졌음을 밝히며 이에 감사드리는 바입니다.

參 考 文 獻

[1] W. Meusel & H. Waldman; "Coordinate transformation of multi-term regulation system for the compensation and symmetrization of three-phase supplies," Siemens Forsch. -u. Entwickl.

-ber. Bd6 (1977) No. 1, pp.29-38, 1977.

[2] Issamu Hosono et al; "Suppression and Measurement of arc furnace flicker with a large static VAR compensator," IEEE Transaction on PAS, vol. PAS-98, No. 6, 1979.

[3] L. Gyugyi et al; "Principles and applications of static thyristor-controlled shunt compensators," IEEE Transaction on PAS, vol. PAS-97, No. 5, 1978.