

## 2 중 알루미늄 전극구조의 Charge

### Coupled Device 를 이용한 저역 여파기

#### (A Transversal Low Pass Filter Using Charge Coupled Device with Two Level Aluminum Electrode Structure)

辛 允 承\*, 金 五 顯\*, 慶 宗 旻\*, 金 忠 基\*

(Shin, Yun Seung Kim, O Hyun Kyung, Chong Min and Kim, Choong Ki)

#### 要 約

전하결합소자(charge coupled device)의 제작에 필요한 다중전극구조를 실현하기 위하여 알루미늄 양극산화방법을 실험적으로 조사하였다. 양극산화의 전해질용액으로 2% ammonium tartrate를 사용하고, 산화전압을 30~35 volt로 하여 2시간 정도 산화할 때 형성되는  $Al_2O_3$ 의 두께는 400~500 Å 이었고 절연파괴전압은 30 volt 정도였다. 이와 같은  $Al_2O_3$ 의 성질을 이용하여 CCD transversal 저역여파기를 제작하였다. 17개의 tap coefficient를 갖는 저역여파기의 stop band attenuation은 약 22 dB 이었으며 사용가능한 주파수 범위는 3 KHz로부터 100 KHz 까지였다.

#### Abstract

Aluminum anodization method has been investigated for fabricating charge coupled device (CCD) with two-level aluminum gate structure.

$Al_2O_3$  films were formed to a thickness of 400~500 Å by anodizing aluminum with 30-35 V of anode voltage for 2 hours using 2% ammonium tartrate solution as an electrolyte. Breakdown voltage of these films were about 30 volts.

Using above mentioned  $Al_2O_3$  film as an insulator between two aluminum electrodes, CCD transversal low pass filter has been fabricated. CCD transversal low pass filter with 17 tap coefficients has shown 22 dB stop-band attenuation. The operating clock frequency range of the fabricated device was from 3 KHz to 100 KHz

#### 1. 서 론

Charge coupled device의 구조는 MOS (metal - oxide - semiconductor) capacitor를 연속적으로 결합시킨 형태로서 인접한 두 MOS capacitor 사이에서의 전하결합(charge coupling) 현상을 이용하여 전하를 이동시키는 소자이다. 따라서 MOS capacitor 간의 전하결합이 잘 이루어지도록 하려면 전극과 전극사이

의 간격을 될 수 있는 한 줄여야 하며 이를 위해서 다중전극구조를 사용하게 된다. 두 층의 전극구조를 예로들면, metal - metal, polysilicon - polysilicon, polysilicon - metal 등의 구조가 가능하다. 이때 중첩되는 전극간에 절연물질이 필요하며 polysilicon의 경우에는 single crystalline silicon에서와 같은 방법으로 산화막( $SiO_2$ )을 형성하여 사용할 수 있다.<sup>[1]</sup>

또한 전극을 알루미늄으로 사용할 때는 알루미늄산화막( $Al_2O_3$ )을 이용하는 방법이 있다 즉 첫번째 층으로 사용될 알루미늄전극중에서 두번째 층으로 쓰이는 알루미늄전극과 중첩될 부분만을 선택적으로 산화시켜 이를 절연층으로

\* 正會員, 한국과학기술원 전기 및 전자공학과  
(Dept. of Electrical Science, KAIST).  
接受日字: 1981年 3月 5日

사용하는 것이다 특히 여기서 사용한 알루미늄 양극산화 방법(aluminum anodization)<sup>[2]</sup>은 간단한 실험장치로 균일한 Al<sub>2</sub>O<sub>3</sub> 막을 만들 수 있는 장점이 있다.

CCD가 응용되는 분야는 image 소자<sup>[3][4]</sup>, memory 소자<sup>[5]</sup>, 신호처리소자<sup>[6]</sup> 등으로 매우 광범위하여 이 중에서도 analog 신호처리는 가장 활발히 연구되고 있는 분야이고 널리 알려진 split-electrode<sup>[7]</sup> 방법을 쓰는 CCD transversal 여파기<sup>[8]</sup>를 이용하면, 저역여파, bandpass filtering, matched filtering, chirpz transform<sup>[9]</sup> 등의 신호처리가 가능하다. 이 논문에서는 CCD transversal 저역여파기를 알루미늄 양극산화 방법으로 제작하고, 그 주파수 특성을 측정하여 이 른값과 비교하였다.

2. CCD의 동작원리와 전극구조

Metal-oxide-semiconductor의 구조에서 substrate의 전위를 ground로 하고 전극에 substrate의 다수반송자와 같은 극성의 전압을 가하면 산화막 밑의 다수반송자가 밀려나게 되어 공핍영역(depletion region)이 생성되며, silicon 표면에 소수반송자에 대한 potential well이 형성되어 이곳에 소수반송자를 저장할 수 있다.<sup>[10]</sup> 여기서는 그림 1에 보이고 있는 3상, P-channel CCD를 통하여 동작원리를 설명하기로 한다.

시간  $t = t_1$ 의 상태에서 ID(input diode)에 그림

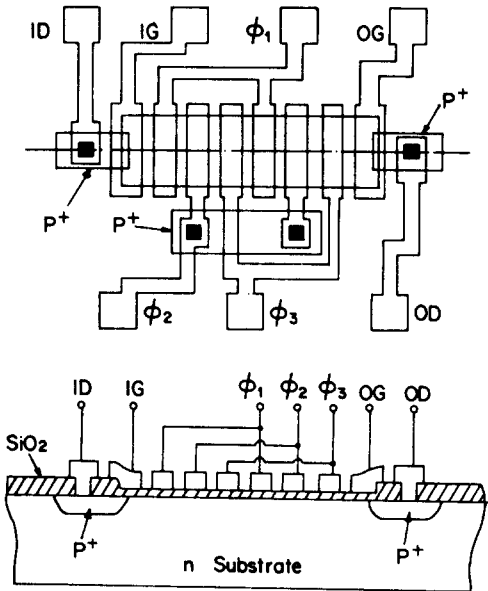


그림 1. 3상, 2단 P-channel CCD  
(a) 평면도 (b) 단면도  
Fig. 1. 3 phase, 2bit P-channel CCD.

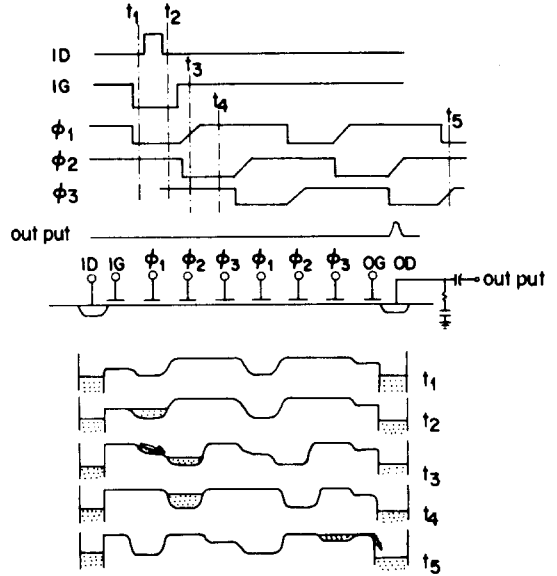


그림 2. CCD의 기본동작  
Fig. 2. CCD basic operation.

2와 같이 pulse를 가해주면,  $t = t_2$ 에서 IG(input gate)전압과  $\phi_1$  전극의 전압차이에 비례하는 量의 정공이 첫번째  $\phi_1$  전극 밑의 Si-SiO<sub>2</sub> interface에 주입되며<sup>[11]</sup>,  $t = t_3$ 에서  $\phi_2$  전극의 전압이 감소하고 상대적으로  $\phi_1$  전극의 전압이 증가하면  $\phi_1$  전극 밑에서의 정공의 위치에너지가  $\phi_1$  전극 밑에서의 것보다 높아지므로  $\phi_1$  전극 밑의 silicon 표면에 주입된 정공은  $\phi_2$  전극 아래로 이동하게 된다. 이와 같이 CCD는 신호전하를  $\phi_1, \phi_2, \phi_3$ 의 전극아래로 차례로 이동시켜 감으로써 analog shift register로 이용될 수 있다.

CCD에서 인접한 두 전극사이의 간격이 크면 두 전극 밑의 potential well 사이에 전위장벽이 생겨<sup>[12]</sup>, 신호전하의 이동이 제한을 받게 된다. 따라서 될 수 있는대로 전극사이의 간격을 좁혀서 인접한 전극사이의 전위장벽을 제거하여야 하는데, 일반적인 집적회로 제작 방법으로는 전극사이의 간격을 3 $\mu$ m 이하로 하기가 매우 어렵다. 한편 그림 3과 같이 두 층의 금속을 서로 인접한 전극으로 사용하고 두 전극 사이에 절연층을 형성시킬 수 있으면, 각각의 전극사이의 간격이 절연층의 두께에 의하여 결정되므로 약 0.3 $\mu$ m 이하로 작게 할 수 있다.

CCD에 많이 사용되는 이중전극방법으로는, 두 층의 전극을 모두 polysilicon으로 하고 그 사이의 절연층을 첫번째 전극의 silicon을 산화시켜 얻은 SiO<sub>2</sub>로

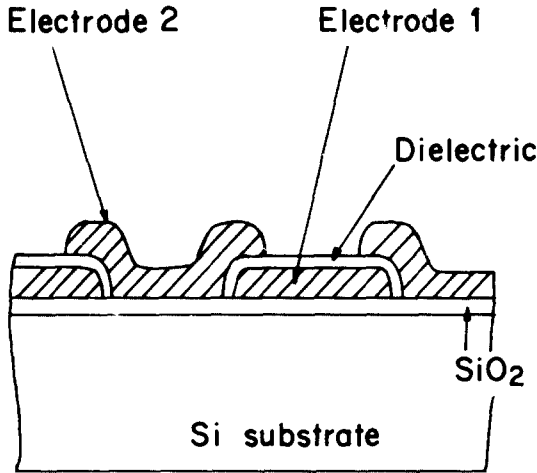


그림 3. 2층 전극 구조  
Fig. 3. Two level electrode method.

쓰는 방법과, 첫번째 전극과 절연층은 앞의 것과 같게 하고 두번째 전극을 알루미늄으로 하는 방법이 있다.<sup>[13]</sup> 또한 두 층의 전극을 모두 알루미늄으로 하고 절연층으로는 첫번째 알루미늄 표면에 알루미늄 양극 산화에 의해 성장시킨 산화알루미늄( $Al_2O_3$ )을 사용하는 방법이 있다.<sup>[14]</sup> 이 중에서 알루미늄 양극산화 방법은 간단한 설비와 적은 비용으로 수행할 수 있는 장점이 있으므로 실험실 등에서의 소규모 제작에 편리하게 이용될 수 있다.

### 3. 알루미늄 양극산화법

알루미늄 표면에  $Al_2O_3$  막을 형성시키는 장치를 그림 4에 보이고 있다. 여기에 쓰이는 전해질 용액으로는 oxalic acid,<sup>[15]</sup>  $H_2SO_4$  용액,<sup>[2]</sup> ammonium tartrate 용액<sup>[2]</sup> 등 여러 가지가 있으나 이 논문에서는 barrier 형의  $Al_2O_3$  막을 만들기 위하여 2% ammonium tartrate ( $(NH_4)_2 C_4H_4O_6$ ) 수용액을 사용하였다.

첫번째 알루미늄이 진공 증착된 wafer를 그림 4와 같이 정전압 전원의 양극에 연결하고 백금 혹은 stainless steel과 같이, 용액과 반응하지 않는 금속을 음극에 연결한 후 전해질 용액에 넣고 전압을 가하면 전압의 크기에 따라 일정한 두께의  $Al_2O_3$  막이 형성되면서 양극산화 전류가 감소하게 된다. 약 30분간 산화시키면 전류는 거의 변화하지 않게 되며 이때 대부분의 산화가 완료된 것으로 볼 수 있고 생성된  $Al_2O_3$  막의 두께와 절연파피 전압은 대략 산화전압에 비례하게 된다.

실제로 CCD의 제작에 알루미늄 양극산화법을 응용

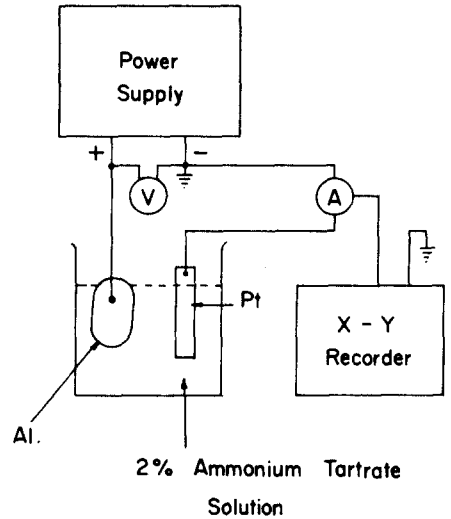
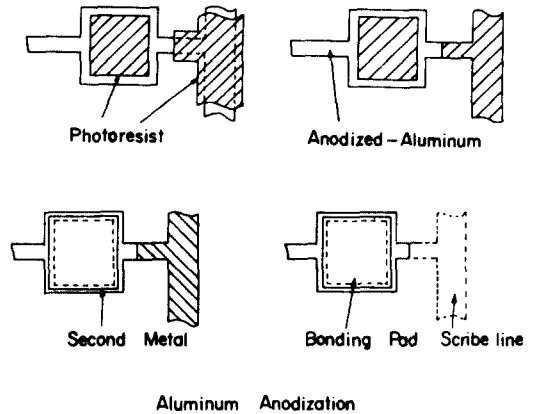


그림 4. 알루미늄 양극산화 장치  
Fig. 4. Aluminum anodization equipment.



### Aluminum Anodization

그림 5. 양극 산화를 이용한 2층 알루미늄 전극 구조의 제작방법

- Scribe line 위의 알루미늄과 bonding pad로 쓰일 알루미늄의 표면이 산화되지 않도록 photoresist로 보호한다.
- 빗금친 부분은 양극 산화가 되지 않는 부분을 표시한다.
- , (d) 두번째 층의 알루미늄 pattern을 형성할 때 빗금친 부분의 알루미늄도 같이 식각된다.

Fig. 5. Aluminum anodization procedure.

하는 경우에는 첫번째 알루미늄 중에서 산화시켜서는 안될 부분(bonding pad, scribe line 등)을 그림 5(a)의 빗금친 부분과 같이 photoresist로 보호하여야 한다. 실험결과에 의하면 산화보호막으로 쓰인 photoresist가 약 40 volt 이상의 산화전압에 의해서 많이 손상받는 것을 알 수 있었으며, 또한 MOS 소자에서

1000 Å 두께의 gate SiO<sub>2</sub>의 절연과피 전압이 50 volt 정도가 되므로, 산화도중 gate SiO<sub>2</sub>가 파괴되지 않도록 하기 위해서는 산화전압은 40 volt 이하로 하여야 한다.

4. 알루미늄 양극산화의 실험결과

알루미늄 양극산화에 의해 생성된 Al<sub>2</sub>O<sub>3</sub> 막의 두께, 비유전율, 절연과피전압이 여러가지 산화전압의 크기에 대하여 측정되었으며 알루미늄 식각 용액내에서의 알루미늄과 Al<sub>2</sub>O<sub>3</sub>의 식각속도를 측정하였다. 먼저 silicon wafer 표면에 약 0.5 μm 두께의 SiO<sub>2</sub>를 형성시키고 그 위에 1 μm 두께의 알루미늄을 진공증착시켜서 첫번째 알루미늄으로 사용하였다. 첫번째 알루미늄이 증착된 wafer를 그림 4와 같이 설치하고 10 ~ 50 volt의 산화전압으로 앞에서 설명한 방법에 의해서 30분간 산화한 후 생성된 Al<sub>2</sub>O<sub>3</sub> 막의 두께를 interferometer로 측정하였다.<sup>[16]</sup> 두께 측정은 그림 6에서의 d<sub>1</sub>과 d<sub>2</sub>를 따로 측정하였으며 전체 Al<sub>2</sub>O<sub>3</sub>의 두께 d는 d<sub>1</sub>과 d<sub>2</sub>를 합한 것이다. 그림 6에서 보면 산화에 소모된 알루미늄과 이에 의해 생성된 Al<sub>2</sub>O<sub>3</sub>의 두께 비율은 약 1:1.3이다. 산화막 두께는 산화전압에 비례하는 것을 알 수 있고 산화전압 1 volt에 의해 생성되는 Al<sub>2</sub>O<sub>3</sub>의 두께는 약 14 Å 으로서 다른 문헌에서 발표된 것과 일치하고 있다.<sup>[2]</sup>

생성된 Al<sub>2</sub>O<sub>3</sub>의 비유전율은 다음과 같이 측정하였다. 앞에서와 같이 여러가지 산화전압으로 산화하여 Al<sub>2</sub>O<sub>3</sub>가 덮여 있는 알루미늄 표면에 두번째 알루미늄을 shadow mask를 써서 부분적으로 진공 증착한 후 두 알루미늄 전극 사이의 Al<sub>2</sub>O<sub>3</sub>막에 의한 용량을 측정하여 계산하였는데 Al<sub>2</sub>O<sub>3</sub>막에 의한 용량의 면적을 S, 비유전율을 ε<sub>r</sub>, Al<sub>2</sub>O<sub>3</sub>의 두께를 d라고 하면 용량C와 ε<sub>r</sub>과의 관계는 다음과 같다.

$$C = \frac{\epsilon_r \cdot \epsilon_0 \cdot S}{d} \dots\dots\dots (1)$$

$$\epsilon_r = \frac{d \cdot C}{\epsilon_0 \cdot S} \dots\dots\dots (2)$$

ε<sub>0</sub>; 진공 중에서의 유전상수

식(2)로부터, Al<sub>2</sub>O<sub>3</sub>의 두께 d는 그림 6에서의 값을 이용하고 면적과 용량을 측정하면 비유전율 ε<sub>r</sub>을 구할 수 있다. 이와 같이 구한 비유전율값을 그림 7에 보이고 있다.

낮은 산화전압에서의 비유전율값이 오차가 크게 나오는 것은 두께 측정에서의 오차가 실제 Al<sub>2</sub>O<sub>3</sub> 두께에 비해서 상대적으로 크기 때문이다. 또한 산화전압에 따라서 비유전율 값이 달라지며, 대체로 4~8의

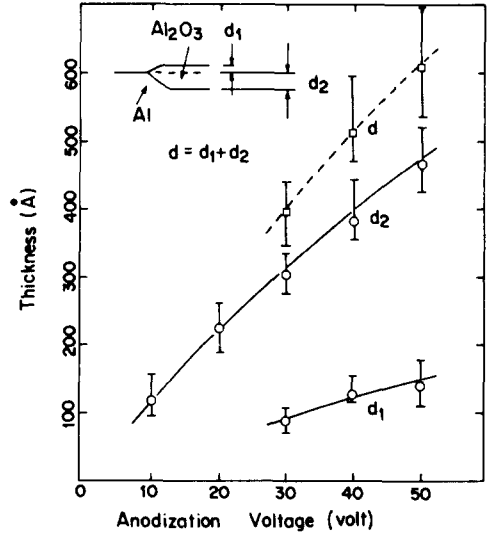


그림 6. 양극 산화전압에 따른 Al<sub>2</sub>O<sub>3</sub>의 두께  
Fig. 6. Thickness of Al<sub>2</sub>O<sub>3</sub> as a function of anodization voltage.

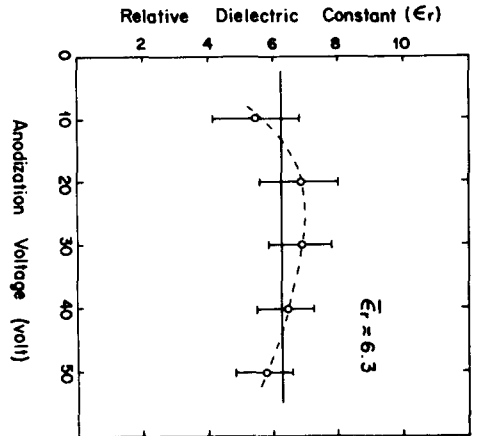


그림 7. 평균 비유전율의 측정  
Fig. 7. Relative dielectric constant of Al<sub>2</sub>O<sub>3</sub>.

값을 가짐을 알 수 있다. 알루미늄 양극산화에 의한 Al<sub>2</sub>O<sub>3</sub>의 절연과피 전압은 이중 전극구조를 실현하려고 할 때 가장 중요한 상수인데 이의 측정은 두 가지 알루미늄 pattern에 대하여 실시하였다. 그림 8의 단면도에서 C<sub>1</sub>과 C<sub>2</sub>가 그것인데 두 가지 pattern의 차이점은 다음과 같다. pattern C<sub>1</sub>은 두번째 알루미늄이 첫번째 알루미늄의 가장자리와 겹치지 않는 경우이고, pattern C<sub>2</sub>는 두번째 알루미늄이 첫번째 알루미늄의 가장자리를 덮고 있는 경우이다. 첫번째 알루미늄과 두번째 알루미늄의 pattern은 모두 사진식각 방법에 의해서 만들어졌다. 즉 첫번째 알루미늄을 1 μm 두께로 진공 증착시킨 후 사진식각 방법에

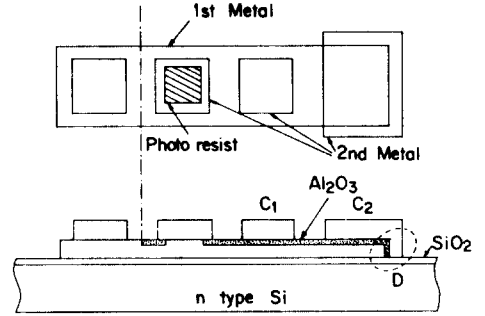
의하여 첫번째 알루미늄 pattern을 만들고 이를 2% ammonium tartrate 수용액에 넣고 정해진 전압으로 30분간 산화시켰으며, 이때 그림에서 점선의 왼쪽 부분은 절연파피 전압을 측정할 때에 전극으로 사용하기 위해서 전해질 용액에 잠기지 않도록 하였다. 여기에 다시 1 $\mu$ m 두께로 두번째 알루미늄을 진공 증착시킨 후 사진식각 방법으로 두번째 알루미늄 pattern을 형성하였다. 이렇게 하여 완성된 sample의 절연파피 전압은 두 알루미늄 전극 사이의 전압을 0 volt에서 점차로 증가시키다가 Al<sub>2</sub>O<sub>3</sub> 막이 파괴되어 전류가 급격히 증가하는 점으로 잡았다. 산화전압을 10 volt에서 50 volt까지 10 volt 간격으로 변화시키면서 제작된 sample들의 절연파피 전압은 그림 9와 같다. 이로써 절연파피 전압은 산화전압에 비례하며 이 결과를 그림 6의 결과와 종합하여 보면 절연파피 전압이 Al<sub>2</sub>O<sub>3</sub> 막의 두께에 비례함을 알 수 있다.

한편 pattern C<sub>2</sub>는 pattern C<sub>1</sub>보다 평균 절연파피 전압이 약 5 volt 가량 낮은 것을 알 수 있으며, 파괴전압의 값도 낮은 곳까지 넓게 분포되어 있음을 알 수 있다. 이와 같이 파괴전압이 측정되고 나면 Al<sub>2</sub>O<sub>3</sub> 막이 파괴되며, 이런 sample에 조금 더 큰 전류를 흘려 절연파피가 일어난 곳을 태우면, pattern C<sub>2</sub>에서의 절연파피는 모두 그림 8에서의 D로 표시된 곳과 같은 첫번째 알루미늄의 가장자리에서 일어나는 것을 확인할 수 있다. 이것은 첫번째 알루미늄의 표면이 가장자리에서는 코르지 못하며, 이곳에서의 전계가 가장 크기 때문이다.

4개의 sample S<sub>1</sub>, S<sub>2</sub>, S<sub>3</sub>, S<sub>4</sub>에 대하여 S<sub>1</sub>은 30 volt의 산화전압으로 30분간 산화했고 S<sub>2</sub>, S<sub>3</sub>는 30 volt의 전압으로 2시간 동안 산화했으며 S<sub>4</sub>는 30분간 30 volt로 산화한 후 phosphorochromic acid (H<sub>2</sub>O : C<sub>7</sub>O<sub>3</sub> : H<sub>3</sub>PO<sub>4</sub> = 200 ml : 4 gr : 10 gr)에 넣고 가열하여 Al<sub>2</sub>O<sub>3</sub>만 제거한 후 다시 30 volt로 30분간 산화하였다. 이것은 불균일한 알루미늄 표면을 electro-polishing 방법에 의하여 고르게 하기 위한 것이다. 이에 대한 실험 결과를 그림 10, 그림 11에 보이고 있으며, 그림 10의 점선은 산화전압을 나타낸다.

그림에서 보면 30분간 산화한 S<sub>1</sub>은 가장 나쁜 절연파피 특성을 보이고 있으며 S<sub>4</sub>는 약 20 volt 이하의 파괴전압을 보이는 것이 많이 줄어들어서 S<sub>1</sub>보다는 많이 개선된 것을 알 수 있다. S<sub>2</sub>, S<sub>3</sub>는 2시간 동안 산화시킨 sample로서 약 35 volt 근처에서 매우 균일한 파괴전압의 분포를 보이고 있다. 이와 같은 결과로부터 대부분의 산화가 완료된 30분부터 2시간 사이의 산화가, 첫번째 알루미늄 가장자리에서의 낮은

절연파피 전압의 개선에 매우 중요함을 알 수 있다.



Aluminum Anodization Experiment

그림 8. 양극산화된 Al<sub>2</sub>O<sub>3</sub>의 특성을 측정하기 위한 2층 알루미늄 전극구조

Fig. 8. Two level aluminum electrode structure for the characterization of formed Al<sub>2</sub>O<sub>3</sub>.

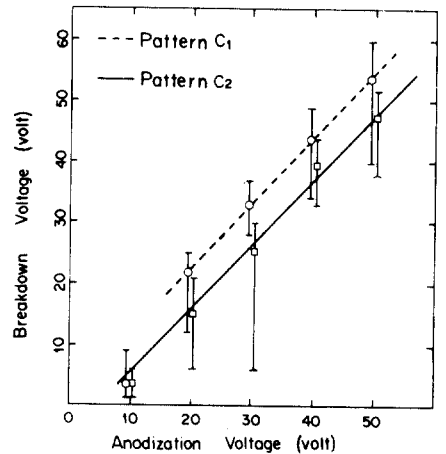


그림 9. Pattern의 형태에 따른 양극 산화전압과 절연파피 전압과의 관계 (pattern C<sub>1</sub>과 C<sub>2</sub>는 그림 8에서의 C<sub>1</sub>과 C<sub>2</sub>를 나타내는 것이며, error bar의 형태로부터 pattern C<sub>2</sub>의 경우에는 양극산화전압을 30 volt 이상으로 하여야 함을 알 수 있다)

Fig. 9. Breakdown voltage vs. anodization voltage.

알루미늄 식각용액내에서의 알루미늄과 Al<sub>2</sub>O<sub>3</sub>의 식각속도는 다음과 같이 측정할 수 있다. 즉, 그림 8과 같이 두 층의 알루미늄과 Al<sub>2</sub>O<sub>3</sub>가 형성된 wafer를 알루미늄 식각용액에 넣으면 알루미늄과 Al<sub>2</sub>O<sub>3</sub>가 같이 녹게 된다. 이때 점선 왼쪽의 2 $\mu$ m 두께의 알루미늄이 모두 녹는 시간을 측정하여 알루미늄의 식각속도를 알 수 있으며 C<sub>1</sub>이나 C<sub>2</sub>와 같이 Al<sub>2</sub>O<sub>3</sub>층과 알루미늄이 같이 있는 곳이 완전히 녹는 시간을 측정하면 Al<sub>2</sub>O<sub>3</sub>의 식각속도를 측정할 수 있다. 실험에 사용한 wafer는 첫째 알루미늄을 30 volt로 산화한

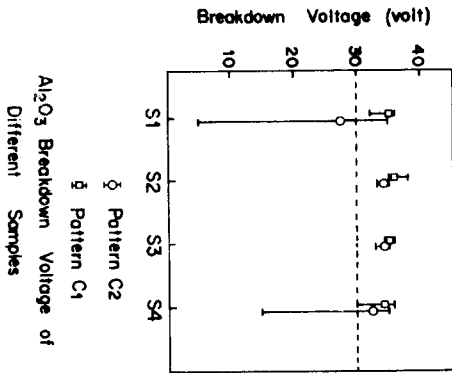


그림 10. 여러 가지 양극 산화 방법에 의한 sample 들의 절연파괴전압 (S<sub>1</sub>, S<sub>2</sub>, S<sub>3</sub>, S<sub>4</sub>에 대한 설명은 본문을 참조 하시오)

Fig. 10. Al<sub>2</sub>O<sub>3</sub> breakdown voltage of different samples.

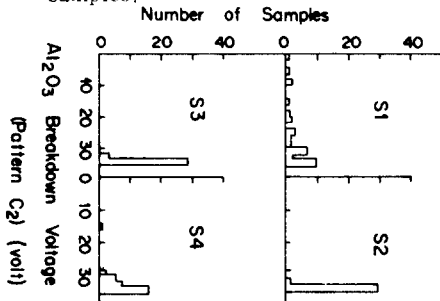


그림 11. 여러 가지 양극 산화 방법으로부터 측정된 pattern C<sub>2</sub>에 대한 절연파괴 전압의 분포

Fig. 11. Distribution of Al<sub>2</sub>O<sub>3</sub> breakdown voltages for the pattern C<sub>2</sub>.

표 1. 알루미늄 식각용액에 의한 알루미늄과 Al<sub>2</sub>O<sub>3</sub> 식각속도

Table 1. Aluminum and Al<sub>2</sub>O<sub>3</sub> etch rate in the aluminum etching solution

	Al 식각용액 A		Al 식각용액 B	
용 액 온 도	53°C	49°C	51°C	45°C
$r_{Al}$ [ Å / 분 ]	13,000	11,000	7,000	6,000
$r_{Al_2O_3}$ [ Å / 분 ]	100	60	60	50
$r_{Al} / r_{Al_2O_3}$	130	180	120	120

Al 식각용액 A : H<sub>3</sub>PO<sub>4</sub> : HNO<sub>3</sub> : CH<sub>3</sub>COOH : H<sub>2</sub>O = 16 : 1 : 1 : 2

Al 식각용액 B : H<sub>3</sub>PO<sub>4</sub> : HNO<sub>3</sub> : CH<sub>3</sub>COOH : H<sub>2</sub>O = 75 : 15 : 3 : 14

sample이며 이때의 Al<sub>2</sub>O<sub>3</sub>의 두께는 그림 6의 값을 사용했다. 알루미늄 식각용액은 두 가지를 사용하였는데 각 용액의 조성비와 식각속도는 표 1에 있는 것과 같다. 두 가지 용액 모두에 대하여 Al<sub>2</sub>O<sub>3</sub>의 식각속도가 알루미늄의 식각속도에 비해서 약 100분의 1 이하의 값을 나타내므로, 사진식각 방법에 의해 두번째 알루미늄의 pattern을 만드는데 있어서 첫번째 알루미늄 위에 형성된 Al<sub>2</sub>O<sub>3</sub>는 거의 손상받지 않는 것으로 보아도 무방하다.

한편 일반적인 CCD의 동작에 있어서 각 gate 전극에 가해지는 전압의 크기는 약 20 volt 이하가 되므로 30~35 volt 정도의 산화전압으로 2% ammonium tartrate 수용액에서 2시간 가량 산화시켜 얻은 Al<sub>2</sub>O<sub>3</sub>층은 충분한 절연파괴전압을 갖는 절연층으로 사용될 수 있으며, 또한 두번째 알루미늄 pattern의 사진식각에 사용될 알루미늄 식각용액으로는 표 1의 조성비를 가진 용액을 사용함으로써 Al<sub>2</sub>O<sub>3</sub>의 손상을 최소로 줄일 수 있다.

5. CCD transversal 저역 여파기의 설계

M개의 stage로 된 CCD shift register에 주기 T를 갖는 clock pulse를 이용하여 sampling된 입력 신호를 통과시키면 출력에서 M·T 시간만큼 지연된 신호가 나오게 된다. 이와 같은 CCD shift register로 transversal 여파기를 구성하기 위해서는 split-electrode<sup>[7]</sup> 방법이 사용되며 이 방법을 이용하면 임의의 impulse response와 입력신호와의 convolution이 가능하다. 다음에 transversal 여파기의 동작과 split-electrode 방법에 대하여 자세히 설명하기로 한다.

그림 12는 transversal 여파기의 block diagram으로서 delay stage D, weighting coefficient h<sub>k</sub>, summing 회로 등으로 구성되어 있음을 알 수 있다. Transversal 여파기는 FIR (finite impulse response)

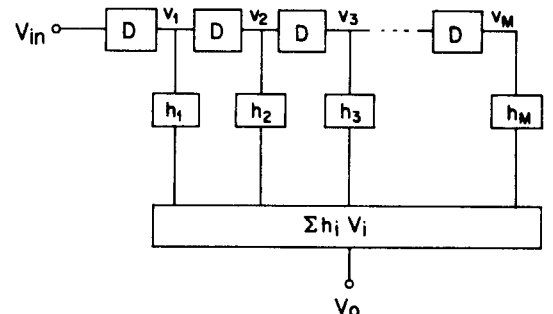


그림 12. Transversal 여파기의 구성도

Fig. 12. Block diagram of a transversal filter.

여파기라고도 부르며 그 transfer function 은 다음식  
으로 표시된다.<sup>[17]</sup>

$$H(Z) = \sum_{n=1}^M h_n \cdot Z^{-n} \dots\dots\dots (3)$$

이 식에서 Z는 복소변수로서  $Z = r \cdot e^{j\omega}$ 로 쓸 수  
있으며, H(Z)는 h(n)의 Z-transform이 된다.

이 여파기는 nonrecursive 여파기의 일종으로서 그  
impulse response가 finite duration을 갖는 특징이  
있다. 따라서 입력( $V_{in}(t)$ )에 의한 출력은 다음과 같  
이 된다.

$$V_o(nT) = \sum_{k=1}^M h_k \cdot V_{in}[(n-k+1) \cdot T] \dots\dots\dots (4)$$

그러므로 CCD shift register를 이용하여 transversal  
여파기를 제작하기 위해서는 weighting coefficient  
( $h_k$ )를 결정하는 방법이 필요하다. 그림 13은 3상  
CCD shift register에 split-electrode 방법을 써서  
transversal 여파기로 동작시키는 원리를 표시한 것이  
다. 즉  $\phi_3$  clock으로 구동될 gate 전극들을 위 ( $a_k$ )  
와 아래( $b_k$ )의 두 부분으로 나누고 그 면적의 비를  
 $a_k : b_k = (1 + h_k) : (1 - h_k)$ 로 하면, 용량은 면적에  
비례하므로  $a_k$ 와  $b_k$ 의 용량차이는  $h_k$ 에 비례하게 된  
다. 또한 gate 전극 밑의 표면전위 변화를 입력신호  
전압의 크기에 비례한다고 보면 k번째 split-elec-  
trode에 의한 출력  $V_{o,k}$ 는 다음과 같이 표시된다.

$$V_{o,k} \propto h_k \cdot V_{in}[n \cdot T - (k-1)T] \dots\dots\dots (5)$$

따라서 differential current integrator에 나타나는  
출력은 식(6)으로 표시될 수 있다.

$$V_o(n \cdot T) = \sum_{k=1}^M V_{o,k}(nT) \propto \sum_{k=1}^M h_k \cdot V_{in}[(n-k+1)T] \dots\dots\dots (6)$$

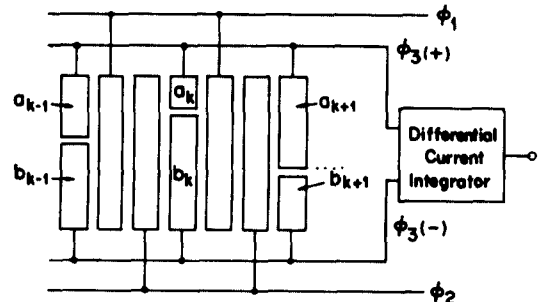


그림 13. Split-electrode 방법의 개략도  
Fig. 13. Split-electrode technique.

저역여파기의 경우에는 transfer function H( $e^{j\omega}$ )  
가 식(7)과 같은 특성을 가져야 하므로 이에 따른  
impulse response는 식(8)과 같이 된다.

$$H(e^{j\omega}) = \begin{cases} 1, & |\omega| < \omega_L \\ 0, & \omega_L < |\omega| < \pi \end{cases} \dots\dots\dots (7)$$

$$h(n) = \frac{\sin(\omega_C \cdot n)}{\pi \cdot n} \dots\dots\dots (8)$$

식(8)로부터 저역여파기에서의 weighting coef-  
ficient  $h_k$ 는 sinc function의 모양을 가진다 이 논문  
에서는  $h_0$ 에서  $h_{16}$ 까지 17개의 coefficient를 갖는  
여파기를 설계하였으며 따라서  $-2\pi$ 에서  $2\pi$ 까지의  
구간을 16등분하여  $h_k$ 값을 결정하였다. 설계된 저역  
여파기의 cutoff 주파수  $\omega_L$ 은 clock 주파수  $\omega_C$ 의  $\frac{1}{8}$   
즉  $\omega_L = \frac{1}{8}\omega_C$ 로 되어, clock 주파수를 변화시킴으로  
써  $\omega_L$ 값을 임의로 정할 수 있음을 알 수 있다.

6. CCD 저역 여파기의 제작

소자의 제작에는 P-MOS공정을 선택하였으며, sili-  
con wafer로는 n형, (100)방향의 비저항이 3~5  
 $\Omega \cdot \text{cm}$ 인 것을 사용하였다. 전 공정을 요약하면 다음  
과 같다.

- (1) 초기 산화막 성장:  
약 8,500Å의 field oxide를 1150°C의 온도에서  
wet oxidation 방법으로 형성시킨다.
- (2) P+ 확산:  
P형의 불순물이 확산되어야 할 부분의 산화막을  
첫번째 mask를 이용하여 제거한 후 BN wafer를 써  
서 boron을 확산시킨다.
- (3) Gate 산화막 성장:  
Gate로 될 부분과 contact open될 부분의 산화막  
을 두번째 masking 작업으로 제거한다. 다음에 약  
1000Å 두께의 gate 산화막을 1100°C에서 dry oxid-  
ation으로 성장시킨다.
- (4) Contact open:  
세번째 mask를 써서 contact open을 한다. 이때  
photoresist의 pinhole 등 defect를 없애기 위하여  
double masking이 필요하다. 특히 이 소자는 gate  
산화막의 면적(= 600mil<sup>2</sup>)이 대단히 크므로 이 과정  
에 유의하여야 한다.
- (5) 1차 알루미늄 증착:  
1μm 정도의 알루미늄을 증착시킨 후 네째 mask  
로 pattern을 형성한다.
- (6) 알루미늄 양극산화:  
앞에서 자세히 설명한 양극산화법으로 첫번째 알루

미늄의 표면에  $Al_2O_3$  막을 약  $400 \text{ \AA}$ 의 두께로 만들어 두번째 알루미늄과의 절연층으로 사용한다. 이때 다섯째 mask를 써서  $Al_2O_3$  막이 형성되지 않아야 할 부분을 photoresist로 보호하여야 한다.

(7) 2차 알루미늄 증착:

첫번째 알루미늄과 같은 방법으로 약  $1 \mu\text{m}$  두께의 알루미늄을 증착시킨 후 여섯째 mask로 두번째 알루미늄의 pattern을 만든다.

(8) Scribe line 식각:

일곱째 mask로 양극산화층을 위해서 제거하지 않았던 scribe line 위의 알루미늄과 silicon 산화막을 제거한다.

(9) Alloy:

알루미늄과 silicon 사이의 ohmic 접촉을 위해서  $450^\circ\text{C}$ 에서 30분 동안 alloy한다.

이상과 같은 과정을 거쳐 완성된 chip은 그림 14와 같다.

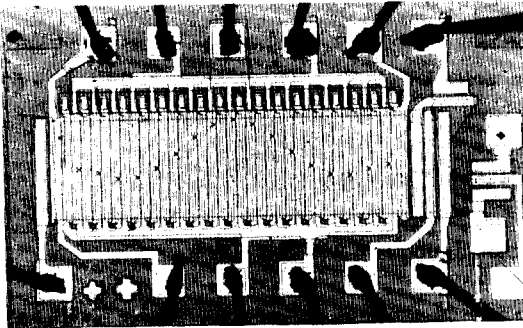


그림 14. 완성된 CCD transversal 저역여파기의 chip 사진 (chip 크기:  $65 \text{ mil} \times 43 \text{ mil}$ )

Fig. 14. Microphotograph of the fabricated CCD transversal low pass filter chip.

### 7. 결 과

그림 15는 제작이 완성된 CCD chip을 동작시키는데 필요한 주변회로를 나타낸 것이다. 여기서 사용한 clock pulse는  $1\frac{1}{2}$  phase로써 이는 2 phase clock 형태를 변형시켜, 하나의 DC 전압과 하나의 clock pulse만으로 소자를 구동시키는 방법이다. 제작된 소자에서는 두개의 출력, 즉 shift register 출력과 여파기출력을 각각 얻을 수 있다. 그림 14의 chip 사진에서 오른쪽 끝 부분의 output diode(그림 1 참조)에서는 shift register 출력이 얻어지며, split된 두개의 전극으로부터는 저역여파된 출력을 얻을 수 있다.

그림 16은 정현파 입력이  $T_d$ 만큼 지연되어 shift register 출력에 나타난 것으로써, 앞에서 설명한 바와

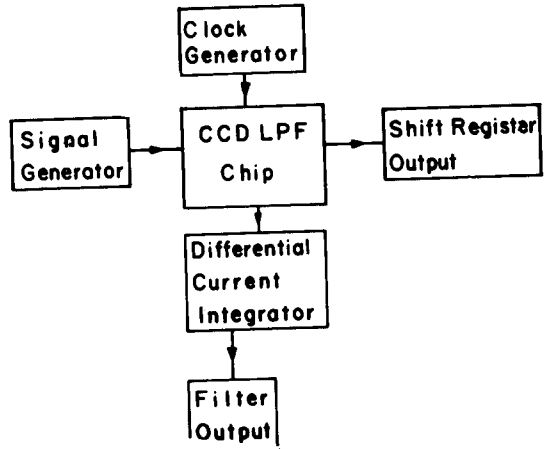


그림 15. CCD transversal 저역여파기의 주변회로 구성도.

Fig. 15. Peripheral circuit of CCD transversal low pass filter.

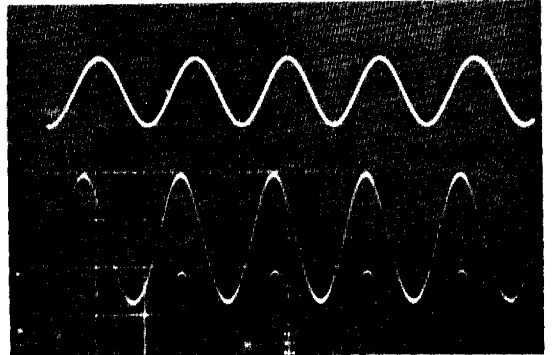


그림 16. CCD shift register의 출력특성  
위 : 입력신호, 1 KHz 정현파  
아래 : Shift register 출력  
수평축:  $0.5 \text{ msec/div}$ .

Fig. 16. Output characteristic of CCD shift register.

같이 지연시간  $T_d$ 는  $T_d = 17 \times T_c$  ( $T_c = 1/f_c$ )로 되어 clock pulse의 주파수( $f_c$ )에 의하여 그 값이 결정된다. 사진의 위부분에 있는 입력정현파의 주파수는 1 KHz이며 clock pulse의 주파수는 50 KHz이다. 아랫 부분에는  $340 \mu\text{sec}$  지연된 출력이 나타나 있다.

입력에 impulse를 가하고 여파기출력을 보면 그림 17과 같은 impulse response를 볼 수 있으며 이 파형으로부터 제작된 소자가 저역여파기임을 확인할 수 있다.

또한 저주파여파기의 주파수특성은 그림 18의 실험장치를 이용하여 구할 수 있고, 이때 사용한 clock pulse의 주파수는 32 KHz이며 측정된 cut-off 주



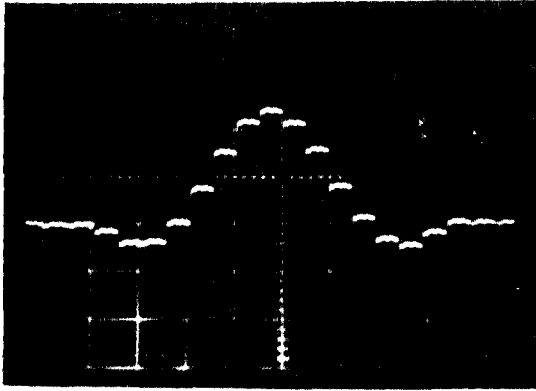


그림 17. CCD 저역 여파기의 impulse response  
수평축 :  $100 \mu\text{sec/div}$ , 수직축 :  $0.2 \text{ V/div}$ .  
Fig. 17. Impulse response of CCD transversal low pass filter.

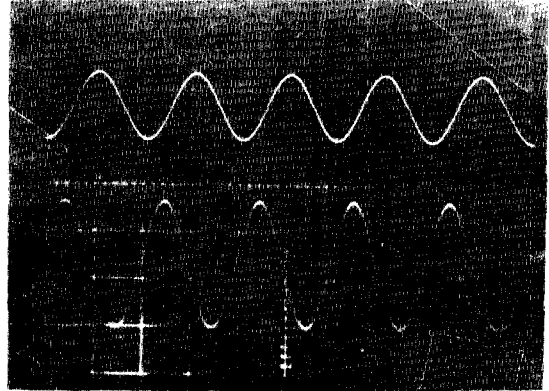


그림 20. CCD 저역 여파기의 출력특성  
위 : 입력신호,  $1 \text{ kHz}$  정현파  
아래 : 저역 여파기 출력  
수평축 :  $0.5 \text{ msec/div}$ .

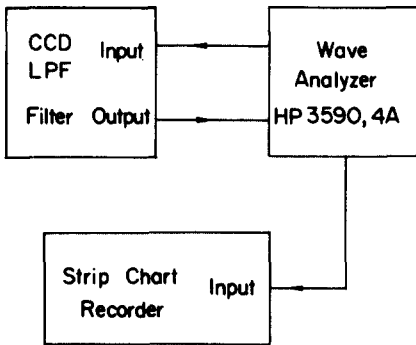


그림 18. 주파수 특성의 측정  
Fig. 18. Frequency-amplitude response measurement.

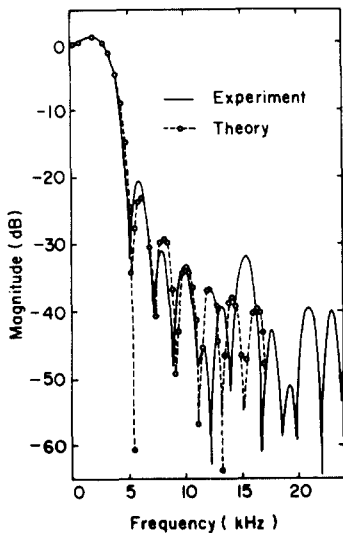


그림 19. 주파수 특성  
Fig. 19. Frequency response.

Fig. 20. Output characteristic of CCD transversal low pass filter.

파수는 약  $4 \text{ KHz}$ 로 나타났다. 이론 값에서 약  $24 \text{ dB}$ 를 나타냈던 stop band attenuation은 실험적으로는 약  $22 \text{ dB}$ 로 측정되었다. 그림 19는 주파수특성의 이론값과 실험값을 비교한 것이다. 그림 20의 위부분은  $1 \text{ KHz}$ 의 정현파입력을 아래에는 여파기 출력을 나타낸 것으로서 pass band 내의 주파수를 갖는 입력이 가해지면 전혀 감소되지 않는 신호가 출력에 나타남을 알 수 있다.

## 8. 결 론

CCD transversal 여파기의 장점은 그 cutoff 주파수가 clock 주파수에 의해서 정해지므로 이를 조정하여 임의의 cutoff 주파수를 갖는 여파기를 얻을 수 있다는 것이다. 또한 앞에서 설명한 바와 같이 split-electrode의 형태에 따라 여파기의 transfer function이 결정되므로 첫번째 알루미늄 pattern 하나만을 변형시킴으로써 여러가지 형태의 여파기를 만들 수 있다. 즉 split-electrode의 tap coefficient를 결정하기 위하여 impulse response를 windowing 하는 과정에 있어서, side lobe의 peak amplitude, main lobe의 transition width, minimum stop band attenuation 등 주파수 특성을 고려하여 rectangular window, hanning window, hamming window 등으로부터 알맞은 window function을 선택할 수 있다. 이 논문에서는 rectangular window를 선택하여 transition width가 가장 좁은 저역 여파기를 제작할 수 있었다.

Transversal 여파기의 특성을 결정하는 또 하나의 중요한 상수로 tap coefficient의 갯수를 들 수 있다.

물론 tap 갯수가 많을수록 여파기의 특성은 개선될 수 있으나 집적회로 제작상의 여러 가지 문제점을 고려하여 적당한 선에서 결정하여야 한다.

제작된 CCD chip에서의 암전류(dark current)는 약  $500 \mu\text{A}/\text{cm}^2$ 로 측정 되었으며, 이것은 이미 발표된 값보다 매우 큰 것이다. 암전류는 CCD의 주파수 특성의 하한을 결정하는 상수로서 이와 같이 큰 값의 암전류는 주파수 특성에 큰 영향을 미친다. 실제로 약 3 KHz 이하의 clock 주파수에서는 소자의 동작이 불가능하였다.

또한 100 KHz의 clock 주파수에서의 transfer efficiency는 0.997로 측정 되었으며 clock 주파수를 증가시키에 따라 그 값이 급격히 감소하였다. 따라서 고주파에서의 transfer efficiency를 향상시키기 위해서는 이 논문에서의 SCCD(surface channel CCD)와 달리 BCCD(buried channel CCD)를 사용하는 방법을 들 수 있다. BCCD에서는 surface state trapping에 의한 transfer efficiency의 감소를 막을 수 있으며 fringing field의 증가 등 장점이 있으므로 고주파수 동작에 적합하다.

본 연구는 한국과학재단의 재정지원으로 수행되었습니다. 한국과학재단과 또 이 논문을 진행하는 동안 협조와 토론을 아끼지 않는 반도체실 실원 여러분들께 깊은 사의를 전합니다.

#### 參 考 文 獻

1. F. Faggin and T. Klein, "Silicon Gate Technology," Solid State Electronics, 13(8), 1125-1140, Aug. 1970.
2. J. W. Diggle, T. C. Downie, and C. W. Goulding, "Anodic Oxide Films on Aluminum," Chemical Reviews, Vol. 69, No. 3, pp. 365-405, June 1969.
3. D. F. Barbe, "Imaging Devices Using the Charge-Coupled Concept," Proceedings of IEEE, Jan. 1975.
4. M. H. White, D. R. Lampe, F. C. Blaha, and I. A. Mack, "Characterization of Surface Channel CCD Image Arrays at Low Light Levels," IEEE J. Solid State Circuits, SC-9, 1-13, Feb. 1974.
5. L. M. Terman and L. G. Heller, "Overview of CCD Memory," IEEE Trans. Electron Devices, Feb. 1976.
6. D. D. Buss and W. H. Bailey, "Signal Processing Applications of Charge Coupled Devices," Proc. CCD Technology and Applications Conference, 179-191, Edinburgh, Sep. 1974.
7. D. D. Buss, Collins, W. H. Bailey, and C. R. Reeves, "Transversal Filtering Using Charge-Transfer Devices," IEEE J. Solid-State Circuits, SC-8, 138-146, Apr. 1973.
8. R. W. Brodersen, C. R. Hewes, and D. D. Buss, "A 500-Stage CCD Transversal Filter for Spectral Analysis," IEEE J. Solid-State Circuits, SC-11, 75-84, Feb. 1976.
9. D. D. Buss, R. L. Veenkant, "Comparison Between the CCD CZT and the Digital FFT," CCD '75 Proceedings, 267-281, San diego, Oct. 1975.
10. W. S. Boyle and G. E. Smith, "Charge Coupled Semiconductor Devices," B. S. T. J. Vol. 49, pp. 587-593, Apr. 1970.
11. M. F. Tompsett, "Surface Potential Equilibration Method of Setting Charge in Charge-Coupled Devices," IEEE Trans. Electron Devices, Vol. ED-22, pp. 305-309, June 1975.
12. R. W. Brodersen, D. D. Buss and A. F. Tasch, Jr., "Experimental Characterization of Transfer in Charge Coupled Devices," IEEE Trans. Electron Devices, Vol. ED-22, pp. 40-46, Feb. 1975.
13. M. J. Howes and D. V. Morgan (Editors), "Charge-Coupled Devices and Systems," John Wiley & Sons, 1979.
14. D. R. Collins, "CCD Fabricated Using Aluminum Anodized Aluminum-Aluminum Double Layer Metallization," Electrochem. Soc., J., Apr. 1973.
15. W. R. McMahan, "Thin Film Metallization Process for Micro-circuits," United State Patent, Patented at Jan. 11. 1972. USP 3,634,203
16. Å-Scope Interferometer Manual, Varian Model No. 980-4000/4006
17. L. B. Rabiner and B. Gold, "Theory and Application of Digital Signal Processing," Prentice-Hall, 1975.

