

# 디지털필터의 現況과 展望

李 斗 秀

漢陽大學校 工科學 電子工學科 教授(工博)

## 1. 서 론

디지털신호처리기술은 급속하게 발달하고 그 응용범위는 날로 확대되고 있으므로 많은 사람들의 관심의 대상이 되고 있다. 그러므로 이것에 관한 논문과 책들이 대단히 많이 출판되고 있으며 IEEE의 Audio & Electroacoustics Society는 1974년 그 이름을 Acoustics, Speech, and Signal Processing Society로 바꾸고 특집을 자주 발간하고 있다. 디지털신호처리에 관한 상세한 내용은 이러한 책에 미루기로 하고 여기에서는 처음시작하려고 하는 사람들이나 응용하려고 하는 사람들을 위하여 1차원디지털필터의 발전과 설계 및 실현 방법들의 특징을 간략하게 비교하여 설명하려고 한다.

## 2. 디지털신호처리의 발전

디지털신호처리라고 하면 hard ware를 연상하게 되지만 FFT algorithm이 발표된 1960년대의 후반부터는 software에 의한 처리도 활발하게 이용되고 있다.

통신이나 제어분야에서는 실시간처리를 할 수 있는 시스템이 필요하므로 컴퓨터를 이용하는 필터보다는 하드웨어에 의한 필터에 많은 관심을 갖게 되었다. 1970년대를 맞아 집적회로(LSI)의 제작기술이 본격적으로 발달되었으며 이에 따라 디지털필터를 하드웨어로 실현하는 연구가

계속되고 있다.

하드웨어디지털필터가 갖추어야 할 첫째의 특성으로서는 처리속도가 빨라야 한다. 처리속도를 빠르게 한 대부분은 특정용도에만 한정되므로 대량생산이 어렵고 가격이 높아진다.

가변성이 있는 하드웨어디지털필터를 얻기 위해서는 기능의 일부를 소프트웨어 또는 firmware로 대치한다. 따라서 마이크로프로세서를 이용하는 하드웨어디지털필터에 관심을 갖게 되었고 처리속도가 빠르지 않은 경우에는 현재 이용되고 있다.

음성과 같이 비교적 주파수가 낮은 영역에서도 마이크로프로세서에 의한 실시간처리는 어렵지만 프로그램을 효율적으로 작성(step수를 최소로 한다)하거나 프로그램에 의한 처리시간이 긴 부분을 하드웨어(곱셈연산은 multiplier)로 처리하면 가능하게 된다.

이와같이 하드웨어에서는 소프트웨어의 장점(유동성, 다양성등)을 받아들이고 마이크로프로세서에 의한 필터는 하드웨어의 장점(고속처리)을 받아들이는 효율적인 디지털필터의 실현에 대해서 관심이 높아지고 있다.

처음에는 주로 소프트웨어에 의해 실현되던 디지털필터이지만 LSI의 발달에 따라 하드웨어에 의해 실현이 가능하게 되었으며 이제는 두 방법의 장점만을 결합한 디지털필터의 실현이

가능하게 되었다. 패턴을 처리하는 디지털필터는 주로 소프트웨어에 의존해 왔으나 하드웨어에 의한 실시간처리가 요구되므로 이에 관한 연구도 시작되었다.

### 3. 디지털신호처리의 특징

일괄처리에 의한 것은 물론이지만, 실시간처리에 관심을두고 디지털신호처리에 의해 얻을 수 있는 장점을 살펴본다. 디지털신호처리시스템에서는 모든 형태의 값(신호 또는 상수)은 디지털로 변환하여 대수연산(곱셈과 덧셈)으로 처리하기 때문에 시스템은 가산기, 승산기, 기억장치 및 게이트회로로 구성된다.

예로서 그림 1 과 같은 SSB변조방식을 생각하자. 그림에서 윗 부분은 아날로그회로로 구성된 변조방식을 나타내고 아래 부분은 디지털신호처리방식에 따라 구성된 변조방식을 나타낸 것이다. 이때 디지털신호처리방식에 의해 얻어지는 잇점은 무엇일까?

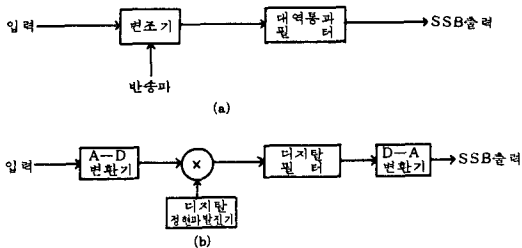


그림 1.

디지털시스템은 게이트와 기억장치 및 연산장치로 간단하게 이루어지는 것이고 LSI로 제작할 수 있기 때문에 다음과 같은 잇점을 얻을 수 있다.

- 1) 경제적, 소형 고신뢰도
- 2) 온도특성이 우수함. 긴 수명, 높은 안정도, 용이한 보수
- 3) 높은 정확도, 오랫동안 기억함.
- 4) 가변성, 융통성, 확장성이 좋다.

신호처리시스템에서 다만 아날로그필터의 기능을 수

행하기 위해서 디지털필터를 적용시키는 것은 좋은 방안이 아니다. 아날로그신호를 디지털필터로 처리하기 위해서는 A/D 변환기와 D/A 변환기가 필요하게 된다. 이들의 값은 디지털필터의 값보다 훨씬 비싸므로 단순하게 아날로그필터를 디지털필터로 대체하는 것은 효율적이라고 할 수 없다. SSB변조방식의 예에서 변조기능, 직교변환기능 및 신호검출의 모든 기능을 디지털시스템으로 구성시키면서 여기에 디지털필터의 기능을 부여해 주는 것이 효과적이다. 이러한 종합적인 기능은 디지털시스템의 시분할처리기능과 효과적인 알고리즘의 개발에 의해 실현된다.

앞에서 열거한 디지털신호처리의 잇점이 현재 모두 얻어진 것은 아니고 이들을 달성하기 위한 연구가 진행되고 있다. 예를 들어 처리속도를 향상시키는 노력이 계속되고 있으나 아직도 단위시간당 연산의 수. 특히 곱셈연산의 수는 상당히 많으며 이를 하드웨어로 처리하기 위해서는 상당한 비용을 지불해야 한다.

디지털신호처리방법은 장점만을 가지는 것은 아니다. 실시간처리를 위해서 사용할 수 있는 주파수한계는 낮은 영역에 제한되고 있으며, Finite wordlength의 영향, roundoff error, aliasing, limit cycle 등이 발생하기 쉬운 결점이 있다. 이러한 점들을 해결하려는 노력이 계속되고 있으며 LSI 제조기술의 발전과 새로운 회로의 구성방법에 의해 점차 개선되고 있다.

### 4. 디지털필터의 설계 및 기본구성회로

디지털소자(gate, adder, multiplier, register 등)를 이용해서 주파수선택특성을 갖도록 한 시분변선회로를 디지털필터라 한다.

디지털필터에는 그림 2 와 같이 귀환회로가 없는 것과 그림 3 과 같이 귀환회로를 가지는 것으로 구분한다. 그림 2 와 같은 형태를 비순회형(nonrecursive)필터라 하고 그림 3 을 순회형(recursive)필터라 한다.

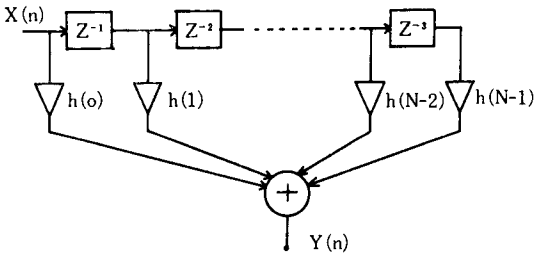


그림 2.

비순회형 필터의 임펄스 응답은 시간 영역에서 어떤 시간이상에서는 0이 되므로 FIR (finite impulse response) 필터라고 부른다. 비순회형 필터는 구조에 따른 이름으로서 tapped delay line filter, transversal filter, moving average filter 등으로도 부른다.

순회형 필터의 임펄스 응답은 일반적으로 무한히 계속되기 때문에 IIR (infinite impulse response) 필터라고 부른다.

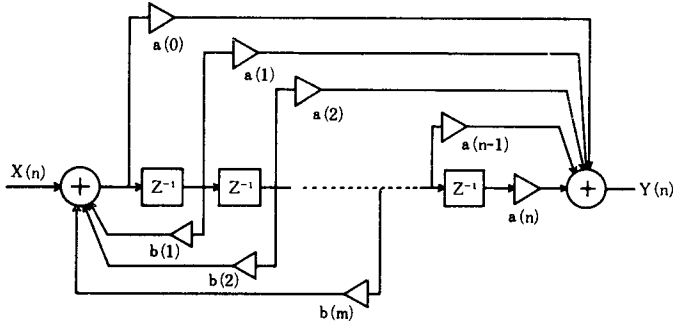


그림 3.

FIR 필터는 그림 2와 같이 귀환소자가 없는 구조로 실현하지만 그림 3과 같은 순회형으로도 실현할 수 있다.

IIR 필터는 그림 2와 같은 비순회형의 구조로 실현할 수 있으나 이 경우에는 상당히 큰 오차가 수반되므로 주의해야 한다. 이와같이 FIR 필터와 IIR 필터의 상호변환이 가능할지라도 그들의 용도는 구분할 수 있다. 특별히 FIR 필터를 이용해야 하는 경우로서는

- 1) 선형위상특성이 필요한 경우

2) sampling frequency를 변경시키는 경우

3) 통과대역이 여러개인 경우

이다. 이들의 경우를 제외하고는 FIR과 IIR 중에서 어느것이든 사용할 수 있으나 일반적으로는 IIR 필터를 사용한다.

FIR 필터를 설명하는 방정식은

$$y(n) = \sum_{i=0}^{N-1} h(i) x(n-i) \dots \dots \dots (1)$$

이며 전달함수 H(Z)는

$$H(Z) = \sum_{i=0}^{N-1} h(i) Z^{-i} \dots \dots \dots (2)$$

이다.

IIR 필터를 설명하는 방정식은

$$y(n) = \sum_{i=0}^{M-1} a(i) x(n-i) - \sum_{j=1}^{N-1} b(j) y(n-j) \dots \dots \dots (3)$$

이고 전달함수 H(Z)는

$$H(Z) = \sum_{i=0}^{M-1} a(i) Z^{-i} / (1 + \sum_{j=1}^{N-1} b(j) Z^{-j}) \dots \dots \dots (4)$$

이다. 여기에서 h(i), a(i), b(j)는 필터의 주어진 조건으로부터 계산된다. 이 과정을 필터의 설계 (filter design)라고 한다.

비순회형 필터는 귀환회로가 없기 때문에 항상 안정 (pole은 항상 원점에만 존재)하며 쉽게 선형위상특성을 갖게 할 수 있고, limit cycle 등의 문제는 발생되지 않는다. 그러므로 파형전송용의 필터에는 적합하지만 날카로운 차단

특성은 갖도록 하려면 차수가 많은 결점이 있다. 즉 전이 대역의 폭을 좁게 하려면 비선형 필터의 차수는 대단히 높아지며 이에 따라 신호의 지연시간이 길어진다.

FIR 필터를 설계하는 방법은 디지털필터의 특성뿐만 아니라 CCD 등에 의한 discrete 필터에서도 중요하다.

FIR 필터의 설계방법에는

- 1) window method
- 2) frequency sampling method
- 3) Optimization method

등이 있다.

Window method는 간단하고 해석적이므로 쉽게 이용할 수 있으나 Gibbs 현상이 수반된다. 저역통과 또는 대역통과필터에서 Gibbs 현상에 의한 오차는 불연속점에서 9% 정도이다. 임펄스 응답을 길게 취하여도 이 오차는 감소되지 않으므로 이 오차를 줄이고 전이대역을 줄이기 위해서 여러가지의 window function 이 발표되고 있다.

설계된 필터의 주파수응답곡선에서 N개의 값을 취하여 이에 따라 필터의 함수를 찾는 방법이 2)의 방법이다. 이 방법에서도 aliasing 이 일어나게 되어 sampling 사이의 특성은 처음의 조건과 크게 달라진다. 이러한 오차를 줄이기 위해서는 전이대역의 폭을 더 넓게 한다. 오차와 전이대역의 폭의 관계를 최적화하기 위해서는 컴퓨터를 이용하게 된다.

통과대역과 차단대역에서의 오차를 최소로 하는 전이대역의 폭을 구하기 위해서는 steepest descent algorithm, linear programming 등을 이용한다. linear programming 에 의해 최적 설계된 필터도 equal ripple 이 아니므로 min-max 인 관점에서는 최적설계방법이 아니다. 선형위상특성을 가지며 equiripple 특성을 갖는 FIR 필터의 최적설계에 관한 연구결과도 많이 발표되어 있으나 완전한 방법은 아직 결정되지

않았다. FIR 필터의 차수가 100 이상의 고차일 경우에 적용하는 방법으로서 최소위상추이법이 발표되고 있다.

FIR 필터의 설계에서 필터의 계수를 표시할 word length 의 최소길이를 계산할 수 있거나 word length 가 주어져 있을 때 계수를 최적화하는 방법에 관해서도 연구되고 있다.

FIR 필터가 설계되면 이를 실현하기 위한 기본구성회로를 선택하게 된다.

이 기본구성회로에는

- 1) direct structure
- 2) linear phase structure
- 3) cascade structure
- 4) frequency sampling structure
- 5) lagrange structure

등이 있다. 이들은 승산 및 지연소자의 수, quantization 에 대한 감도, Noise 등의 관점에 따라 장단점이 있으므로 선택할 때에 잘 고려해야 한다.

FIR 필터의 차수는 상당히 크기 때문에 기억장치가 차지하는 부분이 많았으나, 현재에는 1000stage 이상의 register chip 이 개발되어 있기 때문에 IIR 필터의 크기와 대등하다. 이 칩의 클럭펄스는 20MHz에 이르고 있으므로 1000 point FIR 필터의 주파수도 20KHz 에 이를 수 있을 것으로 기대된다.

IIR 필터의 경우에 있어서도 FIR 필터와 같이

- 1) IIR 필터의 설계(전달함수의 설계)
- 2) 기본구성회로의 선택
- 3) 필터의 실현

의 세 단계로 구분해서 설명하겠다.

IIR 필터를 설계할 때에는 이 필터를 실현할 시스템이 finite word length 라는 생각은 버리고 수행한다. IIR 필터의  $H(Z)$ 를 구한 다음에는 word length 가 finite 이기 때문에 발생하는 오차를 분석하고 주어진 finite word length 의 범위 안에서 최대의 특성을 갖도록 최적

화를 행하는 것이 보통이고 최근에는 상태변수를 이용하여 이 문제를 해결하려는 연구가 진행되고 있다.

IIR 필터를 설계하는 방법은 대단히 많다. 먼저 특성곡선의 모양에 따라 구분하면 아날로그 필터의 경우와 같이

- 1) Butterworth design (maximally flat amplitude)
- 2) Bessel design (maximally flat group delay)
- 3) Chebyshev design (equiripple in pass-band)
- 4) Chebyshev inverse design (equiripple in stopband)
- 5) Cauer design (equiripple in both passband and stopband)

으로 구분할 수 있다. 이러한 특성을 갖는 필터  $H(Z)$ 를 구하는 방법은 두 가지로 구분한다. 먼저 주어진 조건(주파수특성)을 아날로그주파수 영역으로 변환해서  $H(S)$ 를 구한 다음,  $H(S)$ 로부터  $H(Z)$ 를 구하는 방법과 computer-aided design으로 구분할 수 있다. 물론  $H(S)$ 를 구하는 경우에도 컴퓨터를 이용할 수 있다.

설계조건을 아날로그영역으로 변환해서  $H(S)$ 를 구한 다음  $H(Z)$ 를 구하는 방법으로는

- 1) Euler 근사법
- 2) Impulse invariant 방법
- 3) Matched Z-transform
- 4) Bilinear transform
- 5) Passive ladder filter 의 변환

등으로 구분된다.

이 방법들에 의해 저역통과필터를 설계하였을 때 얻어진 특징을 예로 들면 다음과 같다.

방법 1) 에 의한  $H(Z)$ 는 대단히 낮은 주파수 영역에서만  $H(S)$ 와 같은 특성이고 대역폭이 크게 줄어든다. 반면에 차단영역의 특성은  $H(S)$ 보다 좋으며 다른 방법들 보다 우수하다.

방법 2) 에 의해 설계된  $H(Z)$ 의 통과대역특성은  $H(S)$ 와 같으나 차단영역의 특성은  $H(S)$ 보다 훨씬 나쁘다. 이것은 sampling에 의해 발생하는 aliasing 때문이며 이 현상을 감소시키기 위하여 guard filter를 넣어주어야 한다.

방법 3)에서 얻은  $H(Z)$ 도 방법 2)와 같은 특성이지만 equiripple 특성이 유지되지 못하고 통과대역이 넓은 경우에는 적당하지 않다.

방법 4)에 의하면 아날로그필터의 특성(진폭특성)이 그대로 유지되므로 필터의 설계에 제일 많이 이용된다. 그러나 위상특성과 임펄스응답은 달라지고 minimax point도 약간 달라진다.

이 방법들은 해석적이므로  $H(S)$ 가 안정한 필터이면  $H(Z)$ 도 안정한 필터이다. 방법 5)는 아날로그회로에서 직접 디지털필터의 구성회로를 얻는 방법이다. 아날로그에서 ladder 필터의 sensitivity는 대단히 낮기 때문에 디지털필터에서도 word length(계수)에 대한 sensitivity를 낮게 할 수 있다.

디지털필터의 설계조건이 주어져 있을때 이것에 적합한  $H(Z)$ 를 해석적으로 얻을 수 없는 경우에는 컴퓨터를 이용한다. Computer-aided design을 대략 분류하면

- 1) mean-square error minimization
- 2) p-error minimization
- 3) minimax error optimization
- 4) pade approximation
- 5) linear prediction

등이 있다.

이 방법들은 상당히 긴 계산시간을 소비하지만 실제문제에 있어서 대단히 좋은 특성을 얻을 수 있다. 특히 디지털필터의 구조를 cascade또는 parallel로 할 수 있도록 2차의 필터의 계수를 결정하는 방법이다. 방법 4)는 시간영역의 특성 즉 임펄스응답이 주어질때 여기에 알맞는 디지털필터를 설계하고, 또 필터의 차수를 감소시키는 방법으로 이용되고 있으며 방법 5)는 필

터가 all-pole 필터이도록 설계하기 위하여 이용된다. 앞의 방법들에 의해 얻어진  $H(Z)$ 는 안정도가 보장되지 않기 때문에 설계과정에서 필터의 안정도를 자주 조사하게 된다.

이상과 같은 방법에 따라  $H(Z)$ 가 설계되었으면 이를 실현할 기본구성회로를 선택한다. IIR 필터의 기본구성회로로서는

- 1) direct form I & II
- 2) tranposed direct form I & II
- 3) cascade form
- 4) parallel form
- 5) ladder form

및 이들을 서로 조합한 구조가 있다. 이들중에서 어느 한 개를 선택하기 위한 기준으로서는

- 1) 효율적인 계산
- 2) finite word length의 영향
- 3) quantization의 영향
- 4) sensitivity

등을 들 수 있다.

차수가 높은 IIR 필터는 차수가 낮은 direct form을 cascade 또는 parallel로 접속하는 것이 noise의 관점에서 바람직하다. cascade로 접속하는 경우에는 polezero pairing을 잘 선택함으로써 안정도를 높일 수 있다.

또 IIR 필터의 pole이 unit circle 위에 있거나 가까이 있으면 zero의 위치를 정확하게 조정할 수 있는 cascade form을 이용하는 것이 좋은 결과를 얻을 수 있다.

연산오차 limit cycle, coefficient sensitivity 등을 감소시키기 위해서 최근에는 상태변수에 의한 디지털필터의 설계에 관심을 가지게 되었으며 좋은 결과가 얻어지고 있다.

### 5. 디지털필터의 실현

디지털필터의 실현에는 소프트웨어와 하드웨어로 분류할 수 있다.

FIR 필터를 소프트웨어로 실현하는 경우에는

FFT algorithm을 이용하며 FORTRAN이나 BASIC으로 준비되어 있다. IIR 필터는 2차의 필터를 cascade로 접속하는 구성으로 실현하는데, 2차 필터는 discrete equation에 따라 처리한다. 소프트웨어에 의해 실현하는 경우에는 algorithm을 잘 선택하여야 한다. 예로서 direct convolution과 FFT 중 어느 것을 이용할 것인가는 중요한 문제이다.

Algorithm을 선택하는 기준은 이용하려는 computer system에 따라 다르지만 대략 다음과 같다.

- 1) floating point 인가 fixed point 인가
- 2) 1)의 연산은 하드웨어로 가능한가
- 3) high level language를 이용할 것인가

또는 low level language를 이용할 것인가에 따라 algorithm을 선택하는 것이 일반적이다. 대체로 floating point 연산이 하드웨어로 가능하며 assembler 프로그램이 가능한 시스템이면 디지털필터로 이용할 수 있겠으며 대부분의 컴퓨터는 이 조건을 갖추고 있다.

하드웨어에 의한 실현방법은 여러가지로 개발되고 있다. FIR 필터나 IIR 필터는 모두 기억장치 가산기, 승산기 및 제어회로로 구성되며 이러한 소자들은 여러종류가 개발되어 있으므로 쉽게 구성할 수 있다. 이들의 속도도 수 MHz에 이르고 있으며 ROM에 의한 방법은 50MHz에 이르고 있다. 그러나 이들은 융통성과 가변성이 적은 필터이다. 하드웨어필터에 가변성을 부여하기 위해서 마이크로프로세서를 이용하게 되었으나 이들은 아직 낮은 주파수영역에 제한되고 있다. 마이크로프로세서를 이용하는 경우, 속도를 향상시키기 위해서 bit-slice로 하지만 16bit 마이크로프로세서가 응용의 대상이 되고 있다. 또한 마이크로프로세서어레이에 의한 실현도 생각할 수 있으며 이러한 구조에 의한 image 처리시스템도 발표되고 있다.

Incremental computer에 의한 실현도 연

구되고 있으며 대역폭이 200KHz 까지 기대되고 있다.

디지털필터와는 설계과정이 같으나 구조상의 차이가 있는 discrete filter도 그 이용이 기대된다. CCD 또는 BBD 소자가 one chip으로 제조되기 때문에 이를 이용하는 discrete filter도 대단히 간단하게 얻을 수 있다. 예로서 그림 4-a 와 같은 구조의 디지털필터를 BBD 소자로 실현하면 그림 4-b 와 같다.

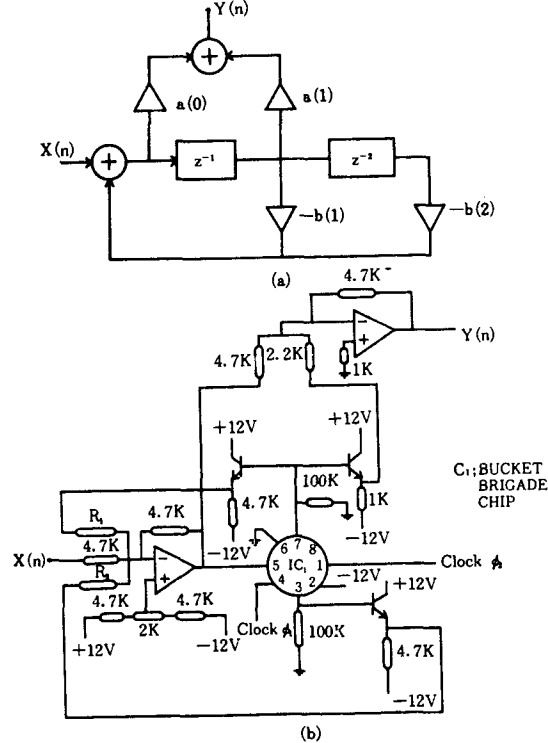


그림 4.

이러한 소자에 의한 FIR 필터, IIR 필터 및 FFT 프로세서등의 실현도 관심의 대상이 되고 있다.

6. 디지털신호처리에 이용되는 변환

신호의 주파수성분을 해석하거나 FIR 필터를 실현하기 위해서 FFT 변환을 이용하고 있음은 잘 알고 있다. 디지털필터를 FFT로 실현하려면 주파수영역에서 처리한다. FFT에 의한 디지털필터의 구조는 그림 5와 같다.

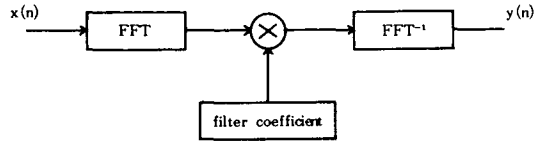


그림 5.

FIR 필터가 N차일때 식(1)에 따라 convolution을 행하면  $N^2$ 의 곱셈이 필요하지만 FFT에 의하면  $2N \log_2 N$ 의 곱셈연산으로 처리되므로 대단히 빨라지며 신호가 실변수인 경우에는 절반으로 감소시킬 수 있다. FFT에 관해서도 여러가지의 algorithm이 발표되고 있으며 이들은 소프트웨어와 하드웨어의 관점에서 볼때 서로 장단점을 가지고 있다.

FFT algorithm을 FORTRAN으로 작성하면 32개의 statements로 충분하며, 실시간처리를 위해서 하드웨어로 실현시키면 1000point의 경우에 1MHz까지 이르고 있다.

FFT 변환을 디지털필터에 이용하는 경우는 FIR 필터의 경우로서 차수가 32 이상인 경우에 그 효과가 얻어진다.

Matrix를 이용하는 WFT (Winograd Fourier Transform) 변환은 기억용량이 많이 필요하고 처리순서가 복잡하지만 FFT보다 곱셈연산의 수를 약 20% 정도를 감소시킬 수 있다.

NTT (Number Theoretic Transform) 변환은 반복연산이 행하여져도 오차가 발생되지 않으며 FFT보다 2~5배가 빠른 결과를 얻을 수 있으나 입출력신호의 변환이 복잡한 결점이 있다.

최근에 들어와서 발표되는 다항식변환에 의해서 1000-point FIR 필터를 처리하려면 3000번 정도의 곱셈연산으로 충분하다. 이를 FFT에 의하면 10000번 정도의 곱셈연산이 필요하고 WFT에 의하면 3500번 정도의 곱셈연산이 필요하다.

7. 맺는 말

이상에서 디지털필터에 관한 여러가지 사항을

두서없이 기술하였으나 디지털필터를 이해하려는 분들에게 조금이라도 참고가 된다면 다행이겠다. 여기에서 기술한 여러가지의 방법들은 2차원디지털필터에도 적용될 수 있을 것이다.

## 용어해설

### ◇ 周波數合成器 ◇

周波數合成器에는 다음과 같은 種類가 있다.

첫째, 計測器로서 믹서, 필터, 分周器 및 倍率器에 의한 것. PLL (Phase Locked Loop)를 사용한 것. 디지털演算器에 의한 것.

둘째, 無線用 計測器로써 PLL을 사용한 合成器.

셋째, FM受信機의 局部發振器로써 PLL을 사용한 合成器.

넷째, CB用 트랜시미버의 局部發振器로써 PLL을 사용한 合成器등이 있다.

周波數合成器는 原則적으로 基準周波數(水晶發振器를 사용한 것이 많음)에서 願하는 周波數를 合成하는 것으로서 얻어진 周波數와 基準周波數는 恒常同期하고 있다.

그리고 周波數合成方法에는 直接合成과 間接合成方法이 있다. 前者는 基準周波數를 直接增倍해서 分周한 各桁을 各各 合成하고 믹서로부터 願하는 周波數를 合成하는 것이나 後者는 基準周波數로서 位相이 同期된 發振器에 의해서 周波數를 合成하는 것이다.