

Computer에 의한 MOSFET의 二次元的 解析과 Large Signal Modeling에 관한 研究

論 文

28~8~1

A Computer Aided Two-Dimensional Analysis of MOSFET and Large Signal Modeling

손 일 현* · 우 형 주**
(Eil Hon Son · Heang JuWoo)

Abstract

Continuity equation and Poisson's equation have been solved simultaneously in a two-dimensional space to obtain the electrostatic potential and carrier distributions, in a MOSFET. These results are then utilized to obtain the magnitude of the differential drain resistance beyond pinch-off. Based on these results, a large signal model for MOSFET is proposed which is adequate for CAD (Computer Aided Design).

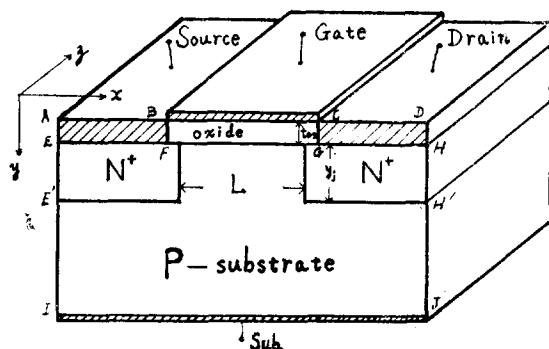
序 論

CAD를 위하여 MOSFET의 모델을 구하는 데는 그 모델의 정확성과 난해도가 함께 문제된다. 즉 대개의 경우 정확도가 높을수록 모델 자체가 복잡해지나 모델 설정시의 물리적인 변수들의 측정한도로 인하여 한계가 있으므로, 실제의 적용에 있어서는 정확도와 함께 간편성이 요구된다.

MOS device에서의 전류 전도 특성은 Schockley의理論에 따른 GCA (Gradual channel approximation)로서 잘 설명되고 있다⁽¹⁾. 그러나 saturation 이후에는 drain 영역에서의 2次元의 性格에 대해 analytical한 방법으로는 비교적의 不確實한 假定과 前提條件이不可缺少하여 그 정확한 특성을 설명하기 어려웠다⁽²⁾. 특히 MOS를 이용한 論理回路의 集積화에 따라 short-channel device에서의 saturation 이후에 대한動作特性이 점차 중요시 되고 있다⁽³⁾.

本論文에서 사용한 computer method는 그 자체가 복잡하기는 하나 device 내의 2次元의 特性을 파악할 수 있어 가장有力한 方法으로利用되어 왔다^(4,5). 그러나 이 方法에서도 많은 難點이 있으며 특히 전류 密度의 oxide 表面으로부터의 깊이에 따른 不均一性으로 인하여 bipolar tr.에서와 같은 比較의 정확한 drain 전류의 값을 구하기 어렵다. 따라서 본論文에서는 computer에 의한結果를 利用하여 전류-電壓特性을 구하였으며, 그리고 CAD를 위하여 좀 더 간便한

MOSFET의 모델을 提示하였다.



$$L=3.6\mu\text{m} \quad y_j=2\mu\text{m} \quad t_{ox}=1,200\text{\AA}$$

$$N_D=2\times 10^{19}\text{cm}^{-3} \quad N_A=5\times 10^{15}\text{cm}^{-3}$$

그림1. MOSEFT의 模形

Fig. 1. Device Model of a MOSFET

I. NUMERICAL METHOD

1. 數式的모델에 對한 考察

그림 1에 本論文에서 다루고자 하는 MOSFET의 模形과 座標를 표시하였다. 本論文에서는 N-channel device만을 다루기로 한다.

device 내에서의 전류方程式, 連續方程式 및 Poisson 方程式은 각각 다음과 같이 주어진다.

$$J_n(x,y)=q\mu_n e^{\phi} \Delta\eta(x,y) \quad (1)$$

$$J_p(x, y) = q\mu_p e^{-\eta} \Delta\xi(x, y) \quad ②$$

$$\Delta \cdot J_n(x, y) = qR(x, y) \quad ③$$

$$\Delta \cdot J_p(x, y) = -qR(x, y) \quad ④$$

$$\Delta^2 u(x, y) = \frac{q^2}{K_{si}\epsilon_0 k T} (n(x, y) - p(x, y) - N_c(x, y)) \quad ⑤$$

式 ①, ②에서 η , ξ 는 Boltzmann 分布의 假定下에서 電子와 正孔의 濃度에 對해

$$n(x, y) = \eta(x, y)e^\eta, \quad p(x, y) = \xi(x, y)e^{-\eta} \quad ⑥$$

로 된다.

式 ③, ④, ⑤는 三元聯立偏微分方程式이며 ⑤는 非線形이므로, quasi-linearization 方法에 의해 m 번째의 iteration에서의 電位를

$$u^{m+1} = u^m + \alpha \quad ⑦$$

로 놓으면 (이때 α 는 그 절대값이 상당히 작은 數로假定된다), 一次級數展開에 의하여

$$e^{u^{m+1}} = (1 + \alpha)e^{u^m} \quad ⑧$$

로 된다. 따라서 式 ⑧과 ⑤에서

$$\begin{aligned} \frac{\partial^2 \alpha}{\partial x^2} + \frac{\partial^2 \alpha}{\partial y^2} - \frac{q^2}{K_{si}\epsilon_0 k T} (n + p) \alpha \\ = \frac{q^2}{K_{si}\epsilon_0 k T} (n - p - N_c) - \left(\frac{\partial^2 u^m}{\partial x^2} + \frac{\partial^2 u^m}{\partial y^2} \right) \quad ⑨ \end{aligned}$$

이 되어 α 에 관한 線形微分式을 求할 수 있다.

이상의 편미분 방정식을 numerical method로 푸는 데 있어서 보다 簡便히 하기 위해 다음과 같은 몇 가지假定을 세운다.

(1) 各 領域에서의 不純物濃度는 均一한 것으로 假定하며 各 接合面은 one-sided step junction을 이룬다.

(2) flat band voltage와 surface state를 고려치 않는다.

(3) 電子와 正孔의 recombination-generation에 의한 電流를 고려치 않는다.

(4) 溫度는 常溫으로 [300°K] 固定한다.

• 境界條件

式 ③, ④, ⑨는 elliptic type 편미분 방정식이므로 그 境界條件은 다음과 같은 Cauchy條件으로 주어질 수 있다.

(1) BC, EF, GH, IJ 에서의 電位는 각각 V_C, V_S, V_D, V_B 로 定하되 진다.*

(2) EF, GH, IJ 에서의 surface recombination rate가 거의 無限하므로 space charge는 0이 된다.

$$\therefore n - p - N_c = 0, \quad n \cdot p = n_i^2 \quad ⑩$$

(3) EI, HJ 에서는 x 方向의 電流와 電界를 0으로 놓을 수 있으므로(단 $AB > EE'$)

$$\frac{\partial u}{\partial x} = \frac{\partial n}{\partial x} = \frac{\partial p}{\partial x} = 0 \quad ⑪$$

* 본 논문에서는 Substrate bias 효과를 고려하지 않는다. 즉 $V_B = 0$.

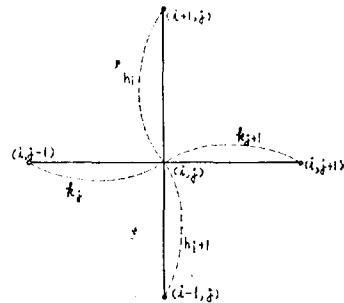


그림 2. Network Meshes

Fig. 2. Network Meshes

(4) FG 에서는 電流의 y 成分이 없으며 電界는 Gauss의 法則에 의한 境界條件에 따른다.

$$\therefore \frac{\partial n}{\partial y} = \frac{\partial p}{\partial y} = 0, \quad K_{0s}\epsilon_0 \left. \frac{\partial u}{\partial y} \right|_{S_i O_2} = K_{si}\epsilon_0 \left. \frac{\partial u}{\partial y} \right|_{S_i} \quad ⑫$$

2. NUMERICAL METHOD⁽⁶⁾

• Finite Difference Equation(FDE)

式 ③, ④, ⑨를 直接 積分하여 解를 求할 수 없으므로 discretization하여 FDE를 求한다. 즉 式 ③은

$$\frac{\partial}{\partial x} \left(q\mu_n e^\eta \frac{\partial \eta}{\partial x} \right) + \frac{\partial}{\partial y} \left(q\mu_n e^\eta \frac{\partial \eta}{\partial y} \right) = qR \quad ⑬$$

가 되므로, 그림 2에서와 같이 式 ⑬을 面積 $a_{i,j}$ 에 對하여 積分하면

$$B_{i,j}\eta_{i,j-1} + C_{i,j}\eta_{i,j+1} + D_{i,j}\eta_{i-1,j} + E_{i,j}\eta_{i+1,j} - A_{i,j}\eta_{i,i} = S_{i,j} \quad ⑭$$

와 같은 點 (i, j) 에서의 FDE를 얻을 수 있다. 여기서

$$B_{i,j} = q\mu_n e^{\frac{1}{2}(n_{i,j-1} + n_{i,j})} \cdot (h_i + h_{i-1})/2k_j$$

$$C_{i,j} = q\mu_n e^{\frac{1}{2}(n_{i,j+1} + n_{i,j})} \cdot (h_i + h_{i-1})/2k_{j+1}$$

$$D_{i,j} = q\mu_n e^{\frac{1}{2}(n_{i-1,j} + n_{i,j})} \cdot (k_j + k_{j+1})/2h_{i-1}$$

$$E_{i,j} = q\mu_n e^{\frac{1}{2}(n_{i+1,j} + n_{i,j})} \cdot (k_j + k_{j+1})/2h_i$$

$$A_{i,j} = B_{i,j} + C_{i,j} + D_{i,j} + E_{i,j}$$

$$S_{i,j} = qR_{i,j} \cdot a_{i,j}$$

$$a_{i,j} = \frac{1}{4}(k_j + k_{j+1})(h_i + h_{i-1}) \quad ⑮$$

• Matrix Algorithm

式 ③, ④, ⑨의 편미분방정식을 式 ⑭와 같은 FDE로 바꾸었을 때 全體的으로

$$AZ = S \quad ⑯$$

와 같은 行列式으로 된다.

$$\text{이때 } A = \begin{pmatrix} A_1 & E_1 & & & 0 \\ D_2 & A_2 & E_2 & & \\ & & & \ddots & \\ 0 & & & D_N & A_N & E_{N-1} \\ & & & & & N = \sum_i (\text{水平 grid 線의 數}) \end{pmatrix} \quad ⑰$$

의 block matrix로 表示되며, D_i 와 E_i 는 $n_i \times n_i$ 인 diagonal matrix이다.

$$\text{또한 } A_i = \begin{pmatrix} a_1 & c_1 & & \\ b_2 & a_2 & c_2 & \\ & & \ddots & \\ & & & c_{n_i-1} \\ b_{n_i} & a_{n_i} & & \end{pmatrix} \quad ⑯$$

$$n_i = \sum_i (\text{水直 grid 線의 數})$$

로 주어진다.

式 ⑯에서 $A = M - N$

$$\left. \begin{aligned} M &= \frac{1}{\omega}(D - \omega E) \\ N &= \frac{1}{\omega}((1-\omega)D + \omega F) \end{aligned} \right\} \quad ⑯$$

이라 놓으면 (ω : relaxation factor, $0 < \omega < 2$)

$$\begin{aligned} Z^{m+1} &= M^{-1}NZ^m + M^{-1}S \\ &= (M^{-1}N)^{m+1}Z^0 + [I + M^{-1}N + (M^{-1}N)^2 + \dots + (M^{-1}N)^m]M^{-1}S \end{aligned} \quad ⑯$$

로 되며, 여기서 $M^{-1}N$ 의 spectral radius 값이 1보다 작으면 iteration回數가 增加할 수록 初期值 Z^0 에 관계없이 Z^m 은 式 ⑯의 解에 수렴한다.

以上의 方法은 SLOR (successive line over relaxation) method로서一般的으로 elliptic type 편미분 방정식에는 가장 效果의 方法으로 알려져 있다.

II. COMPUTER RESULTS 및 LARGE-SIGNAL MODELING

1. GCA에 의한 電壓電流特性

MOSFET의 電壓電流特性은 linear region과 saturation region의 두部分으로 나뉘어 지며 linear region에서는 channel에서 $\partial^2 V / \partial x^2 \ll \partial^2 V / \partial y^2$ 의 條件을 만족하여 GCA로 電壓-電流特性을 正確히 說明할 수 있다.

이에 의한 電流式은 (7)

$$I_{DS} = -g(V) \frac{\partial v}{\partial x} \quad ⑯$$

$$g(V) = \mu_n Z Q_m(V) \quad ⑯$$

이에 surface에서는 Gauss法則과 depletion approximation에 의하여

$$\begin{aligned} K_{si} \epsilon_0 E_{sx}(x) &= K_{0s} \epsilon_0 (V_G - V_{FB} - V_s'(x) - 2\phi_{FP}) / t_{0s} \\ &= -Q_m(x) + \sqrt{2K_{si} \epsilon_0 q N_A (V_s' + 2\phi_{FP})} \end{aligned} \quad ⑯$$

의 條件이 얻어진다.

式 ⑯, ⑯를 式 ⑯에 代入한 後 x 에 對해 積分하면

$$I_{DS} \int_0^L dx = - \int_0^{V_{DS}} \mu_n Z Q_m dV \quad ⑯$$

$$\begin{aligned} I_{DS} &= \frac{Z}{L} \mu_n C_{0s} \left\{ \left(V_G' - \frac{V_{DS}}{2} \right) V_{SD} - \frac{2}{3} \right. \\ &\quad \left. \frac{\sqrt{2K_{si} \epsilon_0 q N_A}}{C_{0s}} [(V_{DS} + 2\phi_{FP})^{3/2} - (2\phi_{FP})^{3/2}] \right\} \end{aligned} \quad ⑯$$

와 같은 linear region에서의 drain電流가 計算된다.

• mobility reduction

inversion layer에서의 mobility의 理論的計算은 매우複雜하며 實驗值와도 상당한 차이가 있다⁽⁸⁾. 그려므로 Froehmann-Bentchkowsky⁽⁹⁾의 實驗式에 의해

$$\mu_{Neff} = \mu_0 \left(\frac{E_c}{E_{cb}} \right)^c \quad ⑯$$

(c 는 實驗에 의해 定하여지는 常數로서 電子에 對하여는 약 0.12가 된다).

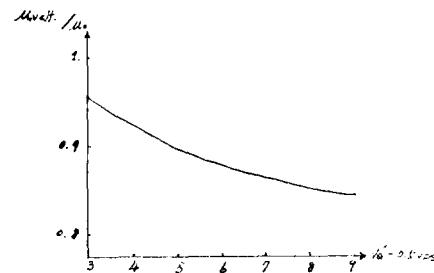


그림 3. Surface mobility의 減少率

Fig. 3. Reduction of the surface mobility

여기에서 式 ⑯에서 E_{cb} 의 平均值를 求하여 代入하면

$$\mu_{Neff} = \mu_0 \left[\frac{K_{si} \epsilon_0 E_c}{C_{0s}(V_c' - 0.5V_{DS})} \right]^c \quad ⑯$$

로 된다. 그림 3은 V_c' 와 V_{DS} 에 對하여 mobility의 減少率을 圖示한 것이다.

2. saturation 以後의 電壓-電流特性

그림 4는 surface에서의 電位와 電子密度의 分布이며, 그림 5은 깊이에 따른 電子密度에 對한 computer

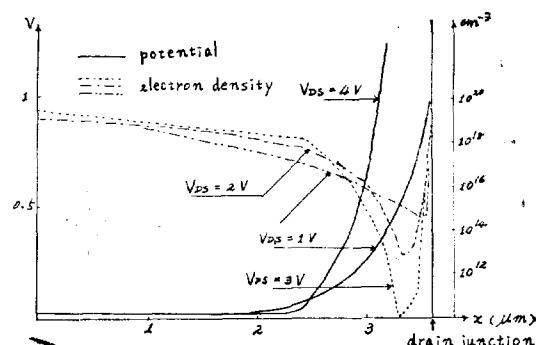


그림 4. Surface에서의 電子, 正孔의 密度와 電位分佈에 對한 computer結果

Fig. 4. Computer results for the electrostatic potential distribution and electron, hole concentration along the surface

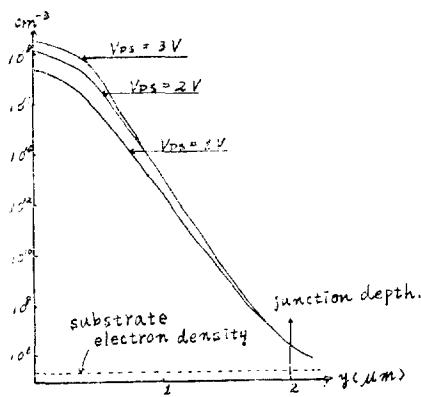


그림 5. Surface로부터의 깊이에 따른 電子의 濃度 ($x=1\mu\text{m}$)

Fig. 5. Electron concentration along the depth from the surface ($x=1\mu\text{m}$)

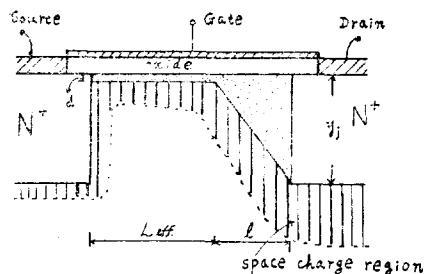


그림 6. Saturation 以後의 channel의 形態

Fig. 6. The shape of the channel beyond saturation

計算結果이다. 이로부터 saturation 以後의 電壓-電流特性에 對하여 다음의 몇 가지 結論을 내릴 수 있다.

(1) dv/dx 의 깊이에 따른 變化는 없다.

(2) Drain領域에서의 電流密度의 깊이에 따른 分布는 거의 均一하다.

(3) drain領域에서는 $\frac{\partial^2 v}{\partial x^2} \gg \frac{\partial^2 v}{\partial y^2}$ 成立된다.

(4) saturation 以後의 電流는 $I_{DS} = \frac{L}{L-l} I_{DSS}$ 를

得며 l 은 depletion approximation으로서 계산된 값과 거의一致한다.⁽¹⁰⁾.

위의 (2), (3)에 의하여 drain領域에서의 電流密度는

$$J = \frac{I_{DS}}{z \cdot y_D} \quad (29)$$

$$y_D = \frac{y_j - d}{l} \cdot x + d \quad (30)$$

로 表示될 수 있으며, 이때 Poisson 方程式은 (3)과 式 (29)에 의해

$$\frac{d^2 v}{dx^2} = \frac{1}{K_s \epsilon_0} \left(qN_A + \frac{I_{DS}}{zv_0 y_D} \right) \quad (31)$$

로 되며 이것을 풀면

$$v_{DS} - v_{DSS} = \frac{l^2}{K_s \epsilon_0} \left[\frac{qN_A}{2} + \frac{I_{DS} y_j}{zv_0 (y_j - d)^2} \left(\ln \frac{y_j}{d} + \frac{d}{y_j} - 1 \right) \right] + lE_p \quad (32)$$

이 된다⁽¹¹⁾. 여기서 E_p 는 pinch off 지점에서의 電界로서

$$E_p = \alpha \left(\frac{v_{DS} - v_{DSS}}{l} \right), \quad (0 < \alpha < 1) \quad (33)$$

으로 놓으면 式 (32)

$$v_{DS} - v_{DSS} = \frac{l^2}{(1-\alpha) K_s \epsilon_0} \left[\frac{qN_A}{2} + \frac{I_{DS} y_j}{zv_0 (y_j - d)^2} \left(\ln \frac{y_j}{d} + \frac{d}{y_j} - 1 \right) \right] \quad (34)$$

으로 되어 (4)와 式 (34)에서 saturation 以後의 dynamic output resistance r_d 는

$$r_d = \frac{dv_{DS}}{dI_{DS}} = \frac{L-l}{(1-\alpha) \cdot L I_{DSS}} \left[\left(2 \frac{L}{l} - 1 \right) \left(v_{DS} - v_{DSS} \right) - \frac{qN_A}{2K_s \epsilon_0} l^2 \right] \quad (35)$$

로 된다. 그림 7은 V_G' 와 V_{DS} 에 對하여 r_d 의 變化를 圖示한 것이다.

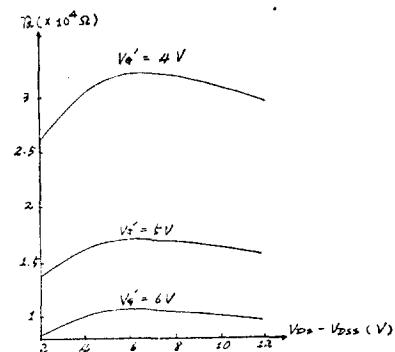


그림 7. Saturation 以後의 dynamic output resistance.

Fig. 7. Dynamic output resistance beyond saturation

3. CAD를 위하여 簡素화한 model

이 章에서도 亦是 linear region과 saturation region의 두 部分으로 나누어 電壓-電流特性을 modeling 한다. 우선 linear region에 對하여는 式 (26)을 $v_{DS} \ll v_{DSS}$ 일 때

$$I_{DS} = \beta \left(v_{G'} - \frac{v_{DS}}{2} \right) v_{DS} \quad (36)$$

로 근사시킬 수 있으며 ($\beta = \frac{z}{L} \mu n C_{ox}$), mobility

의 減少를 고려하면

$$I_{DS} = \beta' (v_g' - v_{DS/2})^{1-\epsilon} \cdot v_{DS} \quad (37)$$

$$\text{로 된다} (\beta' = \beta \cdot \left(\frac{K_{si} \epsilon_0 E_c}{C_{ox}} \right)^\epsilon)$$

또한 pinch off 했을 때의 v_{DSS} 와 I_{DSS} 는

$$v_{DSS} = v_g' + K \left[1 - \sqrt{\frac{2}{K}} (v_g' + 2\phi_{FP}) + 1 \right] \quad (38)$$

$$I_{DSS} = \beta' \left\{ \left(v_g' - \frac{v_{DSS}}{2} \right)^{1-\epsilon} \cdot v_{DSS} - \frac{2}{3} (2K)^{\frac{1}{2}} [(v_{DSS} + 2\phi_{FP})^{\frac{3}{2}} - (2\phi_{FP})^{\frac{3}{2}}] \right\} \quad (39)$$

로 되며⁽¹²⁾ ($K = \frac{K_{si} \epsilon_0 q N_A}{C_{ox}^2}$), $v_{DSS} \gg 2\phi_{FP}$ 일 때 式 39 은

$$I_{DSS} = -\frac{\beta'}{2} (v_g' - v_{DSS})^{2-\epsilon} \quad (40)$$

으로 되며⁽¹³⁾, saturation 以後의 drain電流에 對하여는

$$l = \sqrt{\frac{2K_{si} \epsilon_0}{qN_A} (v_{DS} - v_{DSS})} \quad (41)$$

를 式 35에 代入하여

$$r_d = \frac{2(L-l)^2}{(-1)\alpha L \cdot l} \frac{v_{DS} - v_{DSS}}{I_{DSS}} \quad (42)$$

를 求할 수 있으며 式 42에서

$$\int_{I_{DSS}}^{I_{DS}} \frac{dI_{DS}}{I_{DS}} = \int_{v_{DSS}}^{v_{DS}} \frac{2(1-\alpha)l}{L-l} (v_{DS} - v_{DSS})^{-1} dv_{DS} \quad (43)$$

가 되어 式 43를 풀면

$$I_{DS} = \left(\frac{L}{L-l} \right)^{(1-\alpha)} I_{DSS} \quad (44)$$

로 된다.

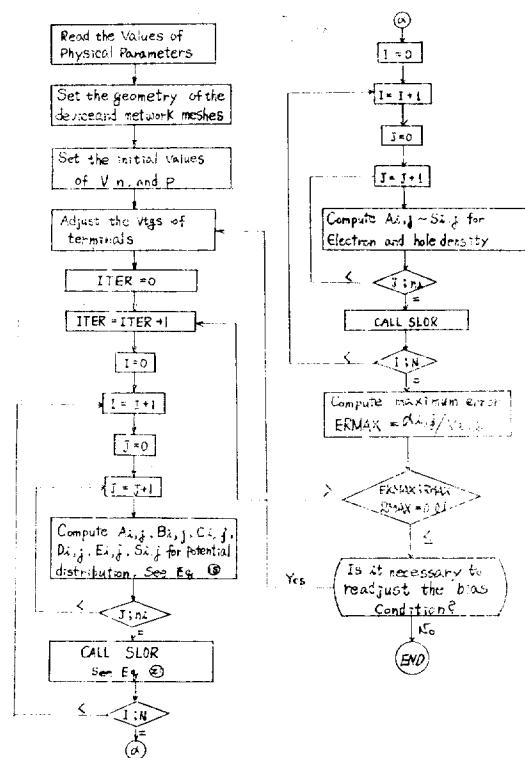
式 44에서의 I_{DS} 는 drain領域에서의 二次元的 特性을 고려한 結果로서⁽¹¹⁾에서와는 달리 junction depth의 影響이 나타나지 않으며, α 는 channel의 길이에 따라 變하게 된다 ($\alpha = \frac{3}{4}$ 때는⁽¹⁰⁾과 같게 된다)

III. 結 論

numerical method로서 saturation 이후의 MOSFET 内部에 對하여 얻은 電子密度와 電位分布의 結果는 oxide 表面에 있어서 從來의 理論들⁽¹⁴⁾에서 밝혀진 結果들과 거의 一致하였다. 또 drain領域에서의 二次元的인 分布에 對한 결과는 그 正確한 數值의 모델링은 어려웠으나 saturation 이후의 dynamic output resistance의 增加를 說明할 수 있었다.

本 研究는 아직 많은 問題點들을 남겨 놓고 있으며 特히 numerical method에서 (1) 電流의 計算을 正確히 하기 위한 grid points配列의 最適化問題, (2) 非線形 PDE system을 위한 보다 나은 algorithm의

Appendix Computer program Flow Chart.



부록 : 컴퓨터 algorithm
Appendix: Computer Algorithm

開發이 필요하다(附言하면 本 研究에서는 1,500개의 grid point들로서 80~100회의 iteration 회수를 要하였다.) 이것은 saturation 이후의 drain領域에서 뿐만 아니라 source領域特히 subthreshold region에서의 보다正確한 解析을 可能케 할 것이다.

• 符號解說

C_{ox} : oxide의 單位面積當 capacitance

E_c : channel에서의 臨界電界 ($\approx 6 \times 10^4$ V/cm)

E_s : surface에서의 電界

E_p : pinch off 지점에서의 電界

ϵ_0 : 真空에서의 誘電率 ($\approx 8.86 \times 10^{-12}$ F/cm)

I_{DS}, V_{DS} : drain-source 間의 電流와 電壓

I_{DSS}, V_{DSS} : pinch off 했을 때의 I_{DS} 와 V_{DS}

J_n, J_p : 電子 및 正孔에 의한 電流密度

k : Boltzmann 常數 ($\approx 8.62 \times 10^{-5}$ eV/K)

K_{si}, K_{ss} : silicon과 oxide의 比誘電率 ($\approx 11.7, 3.9$)

L : channel의 길이

$Leff.$: pinch off 지점으로부터 source junction 까지의 距離

l : pinch off 지점으로부터 drain junction 까지의
거리

η, ξ ; $\eta = e^{-\phi_n}$, $\xi = e^{\phi_p}$ 이며 ϕ_n 과 ϕ_p 는 비평형 상태에
서의 전자와 정공의 Fermi 준위임

ϕ_{FP} ; 平衡狀態에서의 正孔에 對한 Fermi 準位

q; 電子의 電荷 ($\simeq 1.6 \times 10^{-19}$ coul)

Q_s ; inversion layer에서의 mobile carrier의 電
荷量

R; recombination-generation rate

t_{ox} ; oxide 의 두께

T; 絶對溫度 [$^{\circ}\text{K}$]

u; 電位를 kT/q 로 normalize한 값

μ_n, μ_p ; 電子와 正孔의 mobility

μ_{Neff} ; channel에서 電子의 實效 mobility

V_{FB} ; flat band voltage

V_g ; gate voltage

$V_c' := V_g - V_{FB} - 2\phi_{FP}$

V_s' ; surface에서의 電位

y_j ; source drain에서의 junction depth

z; device 의 *z*方向 길이

n, p ; 電子, 正孔의 濃度

N_D, N_A ; Donor, Acceptor의 濃度

N_e ; 不純物濃度 ($= N_D - N_A$)

v_s ; Scattering에 의한 電子의 saturated velocity

參 考 文 獻

- 1) H.K.J. Ihantola and J.L. Moll, "Design theory of a surface field effect transistor" Solid-state Elec., Vol. 7, pp. 423~430 June. 1964
- 2) Y.A. Elmancy and A.R. Boothroyd, "A simple two-dimensional model for IGFET operation in the saturation region", IEEE. Trans. Electron Devices, Vol. ED-24 March 1977
- 3) D.P. Smith, "An accurate model for the short channel insulated gate field effect transistor," Stanford Solid State Electron Lab., Stanford, Calif, Tech. Rep. 4825-4, March 1971
- 4) D. Vandorpe, J. Borel, G. Merckel and P. Saintot, "An accurate two-dimensional numerical analysis of the MOS transistor." Solid-State Elec. Vol. 15, pp. 547~557, 1972
- 5) J.E. Schroeder and R.S. Muller, "IGFET analysis through numerical solution of Poisson's equation." IEEE Trans. Electron Devices Vol. ED-15 Decemper 1968
- 6) R. Varga "Matrix iterative analysis" Prentice-Hall N.Y. (1962)
- 7) C.T. Sah "Characteristics of the MOST" IEEE Trans. Electron devices, Vol. ED-11, pp. 324~345, July 1964
- 8) J.R. Schrieffer "Effective carrier mobility in surface-space charge layers." Physic. Rev. Vol. 97, pp. 641~646, February 1955
- 9) D. Frohmann-Bentchkowsky, "On the effect of mobility variation on MOS device characteristics," Proc. IEEE Vol. 56, pp. 217~218, February, 1968
- 10) V.G.K. Reddy and C.T. Sah, "Source to drain resistance beyond pinch-off in MOST," IEEE Trans. Electron Devices, Vol. ED-12, pp. 139~141, March. 1965
- 11) G. Merckel, J. Borel and N.Z. Cupcea, "An accurate large-signal MOS transistor model for use in computer-aided design," IEEE Trans. Electron Devices Vol. ED-19, May 1972
- 12) A.S. Grove, "Physics and technology of semiconductor devices." Wiley, New York, 1967
- 13) R.H. Crawford, "MOSFET in circuit design," Mc-Graw Hill New York 1967
- 14) A.S. Grove and D.J. Fitzgerald, "Surface effects on p-n junctions: characteristics of surface-space charge regions under non-equilibrium conditions." Solid-St. Elect Vol. 9, pp. 783~806, 1966