

디지털 컴퓨터에 의한 칼라 TV의 最適 設計方式 研究 (Computer-Aided Optimal Design of Color TV Circuits)

金惠鎭*, 朴仁甲*, 姜秉昌**, 董龍培**

(Kim, Duck Jin; Park, In Gap; Kang, Byung Chang and Dong, Yong Bae)

要 約

회로 解析 프로그램을 利用한 컴퓨터에 의한 칼라 TV 회로 設計를 試圖하여 보았다. 칼라 TV의 colorplexed composite video signal은 여러가지 信號가 疊쳐진 複合 信號이므로 칼라 TV 회로 設計를 하는 데에는 困難한 點이 많다.

이 論文에서는 適切한 解析 프로그램을 選定하여 칼라 TV의 Y 映像회로, 色信號 增幅회로, AGC 회로 및 同期分離회로를 設計하는 方法을 記述하였다. 그리고 그 設計 方法이 妥當함을 實驗的으로 確認하였다.

Abstract

Computer-aided design of color TV circuits has been tried using circuit analysis programs. Due to the complexity of colorplexed composite video signals of the color TV, conventional methods are difficult to apply in the color TV circuit design. This paper describes how to design Y video circuit, chroma circuit, AGC circuit, and sync separator circuit of color TV using analysis programs.

1. 序 論

電子회로 設計에 있어서 디지털 컴퓨터를 使用하게 된 것은 처음에는 많은 部品을 必要로 하고 高信賴性을 要求하는 宇宙電子工學 分野나 컴퓨터 회로 設計 分野에서 비롯 되었으나 最近에는 칼라TV와 같은 複雜한 회로로 構成되는 家電 機器에 있어서도 컴퓨터의 利用으로 設計를 簡便하게 하고 또 設計된 機器의 信賴性을 높일 수 있다는 點에서 많은 關心을 모으기 始作하였다. 數 많은 能動素子와 受動素子로 構成되는 칼라 TV 회로의 設計는 컴퓨터를 利用하지 않고 從來의 方法으로 基礎的인 회로方程式의 풀이 만으로는 너무 많은 時間과 努力이 必要하고 數 많은 素子들의 相互

關聯性때문에 全體的인 特性 解析이 어렵고 또 회로素子들의 값을 여러가지로 變化 시켜 보고자 할 때에는 問題는 더욱, 深刻하게 된다. 따라서 이러한 경우에는 迅速正確한 計算能力과 記憶 및 判斷能力을 갖춘 디지털 컴퓨터의 活用으로 能率的인 設計가 可能할 뿐만 아니라 여러 가지 解析 프로그램을 simulator로 活用하게 되므로 實驗을 하지 않고도 設計過程에서 直流, 交流, 過渡應答 및 最惡狀態를 評價할 수 있다는 長點이 있다.

컴퓨터에 의한 회로 設計의 成敗를 左右하는 要素로는 能動素子를 代身하는 等價 모델의 正確性, 設計 알고리즘, 設計 프로그램等 여러가지가 있다.

칼라 TV는 映像 檢波以後부터 黑白 TV 회로와 달라지며 그림 1과 같이 檢波된 colorplexed composite video signal은 映像 增幅회로, 色信號, 同期 分離 회로 및 AGC 회로等 4個의 分岐路를 거쳐 處理되므로 本 論文에서는 이들 3種의 회로의 設計 方法에

*正會員, **準會員
高麗大學校, 工大, 電子工學科
(Dept. of Electronic Eng., Korea Univ.)
接受日字: 1978年 10月 17日

對하여 記述 하였다.

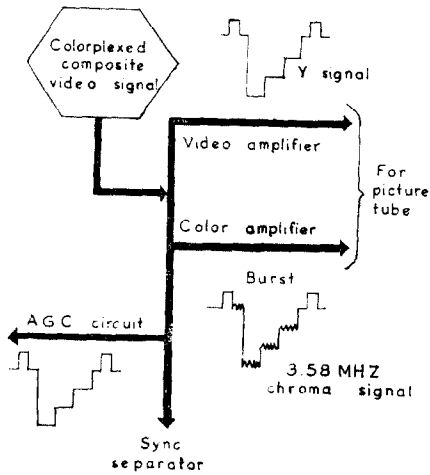


그림 1. 칼라 TV의 Colorplexed composite video signal의 4 분岐路
 Fig. 1. Four divided paths of colorplexed composite video signal of color TV.

2. 設計 方法

一般的으로 電子回路의 設計는 그림 2 와 같은 反復 過程을 거쳐서 이루어진다. 卽, 仕様이 주어지면 設計技法 또는 經驗에 의하여 大略의 初期 設計를 하고 設計된 回路의 特性을 解析하여 本後 設計仕樣을 滿足시키지 못 할 경우에는 몇 번이고 修正하여 다시 解析을 하게 된다. 이 解析 結果가 滿足

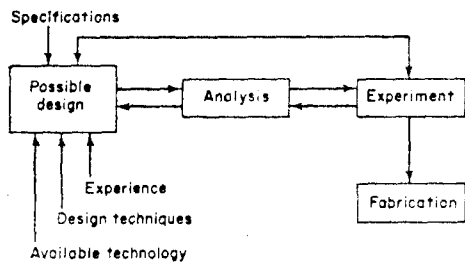


그림 2. 電子回路의 設計過程
 Fig. 2. The design process of electronic circuits

스럽게 되면 breadboarding에 의하여 實驗의 으로 이를 確認하고 틀림없으면 機器를 組立한다. 이와 같은 設計 過程에 있어서 最初의 設計와 特性 解析은 設計者가 할 수도 있고 컴퓨터에게 맡길 수도 있으며 사람과 컴퓨터가 部分的으로 맡아서 遂行할 수도 있다. 또, 解析 結果에 따라 다시 設計를 고치는 問題는 回

路의 topology를 變更하는 것이거나 素子의 값을 修正하는 일인데 이 作業도 사람이 할 수도 있고 컴퓨터에게 맡길 수도 있다.

本 論文에 있어서는 컴퓨터에 依한 解析 프로그램으로 自體에서 開發한 KUCAP²⁾ (Korea University circuit analysis program) 프로그램을 使用하였다. KUCAP 프로그램은 直流解析, 交流解析, 過渡應答解析 및 最惡 狀態解析에 利用 하였다. 이와 같은 프로그램을 使用하여 칼라 TV 回路를 設計하는 過程은 그림 3과 같이 하였다.

그림 3에는 最初의 回路(initial circuit)로부터 完了 段階까지 모두 16스텝으로 되어 있으나 모든 回路가 다 같이 全스텝을 必要로 하는 것이 아니고 各回

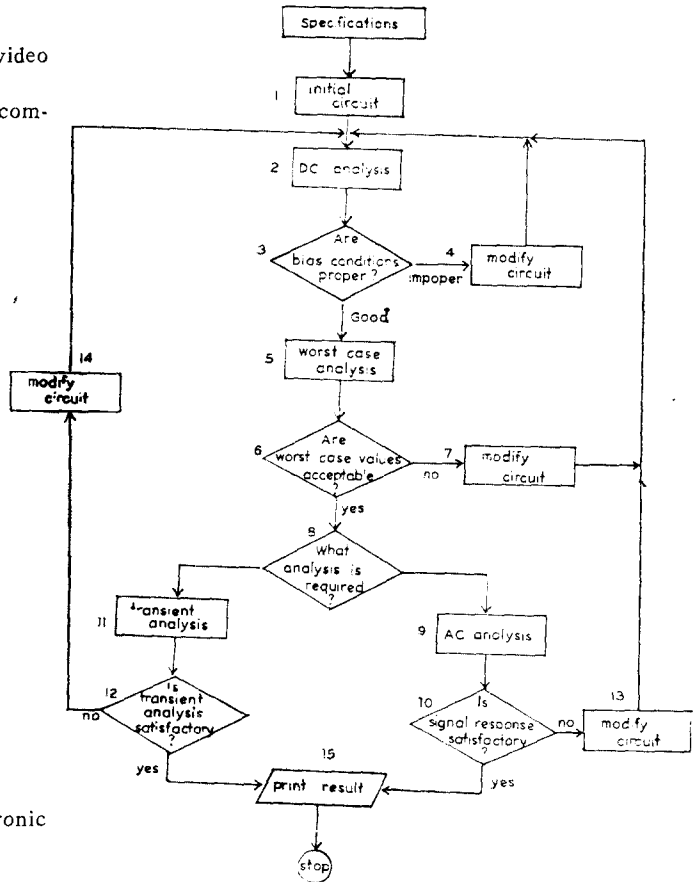


그림 3. TV回路 設計를 위한 順序圖
 Fig. 3. Flow diagram for TV circuit design.

路의 信號의 形態에 따라 交流解析 또는 過渡應答 解析을 選擇해서 하고 直流解析과 最惡 狀態解析만은 모든 回路에 必須的으로 適用 시킬 必要가 있다. 回路의

修正은 topology의인 修正과 素子값의 修正의 2가지 경우가 있는데 回路topology의 修正과 回路素子 값의 修正은 사람의 손으로 하도록 하였다. 그림 3의 순 設計 過程을 컴퓨터가 할 수도 있지만 그렇게 하는 것이 오히려 適當하지 않을 때가 많다. 그 理由는 設計者가 中間 結果를 보고 適否를 判斷할 수 있는 機會를 갖지 못 하게 될 뿐만 아니라 不必要한 일에 計算 時間을 많이 消費하는 일이 많기 때문이다.

KUCAP프로그램의 回路解析 프로그램은 다음 關係式들을 利用하여 各 節點 電壓과 素子電流等을 求하였다.²⁾

$$A_i i = 0 \tag{1}$$

$$e' = Ae \tag{2}$$

$$i = J' - I \tag{3}$$

$$e = (A_i Y A)^{-1} A_i (I - Y E) \tag{4}$$

여기에서

- A: Incidence matrix
- A_i: Transposed incidence matrix
- i: 枝路電流벡터
- e: 各 節點 電壓벡터
- e': 枝路電壓벡터
- J': 素子電流벡터
- I: 電流源벡터
- Y: 어드미턴스 行列
- E: 定電壓源벡터

式(4)를 i번째 抵抗 R_i, 電流 傳達比 β_{ji}, i번째 電壓源 E_i, 및 電流源 I_i에 關해서 偏微分하면

$$\frac{\partial e}{\partial R_i} = (A_i Y A)^{-1} A_i \left(\epsilon_i + \sum_{j=1}^n \epsilon_j \beta_{ji} \right) \frac{1}{R_i^2} \cdot (E_i + e'_i) \tag{5}$$

$$\frac{\partial e}{\partial \beta_{ji}} = - (A_i Y A)^{-1} A_i \epsilon_j \frac{1}{R_i} (E_i + e'_i) \tag{6}$$

$$\frac{\partial e}{\partial E_i} = - (A_i Y A)^{-1} A_i Y \epsilon_i \tag{7}$$

$$\frac{\partial e}{\partial I_i} = (A_i Y A)^{-1} A_i \epsilon_i \tag{8}$$

로 된다.

여기에서 ε_i는 i번째 位置만 1이고 다른 모든 素子는 0인 列 벡터이고 E_i는 i번째 素子만 1이고 全部 0인 行 벡터이다.

回路 素子값의 變動에 의한 各 節點 電壓의 影響을 定量的으로 나타내기 위하여 感度係數(sensitivity coefficient)를 사용하는데 이것은 각 枝路 定數의 1% 變動에 對한 各 節點 電壓의 變化量으로 다음과 같이 定義된다.

i번째 抵抗值에 의한 k번째 各 節點 電壓의 感度係數:

$$\frac{\partial e_k}{\partial R_i} \frac{R_i}{100} \tag{9}$$

i번째 電壓源에 의한 k번째 各 節點 電壓의 感度係數:

$$\frac{\partial e_k}{\partial E_i} \frac{|E_i|}{100} \tag{10}$$

i번째 電流源에 의한 k번째 各 節點 電壓의 感度係數:

$$\frac{\partial e_k}{\partial I_i} \frac{|I_i|}{100} \tag{11}$$

β_{ji}의 變動에 의한 k번째 各 節點 電壓의 感度係數:

$$\frac{\partial e_k}{\partial \beta_{ji}} \frac{\beta_{ji}}{100} \tag{12}$$

式(9)~(12)에서 獨立變數 R_i, E_i, I_i, β_{ji}들을 一般化하여 P_i로 表示하고 이의 公差를 ΔP_i(%)라고 하면 이 公差에 依해서 나타난 k번째 各 節點 電壓의 變化 Δe_k는 다음과 같다.

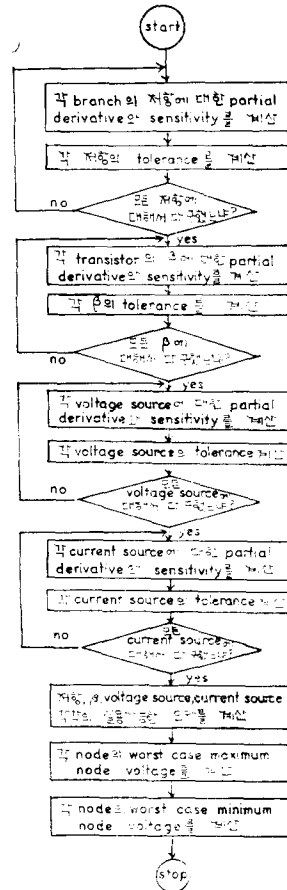


그림 4. 偏微分, 感度係數, 公差 및 最惡 狀態電壓 計算 順序圖

Fig. 4. Flow chart for computing partial derivatives, sensitivity coefficients, tolerances and worst case voltages.

$$\Delta e_k = \frac{\partial e_k}{\partial P_i} \frac{P_i}{100} \Delta P_i \quad (13)$$

式(13)으로부터 k 번째 마디電壓의 許容範圍를 주고 이를 만족시키는 部品의 公差를 다음과 같이 求할 수 있다.

$$\Delta P_i = \frac{\Delta e_k}{\frac{\partial e_k}{\partial P_i} \frac{P_i}{100}} \quad (14)$$

回路的 最惡 狀態의 電壓을 求하기 爲하여 e_k 에 對한 全微分을 求하면

$$de_k = \sum_i \frac{\partial e_k}{\partial R_i} dR_i + \sum_j \frac{\partial e_k}{\partial \beta_j} d\beta_j + \sum_i \frac{\partial e_k}{\partial E_i} dE_i + \sum_i \frac{\partial e_k}{\partial I_i} dI_i \quad (15)$$

定數의 變動이 크지 않을 때에는 이것과 마디電壓과의 關係가 線型 關係를 갖는다고 생각할 수 있으므로 式(15)는 다음과 같이 쓸 수 있다.

$$\Delta e_k = \sum_i \frac{\partial e_k}{\partial P_i} \Delta P_i \quad (16)$$

따라서 最惡狀態, 最高 電壓 $e_{w.c., \max}$ 와 最低 電壓 $w.c. \min$ 은 다음과 같이 된다.

$$e_{w.c. \max} = e_k + \sum_i \frac{\partial e_k}{\partial P_i} \Delta P_i \quad (17)$$

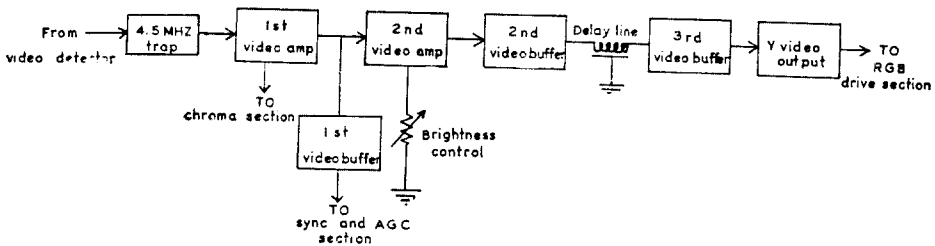


그림 5. Y映像回路的 系統圖
Fig. 5. Block diagram of a Y video circuit.

$$e_{w.c. \min} = e_k - \sum_i \frac{\partial e_k}{\partial P_i} \Delta P_i \quad (18)$$

式(17)과 式(18)의 둘째 項들은 각각 正의 符號만을 갖는 項과 負의 符號만을 갖는 項만으로 計算된다.

上述한 偏微分, 感度係數, 公差, 및 最惡 狀態 電壓을 計算하는 順序圖를 그리면 그림 4와 같다.

3. Y映像回路

Y映像回路(luminance video circuit)의 一般的인 回路 構成은 그림 5와 같이 映像 檢波 出力 信號를 入力 信號로 받아 들여서 增幅, buffer, delay line等

을 거쳐 RGB drive section으로 보내거나 CRT로 보내고 또 chroma section과 同期 및 AGC 回路로 分岐시켜 준다. 實際回로는 그림 6과 같다³⁾.

이 回路의 直流解析 및 交流解析을 爲한 等價모델은 각각 그림 7 및 그림 8과 같이 만들었다. 그리고 直流解析 및 交流解析을 爲한 入力 데이터는 각각 그림 9 및 그림 10에 보이고 있다.

直流 等價 모델을 만드는 데에 있어서 Y映像回路全體를 連結하여 한 묶음으로 만들면 너무 枝路數가 많아지기 때문에 컨덴서 C_{30} 을 直流에 對하여 開放回路로 보고 回路全體를 그림 7의 (a), (b)와 같이 각각 前半部와 後半部로 分離하였다.

直流解析 結果와 最惡狀態 解析 結果는 그림 7에, 그리고 交流解析 結果는 그림 8에 表示하였다. 直流解析 結果는 實驗値와 大體로 一致 하였다. 이 回路의 帶域幅은 約 4 MHz이므로 交流解析은 그 中心 周波數인 2.0MHz에서 하였으며 0.01V의 入力 信號에 對한 各 마디電壓을 表示하였다. 計算된 電壓 利得은 2MHz에서 約 38dB이다.

그림 7의 等價모델을 使用하여 各 枝路에 包含된 抵抗素子, 트랜지스터의 β , 및 電源電壓等의 變動에 對한 各 마디 電壓變動의 偏微分値를 計算한 結果는 표 1 (a), (b)와 같다. 이 값을 보면 各 素子값이 各

마디 電壓에 미치는 影響의 크기와 方向을 同時에 알 수 있으므로 設計 變更時에 도움이 되는 資料가 된다. 그리고 이 표에는 바이어스 狀態를 左右하는 主要 마디電壓의 許容 限界値가 賦與된 狀態에서 各 素子 값의 公差를 式 14에 依하여 求한 것도 包含되어 있다. 이 公差를 表示함에 있어서 計算 結果가 20% 以上인 경우에는 20%로 10~19%의 경우에는 10%, 5~9%의 경우에는 5%, 1~4%의 경우에는 1%로 表示하였다.

映像回路全體의 周波數 特性을 計算한 結果는 그림 11과 같다. 約 500 KHz까지는 38dB를 穩定하게 유지하고 1MHz에서 피이크 利得 42dB까지 上昇한 後 減

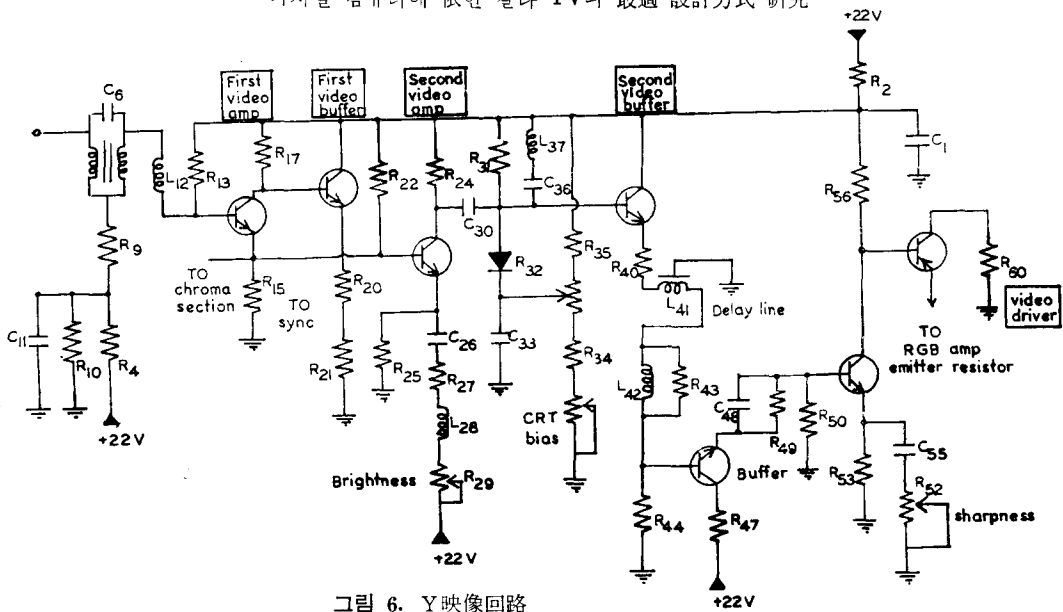


그림 6. Y映像回路
Fig. 6. Y video circuit.

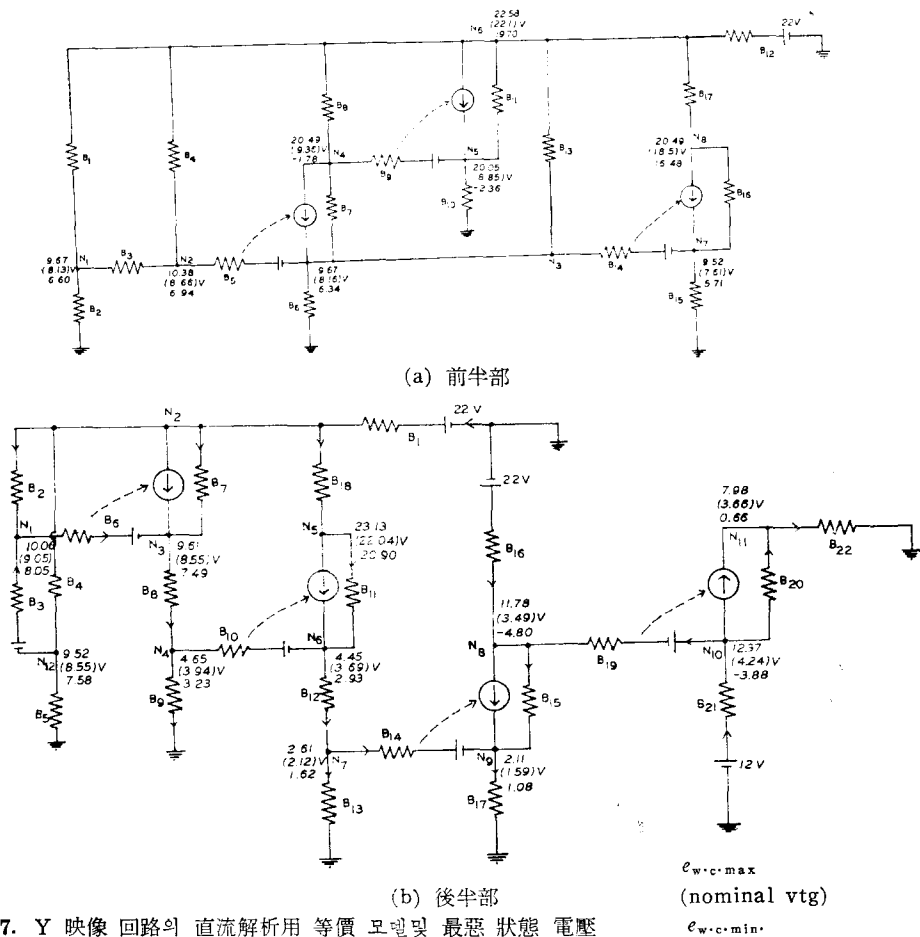


그림 7. Y映像回路의 直流通解析用 等價 모델 및 最惡 狀態 電壓
Fig. 7. Equivalent model of the Y video circuit for DC analysis and the worst case voltages.

표 1. (b) 後半部 回路

Branch No.	Value	Tolerance (%)	Partial Derivatives with respect to node No.: ($\times 10^{-3}$)												Elements	
			1	2	3	4	5	6	7	8	9	10	11	12		
1	47	20	0.595	1.556	0.595	0.282	1.554	0.282	0.149	-1.64	0.147	-1.613	0.686	0.595	Resistance	
2	100K	5	-0.011	0.0002	-0.011	-0.005	0.002	-0.005	-0.002	0.0296	-0.002	0.0287	-0.0122	0.011		
3	30	20	0.101	-0.001	0.100	0.047	-0.002	0.047	0.025	-0.278	0.024	-0.270	0.114	-0.014		
4	28.5K	1	-0.136	0.003	-0.136	-0.064	0.003	-0.054	0.034	0.378	-0.033	0.366	-0.159	-0.136		
5	14K	1	0.35	-0.005	0.358	0.168	-0.007	0.168	0.089	-0.993	0.057	-0.963	0.469	6.358		
6	330	20	0.0005	0.0002	-0.011	-0.055	0.0002	-0.005	-0.002	0.0313	-0.002	0.030	-0.012	0.0005		
8	2K	1	0.078	0.041	0.081	-1.049	0.051	-1.047	-0.555	6.175	-0.545	5.984	-2.545	0.0780		
9	1.8K	1	0.062	0.009	0.069	0.064	1.177	-0.001	1.175	0.623	-6.928	0.612	-6.714	2.836		
10	330	10	-0.004	-0.010	-0.004	-0.005	-0.017	0.762	0.404	-4.492	0.396	-4.353	1.852	-0.005		
12	1.6K	1	0.005	0.013	0.005	0.005	0.022	0.0051	-0.518	5.769	-0.509	5.591	-2.378	0.005		
13	2K	1	0.005	0.012	0.005	0.005	0.022	0.006	0.452	-5.028	0.444	-4.873	2.072	0.005		
14	330	20	0.00002	0.00007	0.00002	0.00003	0.0001	0.00003	0.002	0.565	-0.019	0.547	-0.232	0.00002		
16	5.1K	1	-0.0002	-0.00007	-0.00003	-0.00003	0.0001	-0.00003	-0.002	-0.002	-0.002	-2.337	0.991	-0.00003		
17	300	1	0.003	0.0068	0.002	0.003	0.012	0.001	0.240	56.59	0.329	56.84	-23.33	0.0027		
18	33	20	-0.00003	0.00005	-0.00004	-0.001	-0.993	-0.001	-0.0007	0.003	-0.0007	0.008	-0.003	-0.00003		
19	330	20	-10^{-5}	-10^{-6}	-10^{-6}	-10^{-6}	-10^{-4}	-10^{-6}	-10^{-3}	0.241	-10^{-3}	0.503	-0.214	-10^{-5}		
21	130	5	-10^{-3}	-10^{-3}	-10^{-3}	-10^{-3}	-10^{-3}	-10^{-3}	-0.018	-17.70	-0.024	-19.95	-16.89	-10^{-3}		
22	56	20	10^{-5}	10^{-5}	10^{-5}	10^{-5}	10^{-4}	10^{-5}	10^{-3}	0.238	10^{-3}	0.254	65.202	10^{-5}		
6 to 7	80	20	1.200	-0.027	1.246	0.587	-0.033	0.586	0.311	-3.345	0.305	-3.352	1.426	1.196		Beta
10 to 11	80	3	-0.301	0.406	-0.319	-9.085	0.836	-12.198	-6.467	71.897	-6.352	69.677	-29.64	-0.300		
14 to 15	80	20	0.0062	0.0157	0.006	0.006	0.026	0.008	0.550	-10.78	0.753	-10.44	4.444	0.006		
19 to 20	80	20	0.0005	0.0005	0.0005	0.0005	0.001	-0.001	-0.029	-30.81	-0.039	-32.86	14.50	-0.003		
1	22V	0.7	379.1	991.5	379.0	179.7	989.7	179.8	95.34	-1060	93.65	-1027	436.9	379.0	Voltage source	
16	22V	1	0.007	0.017	0.007	0.007	0.031	0.009	0.629	664.6	0.862	644.1	-273.9	0.007		
21	12V	4	0.003	0.008	0.003	0.003	0.014	0.004	0.297	313.5	0.406	334.3	283.2	0.003		

NO. OF NODE = 8			NO. OF NODE = 12		
NO. OF BRANCH = 17			NO. OF BRANCH = 22		
NO. OF TRANSISTOR = 3			NO. OF TRANSISTOR = 4		
R 1(6, 1)	R= 12000	E= 0	B 1(0, 2)	R= 47	E= 22.0
B 2(1, 0)	R= 6800	E= 0	B 2(2, 1)	R= 100000	E= 0.0
H 3(1, 2)	R= 4700	E= 0	B 3(1, 12)	R= 30	E= -0.5
B 4(6, 2)	R= 100000	E= 0	B 4(2, 12)	R= 26500	E= 0.0
B 5(2, 3)	R= 330	F= -0.5	B 5(12, 0)	R= 14300	E= 0.0
B 6(3, 0)	R= 4300	F= 0	B 6(0, 3)	R= 330	E= -0.5
B 7(4, 3)	R= 11100	F= 0	B 7(2, 3)	R= 11100	E= 0.0
B 8(6, 4)	R= 10000	E= 0	B 8(3, 4)	R= 2200	E= 0.0
B 9(4, 5)	R= 330	E= -0.5	B 9(4, 0)	R= 1800	E= 0.0
B10(5, 0)	R= 2250	F= 0	B10(4, 6)	R= 330	E= -0.5
B11(6, 5)	R= 11100	F= 0	B11(5, 6)	R= 11100	E= 0.0
B12(0, 6)	R= 47	F= 27.0	B12(6, 7)	R= 1600	E= 0.0
B13(6, 3)	R= 15000	F= 0	B13(7, 0)	R= 2000	E= 0.0
B14(3, 7)	R= 330	F= -0.5	B14(7, 9)	R= 330	E= -0.5
B15(7, 0)	R= 680	E= 0	B15(8, 9)	R= 11100	E= 0.0
B16(8, 7)	R= 11100	F= 0	B16(0, 8)	R= 5100	E= 22.0
B17(6, 8)	R= 240	F= 0	B17(5, 0)	R= 300	E= 0.0
			B18(2, 5)	R= 33	E= 0.0
			B19(0, 8)	R= 330	E= -0.5
			B20(11, 11)	R= 11100	E= 0.0
			B21(1, 12)	R= 120	E= 12.0
			B22(11, 0)	R= 56	E= 0.0
H 1(5, 7)	HFE= 80		B 1(6, 7)	HFE= 80	
D 2(9, 11)	HFE= 80		B 2(10, 11)	HFE= 80	
D 3(14, 16)	HFE= 80		B 3(14, 15)	HFE= 80	
			B 4(17, 20)	HFE= 80	

그림 9. Y映像회로의 直流解析 및 最惡狀態解析用 入力데이터
 Fig. 9. Input data for DC and worst case analysis of the Y video circuit.

4. 色信號 回路

色信號 回路(chroma circuit)의 一般의인 構成은 그림12와 같이 帶域增幅段 및 同驅動段, color burst 增幅段, ACC (automatic color control)段, color killer 段等으로 構成된다. 이 中에서 帶域增幅段, 同驅動段 및 color killer段으로 이루어지는 實際의 色信號 回路의 한 形態를 그림 13에 提示하였다. 이 回路는 檢波된 複合 映像信號와 ACC 制御信號를 받아 들어 色信號의 增幅 作用과 color killer 作用을 하게 되어 있다. 이 回路의 直流解析과 交流解析을 爲한 等價모델은 각각 그림 14 및 그림15와 같이 그려졌다.

最初에는 回路 定數의 大略의 값을 初期值로 賦與하고 直流, 交流, 및 最惡狀態의 값을 求해 본 뒤에 이 값들이 滿足스럽지 않았기 때문에 數次 修正 後에 그림14의 값으로 決定하고 回路 解析을 한 結果를 그림 14 및 그림 15위에 表示하였다. 이 때 어느 素子의 값을 어느 方向으로 얼마나 修正할 것인가는 最惡 狀

態 解析 結果를 나타낸 偏微分値를 보고 決定 하였다. 交流解析은 3.58MHz에 對하여 하였으며 回路 全體의 電壓 利得은 約 63dB이었다.

5. AGC 回路

말과 TV用 AGC 方式은 여러 가지가 있으나 figure of merit가 가장 큰 keyed AGC方式을 採하였다. 이 方式은 S/N비가 가장 큰 映像信號의 最高 레벨에서 샘플링하기 때문에 雜音 免疫性(noise immunity)도 가장 좋다. 選定된 AGC 回路는 그림16과 같다. 이 回路는 keyer stage Q₁과 增幅反轉段(amplifier stage) Q₂로 構成되는데 映像檢波 出力이 Q₁의 베이스에 印加되고 여기에 包含된 水平 同期信號와 同期된 keying pulse가 水平 出力變壓器에 감긴 捲線으로부터 Q₁의 컬렉터에 印加 되면 그 동안만 Q₁은 活性領域에서 動作하고 다른 時間 동안은 遮斷 狀態에 있게 되어 있다. 終段增幅器 Q₂는 順方向 AGC 制御모드로 AGC電壓의 極性을 反轉시킨다. 따라서 이 回路는

INPUT DATA FOR AC ANALYSIS

%% EXC

B 14 0, 11	0.13300000	04	0.01
B 24 5, 6)	0.47300000	04	0.00
B 34 6, 2)	0.03000000	04	0.00
B 44 6, 7)	0.12300000	05	0.00
B 54 1, 7)	0.10000000	06	0.00
B 64 7, 8)	0.33000000	05	0.00
B 74 8, 0)	0.40000000	04	0.00
B 84 9, 6)	0.11100000	05	0.00
B 94 1, 4)	0.10000000	03	0.00
B 104 5, 10)	0.10000000	03	0.00
B 114 1, 10)	0.11000000	05	0.00
B 124 1, 0)	0.22000000	04	0.00
B 134 1, 8)	0.15000000	05	0.00
B 144 6, 12)	0.33000000	03	0.00
B 154 13, 12)	0.11000000	05	0.00
B 164 11, 13)	0.10000000	04	0.00
B 174 12, 0)	0.15000000	03	0.00
B 184 13, 0)	0.20000000	03	0.00
B 194 11, 14)	0.10000000	05	0.00
B 204 16, 17)	0.10000000	07	0.00
B 214 17, 18)	0.20000000	05	0.00
B 224 1, 0)	0.20000000	05	0.00
B 234 16, 19)	0.20000000	03	0.00
B 244 11, 19)	0.11000000	03	0.00
B 254 19, 20)	0.20000000	04	0.00
B 264 20, 21)	0.20000000	04	0.00
B 274 0, 0)	0.10000000	04	0.00
B 284 21, 22)	0.10000000	05	0.00
B 294 23, 24)	0.11000000	05	0.00
B 304 11, 25)	0.10000000	05	0.00
B 314 23, 24)	0.10000000	04	0.00
B 324 14, 0)	0.20000000	04	0.00
B 334 14, 25)	0.30000000	03	0.00
B 344 6, 5)	0.10000000	05	0.00
B 354 26, 25)	0.10000000	05	0.00
B 364 17, 0)	0.10000000	04	0.00
B 374 0, 26)	0.20000000	04	0.00
B 384 20, 26)	0.30000000	05	0.00
B 394 26, 2)	0.11000000	05	0.00
B 404 1, 0)	0.50000000	02	0.00
B 414 0, 28)	0.10000000	05	0.00
B 424 0, 11)	0.47300000	02	0.00
B 434 1, 3)	0.10000000	05	0.00
B 444 1, 6)	0.10000000	05	0.00
B 454 12, 14)	0.47300000	04	0.00
B 464 1, 3)	0.47300000	05	0.00
B 474 17, 0)	0.99999999	05	0.00
B 484 10, 16)	0.30000000	04	0.00
B 494 22, 24)	0.34000000	05	0.00
B 504 25, 27)	0.10000000	05	0.00
B 514 11, 0)	0.10000000	05	0.00
B 524 1, 4)	0.99999999	05	0.00
B 534 3, 4)	0.99999999	05	0.00
B 544 4, 5)	0.99999999	06	0.00
B 554 20, 21)	0.10000000	05	0.00
B 564 1, 7)	0.99999999	05	0.00
B 574 14, 15)	0.10000000	04	0.00
B 584 11, 18)	0.30000000	04	0.00

D 1(6, 8)	HFE= 40.
D 2(10, 11)	HFE= 40.
D 3(14, 15)	HFE= 40.
D 4(18, 24)	HFE= 40.
D 5(20, 25)	HFE= 40.
D 6(23, 25)	HFE= 40.

그림 10. Y映像회로의 交流解析用 入力 데이터
Fig. 10. Input data for AC analysis of the Y video circuit.

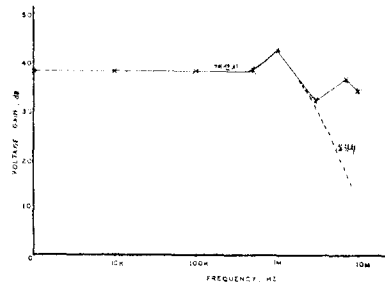


그림 11. 映像회로의 計算된 周波數 特性
Fig. 11. Computed frequency response of the video circuit.

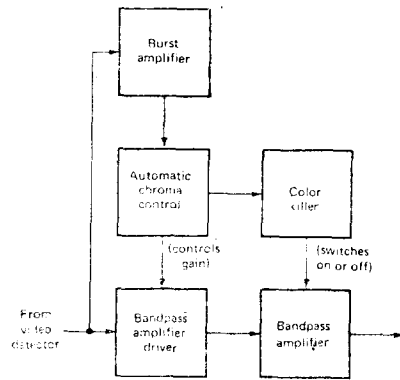


그림 12. 色信號增幅부의 系統圖
Fig. 12. Block diagram of a chroma section.

交流 解析은 意味가 없고 過渡應答 解析이 必要하다. 過渡應答 解析을 爲한 等價모델은 그림 17과 같이 만들었고 入力데이터는 그림 18과 같다.

이 AGC 回路 素子값의 初期値는 다음 式에 依해서 大略的으로 求하고 解析 結果에 따라 여러번 修正하여 나갔다.

Q_1 段:

$$\text{直流電壓 利得 } A_1(0) = \frac{e_c \max}{e_d \max - e_d \min} \quad (19)$$

$$R_3 = \frac{t_S}{t_h} \cdot \frac{R_1}{A_1(0)} \quad (20)$$

$$\text{平均 컬렉터 電流 } i_{c(AVR)} = \frac{E_S - E_R}{R_3} \cdot \frac{t_S}{t_h} \quad (21)$$

$$R_1 = \frac{E_R}{i_{c(AVR)} \cdot (10+1)} \quad (22)$$

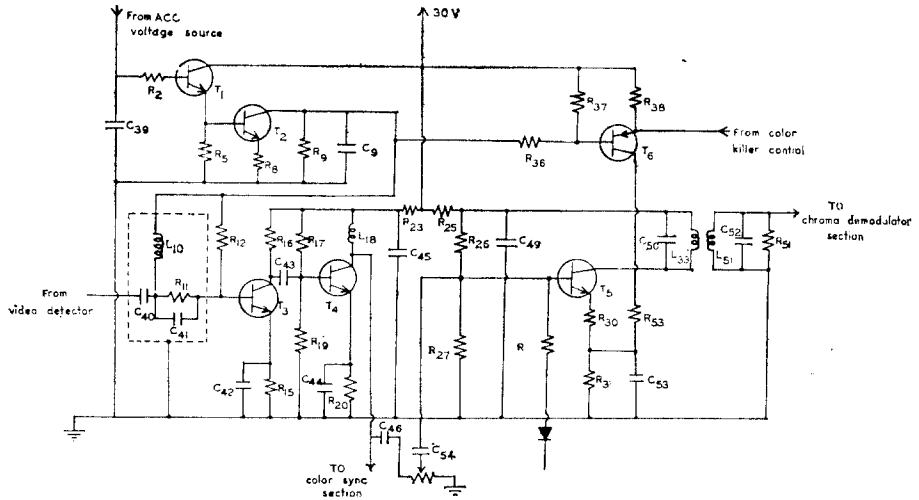
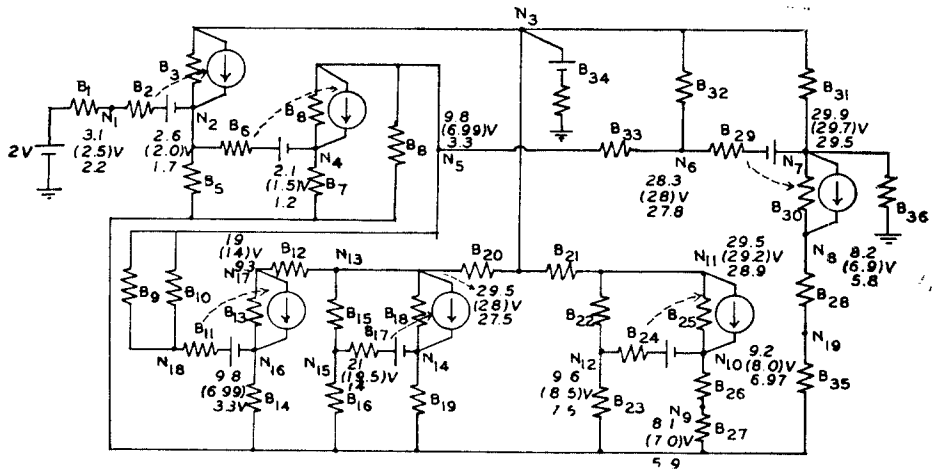


그림 13. 色信號回路圖

Fig. 13. Schematic diagram of a chroma circuit.



$e_{w.c. \max}$
(Nominal vtg)
 $e_{w.c. \min}$

(a) DC model

그림 14. 色信號回路의 直流解析用 等價모델 및 入力 데이터

Fig. 14. Equivalent model and input data of the chroma circuit for DC analysis.

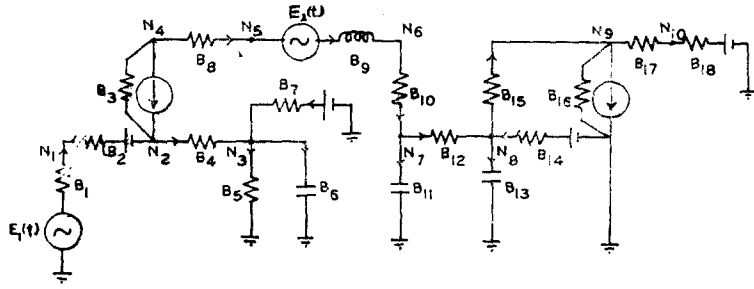


그림 17. AGC 回路의 過渡應答 解析用 等價 모델

Fig. 17. Equivalent model for transient analysis of the AGC circuit.

```
*CONTROL TYPE
C
C SYNC SEPERATER SECTION
C
C TRANSIENT ANALYSIS
C
B1 N(0,1),R=50
B2 N(1,2),C=5E-6
B3 N(2,0),R=2.2E3
B4 N(0,2),R=(10E6,350),E=0.5
B5 N(3,0),R=(10E6,0.1)
B6 N(4,3),R=470
B7 N(4,0),C=0.23E-6
B8 N(5,4),R=100
B9 N(5,0),C=1E-6
B10 N(0,5),R=180,E=12
S1 B=4,(4,5),OFF
SHORT=0.1
OPEN=100E+0
TIME STEP=0.5E-6
OUTPUT INTERVAL=14
FINISH TIME=65E-6
PRINT,VOLTAGES,CURRENTS
EQUILIBRIUM
EXECUTE
END
```

그림 18. AGC 回路의 過渡應答 解析用 入力 데이터

Fig. 18 Input data for transient analysis of AGC circuit.

$$e_0 = V_{CC} \cdot \frac{R_5}{R_5 + R_L'(\beta + 1)} + V_{bc} \cdot \frac{\beta R_L' R_5 + R_L' R_4 (\beta + 1)}{R_4 R_5 + R_L' R_4 (\beta + 1)} \quad (28)$$

여기에서

- e_d = 映像檢波 出力電壓
- $e_{c,max}$ = AGC 制御 電壓의 最大 電壓
- t_s = 水平 同期 펄스의 持續時間 ($\approx 5.1\mu s$)
- t_h = 水平 同期 펄스의 周期 ($63.5\mu s$)
- E_s = 水平 同期 펄스의 電壓 레벨
- E_R = 基準 電壓 (AGC threshold voltage)
- V_{IF} = IF 增幅器에 對한 AGC

V_{CC} = 컬렉터 供給 電壓

AGC 回路의 設計 條件은 다음과 같이 定하였다.

$V_{CC} = 12V$, Keying pulse = 26V

映像信號 電壓 AGC threshold voltage = 4.5V

$e_{d,min} = 2.5V$

$e_{d,max} = 3V$

$\beta = 40$

IF段에 對한 所要 AGC 電壓 $V_{IF} = 3.5 \sim 8.9V$

解析結果 얻어진 映像 入力 信號에 對한 AGC 制御 電壓은 그림 19와 같다.

6. 同期分離回路

그림 20에 나타낸 同期 分離 回路를 設計하여 보았다. 過渡應答 解析用 等價 모델은 그림 21과 같이 만들었고 回路 定數 R_1 의 初期值는 다음 式으로 부터 計算한다.

$$\frac{(R_g + R_1)}{R_g} \approx \frac{V_S(t_{FP} + t_{BP} + t_V)}{(1 - V_S)t_{HS}} - \frac{0.75(t_{FP} + t_{BP})}{(1 - V_S)t_H} \quad (29)$$

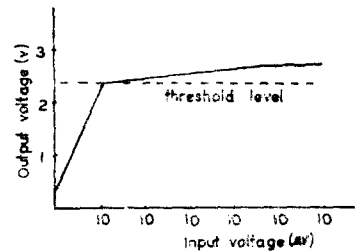


그림 19. AGC 制御特性

Fig. 19. AGC regulation characteristics.

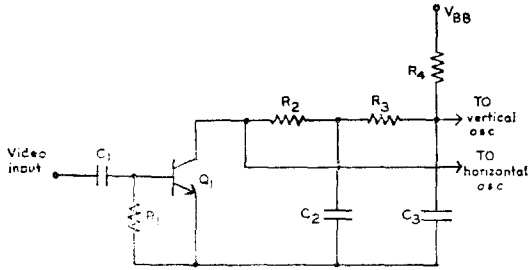


그림 20. 同期分離回路
Fig. 20. Sync separator circuit.

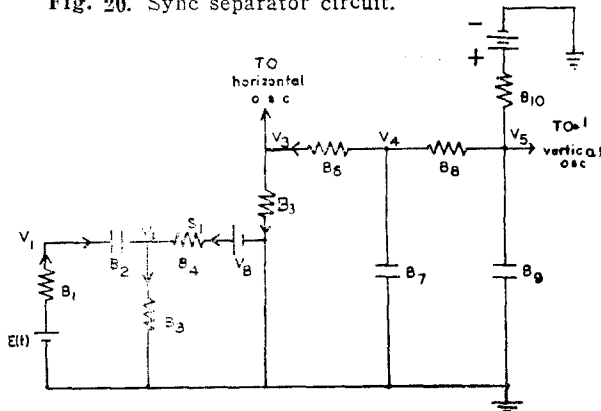


그림 21. 同期分離회로의 過渡應答解析用 等價모델
Fig. 21. Equivalent model of transient analysis of sync separator circuit.

여기에서 R_g = 映像信號源의 内部抵抗
 V_S = 分離레벨의 定規化 된 電壓
 t_{FP} = 映像信號의 front porch의 間격
 t_{BP} = 映像信號의 back porch의 間격
 t_{HS} = 水平同期펄스의 間격

實際로 R_1 은 R_g 의 約 47倍로 擇하였다. R_g 는 普通 에미터 폴로위의 출력 임피던스이므로 약 50Ω이 된다. 그러면 t_L 은 約 이 適當하다. 時定數를 水平同期信號의 周期 t_L 의 100배로 잡고 이로부터 求한다. 卽 $R_1 C_1 = 100 t_L$ (30)

R_2, R_3 , 및 R_4 의 初期值들은 水平 및 垂直發振 回路에서 必要로 하는 同期 回路의 内部 抵抗과 適合하도록 選擇하면 되는데 여기에서는 $R_2 = 470\Omega$, $R_3 = 100\Omega$, $R_4 = 180\Omega$ 로 選擇 하였다. 過渡應答 解析用 入力 데이터는 그림 22와 같고 그 結果를 그림 23에 나타내었다.

7. 結 論

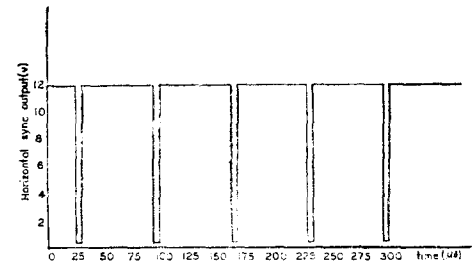
칼라 TV 受像機 回路中에서 Y 映像回路, 色信號回路 AGC 回路, 및 同期 分離回路 設計에 디지털 컴퓨터를 利用하여 보았다. 映像檢波 回路의 出力 信號는 色信

*CONTROL TYPE

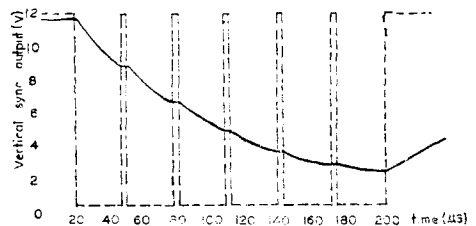
```

C
C      AGC SECTION
C
TRANSIENT ANALYSIS
B1  N(0,1),R=100
B2  N(2,1),R=(10E6,350),E=0.5
B3  N(4,2),R=(10E6,11.1E3)
B4  N(2,3),R=47
B5  N(3,0),R=470
B6  N(3,0),C=0.23E-6
B7  N(0,3),R=1000,E=12
B8  N(4,5),R=(1E6,0.5)
B9  N(5,6),L=10E-3
B10 N(6,7),R=10
B11 N(7,0),C=1E-6
B12 N(7,8),R=6.8E3
B13 N(8,0),C=1E-6
B14 N(0,8),R=350,E=0.5
B15 N(8,9),R=8.2E3
B16 N(9,0),R=11.1E3
B17 N(10,9),R=27
B18 N(0,10),R=1000,E=12
T1  B(2,3,8),BETA=(0,50)
T2  B(14,16),BETA=50
S1  B=2,(2,3,8),OFF
SHORT=0.1
OPEN=100E6
TIME STEP=0.5E-6
OUTPUT INTERVAL=14
FINISH TIME=65E-6
PRINT,VOLTAGES,CURRENTS
EQUILIBRIUM
EXECUTE
    
```

그림 22. 同期分離회로의 過渡應答解析用 入力 데이터
Fig. 22. Input data for transient analysis of sync separator circuit.



(a) 水平同期出力



(b) 垂直同期出力

그림 23. 同期 分離회로의 過渡應答 解析結果
Fig. 23. The result of a transient analysis of the sync separator circuit.

號 luminance信號, color burst, 水平同期信號 等の複合 信號로 構成되어 있고 各 回路는 이 中에서 일부의 信號로 處理하기 때문에 모든 回路에 一律的으로 直流解析, 交流解析, 또는 過渡應答解析 方法을 適用할 수는 없다. Y映像回路와 色信號 回路에는 直流解析과 交流解析을 適用하여 且 AGC 回路와 同期分離回路에는 過渡應答解析을 適用하여 本 結果는 實驗值와 잘 符合하는 것을 알았다.

附 記

本 研究는 財團法人 峨山社會福祉事業財團의 研究費 支援에 依하여 成就된 것임을 밝히며 同財團의 厚意에 깊이 感謝하는 바 이다.

參 考 文 獻

1. R.W. Jensen, M.D. Lieberman; IBM Electronic Circuit Analysis Program, Prentice' Hall, Inc. Englewood Cliffs, New Jersey' 1968.
2. 金應鎭, 鄭宗哲, 朴相仁, "컴퓨터를 利用한 回路 및 裝置 設計에 關한 研究" 科學技術處 研究報告書 R-72-17, 1972年 12月.
3. B.Grob; Basic Television, McGraw-Hill Co. 1975.
4. C. N. Herrick; Color Television, Resto Pub. Co., Inc., Reston, Virginia, 1977.

