

바이폴라 트랜지스터의 제법

技術資料

최 배 현*

— 차 레 —

Transistor 제조의 기본개념

- 1. 소신호용 TR
- 2. 고주파용 Transistor

- 3. 저잡음 Transistor
- 4. High power transistor

1947년에 트랜지스터의 발명과 더불어 시작된 반도체 산업은 과거 어느 산업분야에서도 볼수 없었던 초스피드로 발전하여 겨우 30년이 지난 오늘날에는 콩알만한 실리콘 조각위에 전자 계산을 올려 놓을수 있을 만큼 발달 되었다.

우리나라에서도 급속히 발전하는 전자산업과 더불어 반도체 부품 생산이 개시되어 본격적인 기반을 구축하고 있다.

현재 국내 유일의 반도체 부품 제조회사이며 바이폴라 트랜지스터를 순국내 기술만으로, 개발 1년만에 국내 수요의 20%를 공급하기에 이른 삼성 반도체(주)의 바이폴라 트랜지스터 기술을 살펴본다.

Transistor 제조의 기본 개념

1. 소신호용 TR

일반적인 Si-Transistor Fabrication flow를 도시하면 다음과 같다.

(1) N-type Si-substrate에 Si 산화막을 형성한후 Base pattern을 사진술을 이용 oxide를 제거하여 형성시킨다.

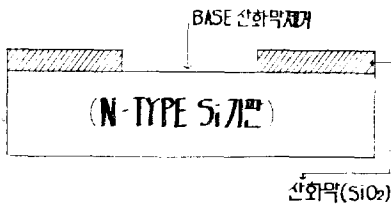


그림 1

(2) P-type Base를 형성시킨다.

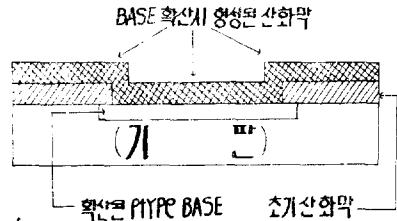


그림 2

(3) Emitter를 형성 시키기 위하여 사진술을 이용 Base위의 Si 산화막을 제거시킨다.

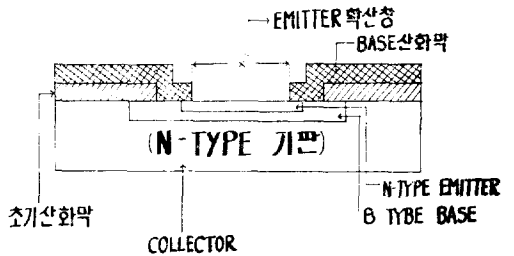


그림 3

(4) Base지역에 Emitter 불순물을(N-type) 확산하여 Emitter 지역을 형성 시킨다.

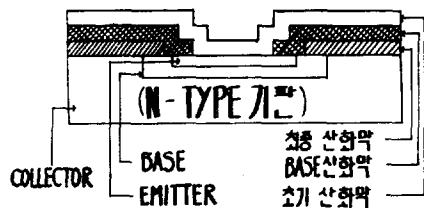


그림 4

* 삼성반도체 주식회사 기술개발실장

(5) Base와 Emitter의 Ohmic Contact을 위한 Contact Oxide 제거후 전극용 Metal을 형성시킨다.

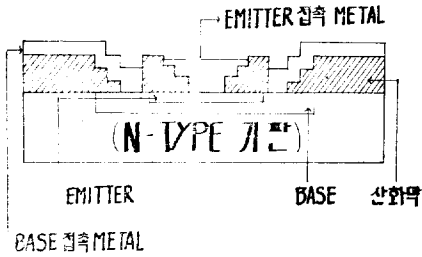


그림 5

이와 같은 공정을 거침으로써 TR의 특성을 갖게 되고 하나 하나의 Chip을 전기적인 특성을 검사한 다음 (보통 Computer test) Frame(To-92형)에 붙히고 Molding하면 완전한 개개의 Transistor가 된다.

2. 고주파용 Transistor

Transistor의 주파수 특성은 Carrier의 移動度(Mobility)가 좌우하는 것으로 Si보다는 Ge, Ge보다는 GaAs가 더 좋으나 일반적으로 민생(民生)용은 Si이 사용되며 국내 유일한 TR 양산 Maker인 삼성 반도체도 Si를 사용하여 f_T 가 1.2~1.6 GHz정도를 양산하고 있다.

Carrier 이동 속도를 줄이기 위하여 대단히 얇은 Junction을 형성 시키는 것이 제조 기술의 Key가 된다.

그림 6은 Microwave용 Transistor의 한 제조 공정 Flow chart이다.

고주파 TR은 필연적으로 전류밀도가 높은 동작이 됨으로 내부 Bias 효과를 피하는 의미로 Emitter 형태는 몇개의 가늘고 긴 봉형(Stripe)으로 되어 있어 보다 고주파 특성을 얻기 위하여는 이 Stripe을 가능한 가늘게 형성 시키고 있다.

현재 $0.5\mu(5 \times 10^{-5}cm)$ 이하의 폭을 실현시키고 있다.

3. 저잡음 Transistor

Transistor의 잡음 발생 원인은 대부분 반도체 표면에 기인한다. 소자 표면을 덮고 있는 SiO_2 피막중에 존재하는 Na^+, K^+ 등의 ION은 표면 근처의 전위를 느린 속도로 바꾸어 전류의 표류현상을 일으켜 잡음의 원인이 된다.

또한 Si과 SiO_2 (Si산화피막)과의 열팽창계수 차이에서 오는 경계면상 Energy Distortion(왜곡) 역시 저주파 영역에서 1/f잡음의 원인이 되고 있다.

그밖에 잡음 발생 원인으로 반도체 재료에서 오는 것으로 Si의 결정 결함에 의한 것을 들수 있다.

이러한 잡음 원인을 제거하기 위하여는 산화 피막을 가능한 깨끗한 피막이 되도록 하여야 하고 열적인 충격을 피하며 결정 결함이 적은 Si 재료를 사용하여 공정중 발생 하는 결정 결함을 최소화하도록 하여야 하겠다. Pattern의 면에서 보면 Emitter확산 영역의 주변부는 불순물 농도 변화가 급격해 결함이 모이기 쉽기 때문에 가능한 주변 길이가 짧은 원형으로

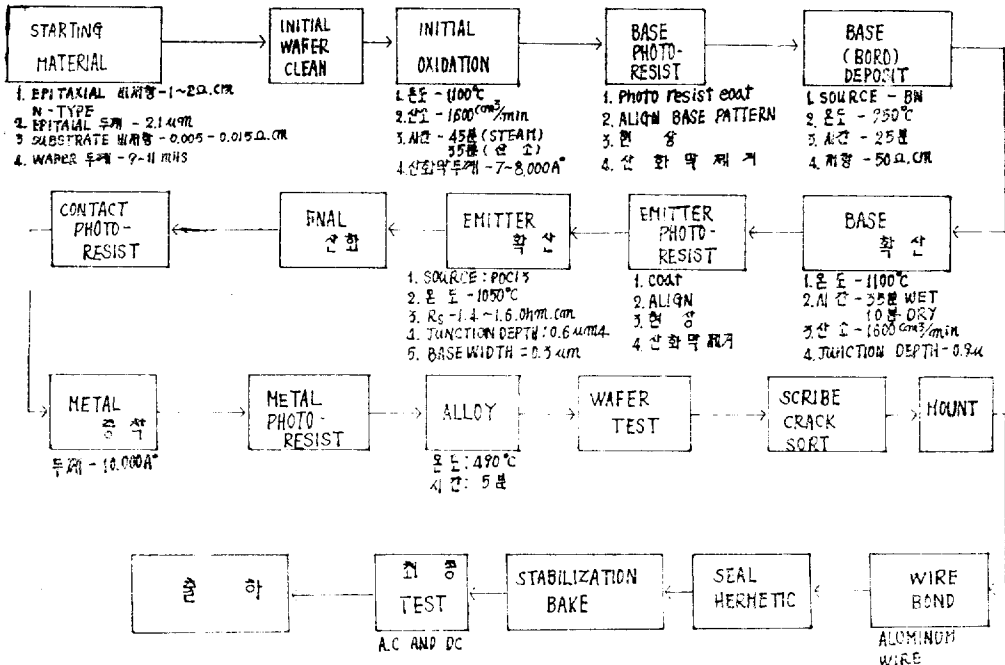


그림 6. Microwave Transistor 제조공정도

그림 7은 저잡음용 Transistor Pattern의 가장 일반적인 형태를 보인다.

4. High Power Transister(高出力트랜지스터)

하여 흐르는 전류가 주변부를 피하도록 하는 것이 중요하다.

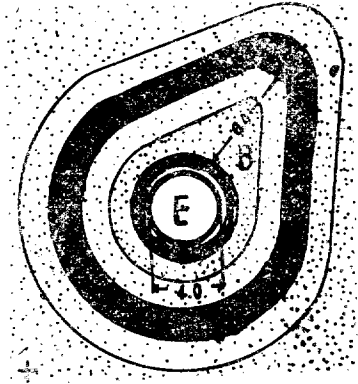


그림 7

고출력 TR 설계에 문제가 되는 것은 전류용량, 내압, 열저항 및 안전동작 영역(SOA)이다.

전류 용량을 늘린다고 생각하면 당연히 Emitter접합 면적은 크고 따라서 DIE 면적도 크게 된다.

또 Emitter를 직접 크게 하여도 Base 저항에 의한 내부 Bias Effect에 의해 그림 8과 같이 전극간에 걸리는 전압은 Emitter 접합의 중앙부에 걸리지 않고 단부에 걸린다. 따라서 중앙부에 전류는 흐르지 않아 Emitter로서 역할을 하지 못한다.

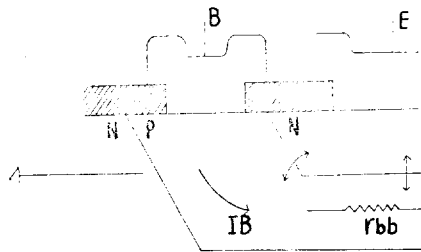


그림 8

그래서 전극은 그림 9와 같이 Emitter와 Base의 둘레 길이가 긴형 또는 일형이 된다.

실제로는 Base 저항외에 Aluminum 증착 전극의 전압강하도 고려에 넣어 Emitter 전압이 전면에 걸쳐 균형 있게 동작 하도록 하지 않으면 안된다.

또 Dpift 속도에는 한계가 있으므로 가능한한 큰 전류 영역까지 동작 시키려면 Collector 영역의 저항을 낮게해서 Carrier 농도를 증가 시키도록 하면 된다.

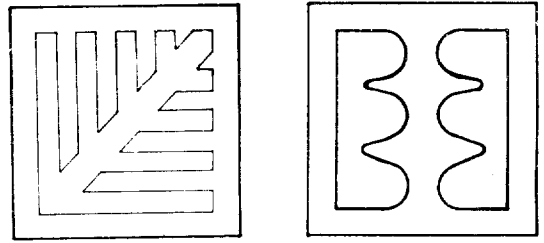


그림 9 고출력 Transistor의 pattern별

한편 Collector 접합 내압을 올리려면 Collector 영역을 역으로 저항을 높이고 어느정도 공간 전하 영역의 확장에 대하여 이것을 뒷받침해 줄수 있도록 일정한 정도의 두께를 가질 필요가 있다.

그림 10에 TV의 수평방향출력용의 이중 확산형 Transistor를 나타내고 있다.

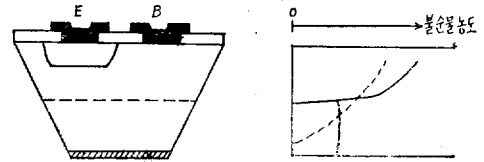
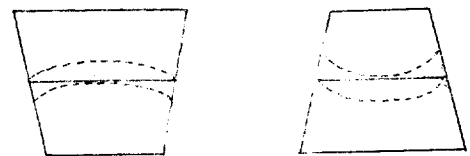


그림 10

이 Collector접합 내압이 고압으로 됨에 따라 내부 보다는 표면전위상태에 따라 정해진다. 물질중의 등전 위면은 표면과 수직으로 교차하므로 Forward 및 Reverse Mesa 형에서는 표면에 노출된 부분의 공간 전하 영역 폭은 그림 11에 나타난것 처럼 다르다.



(a) REVERSE MESA형 (b) FORWARD MESA형

그림 11

결국 p*n형의 접합인 경우 n형 쪽이 p형 보다 면적이 좁게 되도록 한 Reverse Mesa쪽이 표면에 나타난 공간 전하 영역의 폭이 넓게 되고 따라서 표면에 걸리는 전계 강도가 완화됨으로 항복 전압에서 보면 유리하다고 말할 수 있다.

고출력으로 보면 소자 내부에서 소비되는 전력도 크게 된다. 그 허용 전력은 전력 소비에 따라 발생하는 열을 어느 정도 빨리 방산 시킬수 있으나 하는것과 소자 내부가 어느정도 고온에 견디느냐하는 2가지 요소에 의해 정해진다.