

# 마이크로 컴퓨터의 並列型 CRT 入出力 方式과 Prototype Program Development System에 관한 研究 (A Study on Parallel-mode CRT Interfacing Technique in Microcomputer System and Prototype Program Development System)

鄭 昌 京\*  
(Chung, Chang Kyung)

## 要 約

본 研究에서는 microcomputer system과 CRT를 並列로 interface하는 方式에 對하여 檢討하였다. 並列型 CRT入出力 方式은 直列型 入出力 方式에 比해서 소자의 수를 줄일수 있고 또한 현저하게 入出力의 速度를 改善할 수 있었다. 그리고 이 方式을 應用한 system으로서 prototype program development system을 製作 하였고 program開發時 이 system이 有用하게 使用됨을 볼 수 있었다.

## Abstract

A parallel mode CRT interfacing technique has been suggested for a microcomputer system. The number of components and the I/O speed were improved significantly by this technique. As an application of this technique, a prototype program development system was designed and tested experimentally for the usefulness in prototype program development.

## 1. 序 論

CRT terminal은 大型 計算機의 terminal이나 mini, microcomputer system의 入出力 裝置로 많이 使用되고 있다.<sup>1,2,3)</sup> 一般의인 경우 CRT terminal은 直列型 入出力 方法을 使用하는데 直列型 入出力 方法의 長點은 商品으로 標準化하므로써 interface가 용이한 것과 원거리 data傳送이 電話線만으로도 可能한 것이다.<sup>3,4)</sup>

直列型 CRT入出力의 경우 入力時는 直列入力을 並列入力으로 바꾸는 回路와 出力時는 並列出力을 直列出力으로 바꾸는 回路가 必要하다. 또한 microprocessor에서 CRT裝置로 傳送할때 microprocessor에서 並列型 data를 直列型으로, CRT裝置에서 micro processor로 傳送할때 直列型 data를 並列型 data로 바꾸어야 하는 번거로움이 있다. 그리고 入出力時 data의 處理을 위한 software問題가 있고, 入出力의 速度가 늦어지는 단점이 있다.

그러므로 본 研究에서는 microprocessor와 CRT入出力 裝置사이에서 並列型 그대로 入出力 하는 interfac-

ing方法으로 hardware, software問題 그리고 入出力의 速度改善에 對하여 檢討하였고, 並列型 入出力 方式으로 構成한 system으로 microprocessor를 이용한 system을 構成할때 必然의으로 당면하는 program問題를 해결하기 위한 prototype program development system을 製作, 研究하였다.

## 2. 並列型 CRT入出力 方式

### 1) CRT terminal에 對한 考察

1960年 월거리 端末裝置로써 TTY가 Quotron System<sup>1)</sup>에 도입된 以後 TTY는 標準化하여 computer system의 端末裝置로 많이 使用되었다.<sup>1,2,4)</sup> 그후 TTY의 代用品으로써 數字 文字의 display가 可能한 CRT terminal이 紹介되었고 많은 開發과 동시에 여러 system에서 使用되고 있다.

CRT terminal은 機能, 內部構造 및 處理하는 일의 種類에 따라 回路의 變形이 可能하지만 基本的으로 그림 1과 같다.

키이판에 눌러진 data는 latch를 통하여 memory에 貯藏되고, memory의 data는 display control부의 制御에 의해서 character發生器에서 文字형태의 出力을

\* 正會員 高麗大學校 電子工學科  
Dept. of Electronics Engineering, Korea Univ.  
接受日字: 1977年 8月 15日

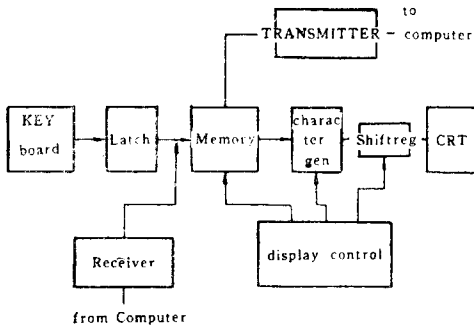


그림 1. CRT 端末장치 블럭도  
Fig.1. CRT terminal block diagram

일는데 이 出力을 shift register에서 直列型信號로 만들어 수평, 수직동기信號와 함께 변조하여 CRT에 出力한다.

外部와의 入出力을 위하여 receiver部和 transmitter部가 있는데 이 部分은 hardware面에서 몇가지 問題點이 있다.

첫째 直列型으로 入力된 data는 並列型 data로 並列型 data를 出力할때는 直列型 data로 變換하여야 한다 둘째 동기 入出力일때는 동기信號가 있어야 하며 비동기 入出力일때는 판정 bit (frame bit)를 만드는 回路가 必要하다. 셋째 入出力의 時間이 늦어진다.

最近에 와서 microprocessor로 CRT를 制御하는 방식이 많이 開發되고 있다. 그러나 microprocessor의 處理速度가 CRT畫面出力을 위한 信號에 비해 늦기 때문에 CRT의 制御 전부를 microprocessor에 의해서 處理하지 못하고 불가피하게 特殊 制御用 hardware를附加시키 system을 構成하고 있다.

본 研究에서는 terminal로서의 CRT의 機能을 制御하기<sup>3,4)</sup>위하여 microprocessor를 使用한 것이 아니고 microcomputer system의 入出力裝置로서의 CRT terminal에 對해서 檢討하였고, 使用한 CRT回路는 hardware에 의해서 制御하는 방식이다.

2) 並列型 interface方式

並列型 interface方式은 入出力時 data의 變換이 必要없기 때문에 그림 1의 receiver部和 transmitter部가 必要없게 되고 data變換의 時間이 단축되므로 速度面에서 改善할 수 있다. CRT回路에 multiplexer와 counter를 그림 2와 같이 附加시키므로써 microprocessor의 制御에 의해서 入出力이 可能하고 一部 CRT 回路의 制御가 可能하다.

畫面出力은 microprocessor의 data와 키의 data가 있고 이 두 data는 multiplexer 1(mpx1)로 選擇한다.

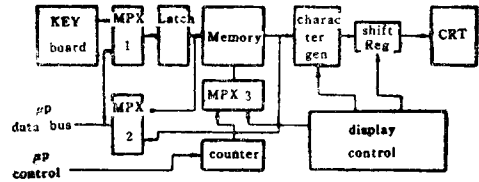


그림 2. 並列型 CRT 블럭도  
Fig.2. Parallel mode CRT Block diagram

이때 microprocessor의 data出力때만 microprocessor의 制御信號로 選擇하면 두 data는 구분할 수 있다.

그런데 키에 의한 畫面出力과 microprocessor의 畫面出力 사이에는 時間上의 問題가 생기는데 이 두 data가 同時에 出力되는 것을 피하기 위해 키를 눌렀을 때 키의 strobe信號를 microprocessor의 pause나 halt 入力에 接續하여 두 data의 重復을 피할 수 있다.

入力時의 data는 CRT가 microprocessor와 연결된 狀態에서 키를 누르므로써 入力되는 data와 microprocessor와 차단된 狀態에서 키를 눌러 CRT memory에 貯藏되어 있는 data로 구분할 수 있다.

이 두가지의 data를 multiplexer 2(mpx2)로 選擇하는데, counter는 CRT memory의 data入力時 CRT memory를 access하기 위한 address의 指定을 위하여 使用한다. 또한 multiplexer3(mpx3)은 counter에 의한 access와 display control부에 의한 access를 選擇한다.

이러한 並列型 CRT 入出力 방식에서 CRT memory의 data를 microprocessor의 制御에 의해서 繼續으로 읽어 들이면 最大 50k byte/sec(instruction實行時間으로 計算)까지 可能하다.

3. 回路構成

CRT 入出力 裝置에 의한 入出力과 LED로 出力 可能하게 構成한 microcomputer system의 block도는 그림 3과 같다.

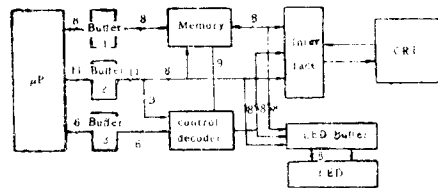


그림 3. 구성 시스템 블럭도  
Fig.3. System block diagram

microprocessor는 全體 system의 實行을 主導하고 實行에 必要한 回路를 制御한다.

memory는 microprocessor가 實行할 program을 貯藏하여 處理할 일의 內容과 순서를 決定해 주며 必要한 data를 貯藏하고 出力한다. buffer는 microprocessor와 外部回路사이의 信號를 安定시킨다. decoder部에서는 microprocessor에서 出力된 制御信號를 各 回路

의 制御에 알맞는 制御信號로 變換한다. LED buffer는 LED出力을 위한 data의 貯藏 장소이다.

CRT 및 microprocessor와 interface한 具體的인 block도는 그림 4 와 같다.

CRT部는 microprocessor 혹은 키에 의해서 CRT

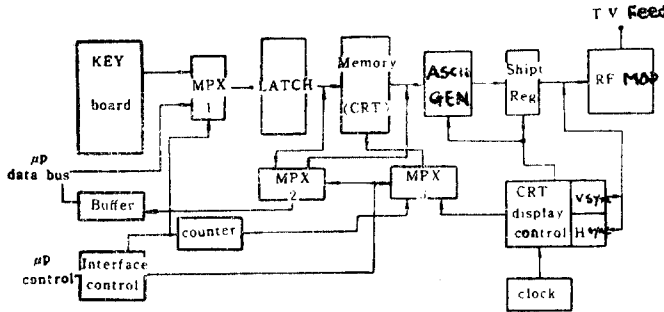


그림 4. CRT 인터페이스 블럭도  
Fig.4. CRT Interface block diagram

memory에 貯藏된 data를 順次走査方式에 의해 T.V 畫面에 가로 32字 세로 16字全體 512字 display可能하며 2面에 該當하는 data를 貯藏할 수 있다. 가로 및 세로의 文字를 display하기 위한 memory access는 display control部에 의해서 實行되며 character發生器의 制御는 CRT memory의 出力과 display control部에 의해서 ASCII 64文字중에서 해당되는 data를 出力한다.

interface部에서는 counter와 multiplexer를 사용하여 display control部의 一部 機能을 microprocessor에 의해서 制御 可能하고, multiplexer1에 의해서 microprocessor의 出力과 키의 出力을 選擇하며, multiplexer 2에 의해서 CRT memory data의 入力과 키 data의 入力을 選擇한다. 또한 multiplexer 3과 interface control部를 附加하여 CRT回路의 一部制御와 data入出力이 可能한 入出力 裝置로써 CRT를 使用한다.

#### 4. Prototype program development system으로서의 應用

앞에서 論한 system의 應用으로써 本 研究에서는 다섯 種類의 英文字 키를 누르므로써 處理되는 command를 基本으로 하여 program개발하는 과정에서의 問題를 해결할 수 있는 program을 개발 하였다.

最大 512 byte의 data를 한번의 command에 의해서 入力 編輯하여 memory에 貯藏시킬 수 있는 command와 byte단위의 入力 및 memory data의 出力 그리고

貯藏된 program을 實行하기 위한 command등 다섯 種類의 command를 두었고, interrupt vector를 마련하여 CRT load debug program이 아닌 다른 program도 處理 可能하다.

電源을 넣은다음 reset시키면 program이 처음부터 進行되며 各 command는 해당된 키를 누르므로써 處理된다.

#### 1) command 判定 program

reset시키면 command 判定 program이 處理되며 特定한 command가 없는 한 繼續해서 이 program을 反復하면서 command의 入力 여부를 判定한다.

키에 의해 눌러진 command data를 interface部의 latch에서 읽어들이며 各command의 code와 比較하여 해당되는 command program에 branch한다. 만약 같은 command code가 없으면 이 program을 反復한다. 그림 5는 command判定 program의

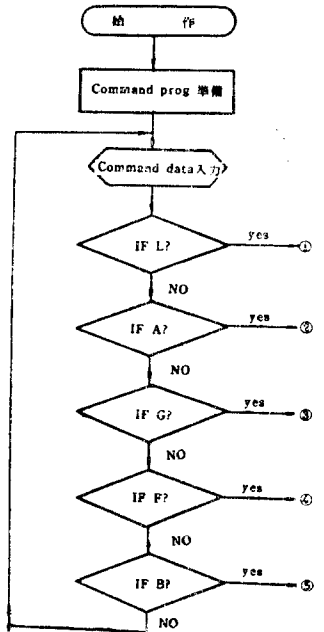


그림 5. 키 명령 판정 프로그램 제통도  
Fig.5. Key Command decision program flowchart

flow chart이다.

2) 키이 command

i) Load command

L키이를 누르므로서 實行되는 command이다. microprocessor와 차단된 狀態에서 畫面에 出力된 16진 data를 읽어들이어 2진 1 byte의 data로 바꾸어 指定된 memory에 順次的으로 貯藏시키는 program이다.

B畫面에는 load할 data를 最大 512byte까지 키이에 依해서 貯藏시킬 수 있고, Load command로 貯藏하기 전에 틀린 data를 修正할 수 있다.

키이를 누르면 ADD英文字가 出力되고 B畫面의 data를 貯藏할 始作 address의 入力을 기다린다. 始作 address의 入力은 키이판에 依해서 16진 4 digit로 入力시킨다. address data가 入力되면 B畫面의 data를 2 digit씩 읽어들이어 2진 1 byte의 data로 變換하여 入力된 address부터 貯藏시킨다. 이때 16진수가 아닌 data가 入力되면 EDD英文字를 出力하고 그 data가 貯藏된 address를 出力시키고 command 判定 program으로 돌아간다.

data의 貯藏이 끝나면 address를 증가 시켜서 다음 2 digit의 data를 2진 1 byte로 變換하여 貯藏시킨다. 이러한 과정을 繼續하여 處理가 끝나면 ADD英文字를 出力시키고, 마지막으로 data가 貯藏된 address의 다

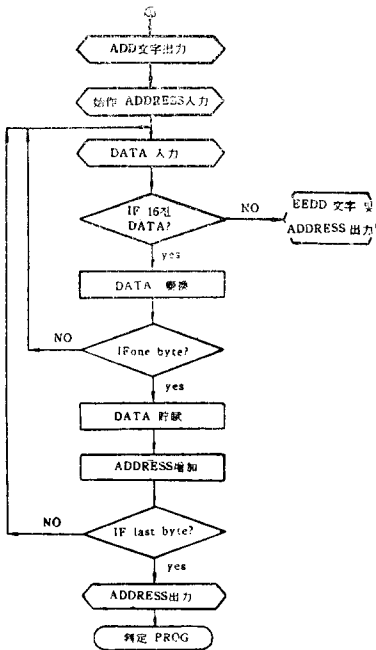


그림 6. Load 키이명령 프로그램 계통도  
Fig.6. Load command program flowchart

음 番地의 address를 16진 4 digit로 出力시키고 command判定 program으로 돌아간다.

B畫面의 data를 읽어 들일때 빈칸은 data가 없는것으로 看做되며 한쌍의 data사이에 많은 빈칸이 있어도 무방하다. 그림 6은 Load command program의 flow chart이다.

ii) Alter command

A키이를 눌렀을때 處理되는 command이고 키이 入力에 依해서 指定된 address의 內容을 16진 2 digit로 出力시키고 出力된 內容을 키이에 依해서 바꾸는 command이다. A키이를 누르면 이어 ADD 英文字가 出力되고 address 入力을 읽어들이기 準備에 들어간다. 키이 入力으로 16진 4 digit의 data를 入力시키면 指定된 address의 內容을 ASCII code로 바꾸어 出力시킨다. 이어 바뀐 data를 키이에 依해서 입력시킨다. 이때 키이를 잘못 눌러 error data가 入力된 경우 S키이를 누르므로서 중도에서 command 判定 program으로 돌아갈 수 있다.

위의 實行이 끝나면 다음 command를 處理하기 위하여 CR,LF의 畫面 조정 data를 出力시키고 command 判定 program으로 돌아간다. 그림 7은 Alter command program의 flowchart이다.

iii) Go to command  
G키이를 누르므로서 實行되는 command이다. memory의 任意의 番地부터 實行이 可能하며 특히 Load command에 依해서 貯藏된 program을 實行할때 使用할 수 있는 그림 7. 키이명령 프로그램 계통도  
G키이를 누르면 ADD英文字를 出力시키고 branch할 address의 data 入力을 기다린다. 키이에 依해서 address를 入力시키면 unconditional branch instruction을 指定된 buffer memory에 貯藏시킨다.

다음 command 혹은 program實行的 data出力을 위하여 CR,LF信號를 出力시켜 cursor를 다음줄 첫째 자

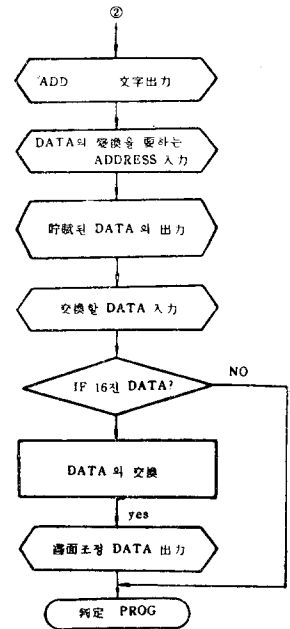


Fig.7. Alter command program flowchart

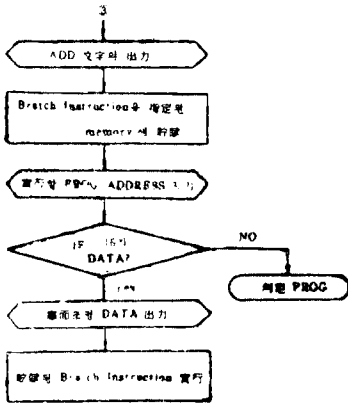


그림 8. Go to 키 명령 프로그램 제통도  
Fig.8. Go to command program flowchart

리에 옮긴다. 다음 branch instruction을 實行하므로써 원하는 番地부터 program을 實行할 수 있다.

그림 8은 Go to command program의 flowchart이다  
iv) Forward command

F키를 누르므로써 處理되는 command이며, Load command에 依해서 貯藏된 program 혹은 data의 確認을 할 수 있고, 임의의 番地부터 始作하여 한번의 Forward command로 한 番地の memory의 內容이 出力된다. F키를 누르면 바로전 command의 다음 番地の address가 16진 4 digit로 出力되고 이어서 그 番地の 內容이 16진 2 digit로 出力된다.

이후 buffer의 address를 增加시키다음 畫面조정을 위하여 CR,LF信號를 出力시키고 command判定 program으로 돌아 간다. 그림 9는 Forward command의 flowchart이다.

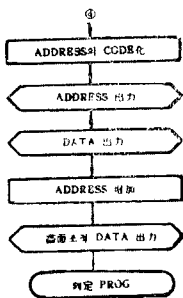


Fig.9. Forward command program flowchart

기다린다. 이어 키에 依해서 4 digit의 data를 入力시키면 원하는 番地에 halt instruction을 貯藏시키고 다음 command를 處理하기 위하여 CR,LF信號를 出力시킨다. 그림 10은 Break point command program의 flowchart이다.

v) Berak point command

B키를 누르므로써 處理되는 command이며 Go to command에 依해서 處理할 貯藏된 program의 中間에서 實行을 中止시키므로써 program 確認을 위한 command이다. B키를 누르면 ADD英文字가 出力되며, break point를 設定할 address 入力を

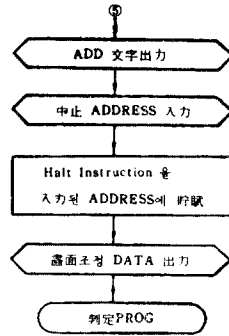


그림 10. Break point 키 명령 제통도  
Fig.10. Break point command program flowchart

以上에서 說明한 各 command의 實行에 依해서 出力된 format을 그림 11과 같다.

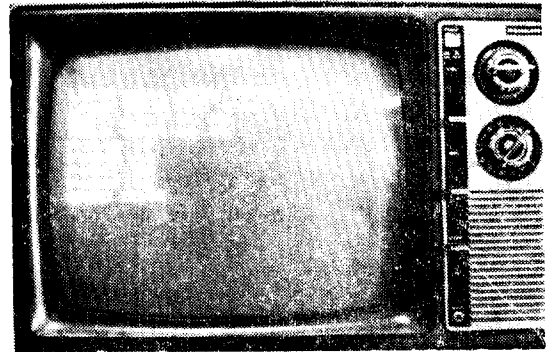


그림 11. 명령 실행 출력형  
Fig.11. command output format

### 5. 實驗 및 檢討

本 研究에서는 여러 種類의 microprocessor중에서 instruction이나 制御信號가 minicomputer의 CPU와 가장 흡사한 Signetics 2650을 使用하였고, memory 역시 Signetic 2650 特性에 맞는 Signetic 製品을 많이 使用하였다.

microprocessor를 使用하여 構成하는 system에서 hardware와 software사이의 限界와 조화는 항상 重要한 問題가 되는데 本 研究에서는 基本的으로 hardware를 可能한 줄이고 software를 最大로 活用할 것을 目標로 하였다.

Signetics 2650의 instruction에 對해서 調査하고, 다른 system에서 使用된 program, interface 回路 및 機能을 調査하여 얻어진 資料<sup>3,7,9,10)</sup>를 基本으로 하여 개

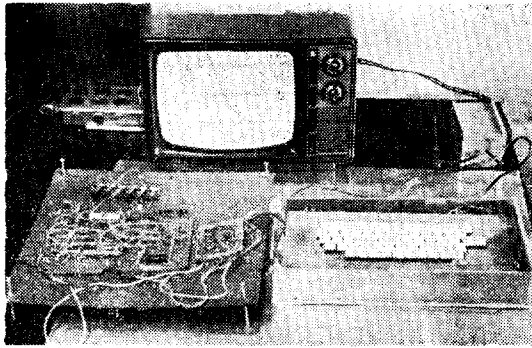


그림 12. 全體 system의 전면 사진

Fig.12. The system of microprocess and CRT terminal

략적인 회로, program 및 기능을構想하였고, 이어 hardware의 조립에着手하여 別問題없이 CRT와의 interface를 마칠수 있었다.

構想된 program은 RAM에 의해서 debug를 하면서 만들었다. 완성된 program은 PROM writer를 만들어 82S129 chip에 program하여 RAM과 대치 시키고 必要에 따라 一部 회로를 修正하였다. ROM은 500 byte 상당의 program이며, RAM은 1K byte이다.

그림 12는 完成된 全體 system을 前面에서 찍은 사진이다.

## 6. 結 論

直列型 CRT入出力 방식의 경우 内部構造 및 機能에 따라 다르나 最大 9.6k bit/sec까지(기종에 따라 速度變換可能) 入出力이 可能하지만, 본 研究의 並列型 CRT入出力 방식은 入力時 最大 50k byte/sec까지(最小의 program處理 時間 20 $\mu$  sec) 可能하고 出力時는 130 byte/sec까지 可能하였다. 出力時는 CRT회로의 strobe信號의 問題로 인하여 6m sec의 delay를 必要로 하였다.

各 command는 program 內容대로 作動하였으며 Load command에 依한 data入力は 最大 230 byte/sec(處理時間 4.4m sec)까지 入力이 可能하였다. 並列型 CRT 入出力方式의 應用으로써 program development

System의 5種類의 command 實行中 入力時 키의 接點의 不安定에 의한 오차 data와 키를 잘못 누르므로써 發生하는 error가 感知되었을 뿐이며, 出力時 CRT회로의 strobe信號의 不安定으로 오차 data가 약 0.5% 있었으나 이는 CRT회로의 修正으로 없앨 수 있다고 본다.

以上과 같은 結果에서 並列型 CRT 入出力 방식은 CRT가 microprocessor만의 入出力 裝置로 使用될 경우 入出力의 速度, hardware와 software面에서 有利한 接續方法이며, 應用으로서의 prototype program development system은 microprocessor를 利用한 system을 構成할때 接하게 되는 program 開發上의 問題를 해결하는데 有利하게 使用될 餘지가 있다.

## 參 考 文 獻

1. Mitchel T. Gray: "Microprocessor in CRT terminal application software/hardware trade offs" Computer 75. 10. 53~55p
2. Copper and whiting: "Microprocessor in CRT terminal" Computer 74. 8. p48~50
3. Roger Thoson: "Display dont trouble 8bit microprocessor" Electronic Desigr 76. 5. 29. p68~69
4. Hilburn and Julich: "Microcomputers/Microprocessors" Pentice-Hall Inc. p317~321
5. Adam Osborne: "An Introductor to microcomputer" Synbex p117~128
6. William Davidow: "Coming merger of hardware and software" Electronics 75. 5. 29. p91~95
7. "Signetics 2650 microprocessor manual" Signetics corp. 1975
8. "Signetics data manual" siguetics corp. 76.
9. "Micro 68 user manual" EPA Inc.
10. "Digital system trainer DST 368" Feedback Instruments Limited
11. ED Colle: "TV-typewriter II" Radio-Electronics 75. 2. p27~30
12. "TTL application manual with data book" Texas Instruments Asia Limited p1~3