

計數型 電子손목時計 部品技術

朴 相 仁

金星社 技術管理部

1. 序 論

최근 수년래에 활발하게 진행되어온 전자손목시계 産業의 밑받침이 된 손목시계 各部品の 기술을 개략적으로 고찰해 보고 앞으로 새로운 기술에 對해 알아보았다. 部品기술은 시계 chip, 표시장치로 나누었으며 먼저 시계구조부터 알아보고자 한다. 여기서부터 時計라고 지칭한 것은 계수형 전자손목시계를 말한다.

2. 時計構造

1953년에 電子式時計가 나온 이래로 여러 종류의 技術이 發展되어 왔다. 여러가지 技術中 오늘날 널리 채용되는 것은 quartz crystal을 사용한 計數型 電子손목時計로 이의 간단한 구조를 그림 1에 보였다.

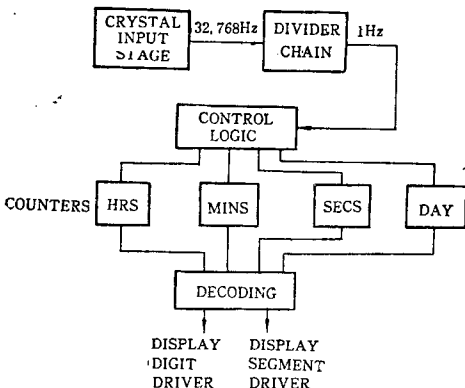


그림 1 시계구조

그림 1에서 본바와 같이 crystal 입력단과 crystal 주파수를 1Hz로 줄여주기 위한 分配器 및 표시장치에 신호를 넣어주기 위한 論理回路로 構成되어 있다. 여기의 部品은 分配器와 control logic은 電子消耗가 매우 작은 CMOSIC(Complementary Metal Oxide Semiconductor Integrated Circuits)로 되어있고 표시장치를 구동시키는 回路는 高電流 bipolar transistor가 使用되었고 표준 주파수 발생장치로 32.768KHz quartz crystal과 표시장치로 LED(light emitting diode) 또는 LCD(liquid crystal display)가 使用된다.

一般的으로 時計의 timing reference로 32.768 KHz에서 발진하는 quartz crystal을 使用하는데 이는 2^{15} 으로 주파수 分配器設計를 간단하게 해주며 發振器內의 電力消費와 crystal의 크기를 고려해서 決定한 주파수로 주파수가 내려가면 crystal 크기가 커지고 주파수가 증가하면 電力消費가 커진다.

표시장치로 주로 使用되는 LED와 LCD를 比較하면 LED는 밝은 빛 아래에서 읽기가 힘들고 current controlled device이므로 消費電力이 커서 항상 display할 수 없으며 LCD는 어두운데서 읽기가 不可能한 반면 voltage controlled device로 消費電力이 작아 항상 display할 수 있다.

CMOS/IC를 보다 더 작은 chip으로 만들기

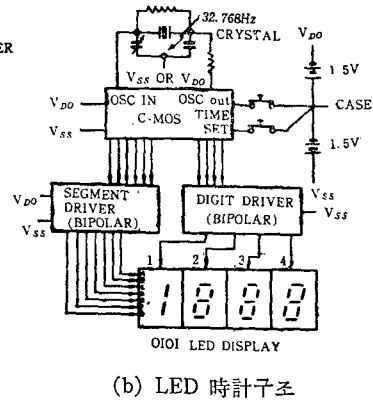
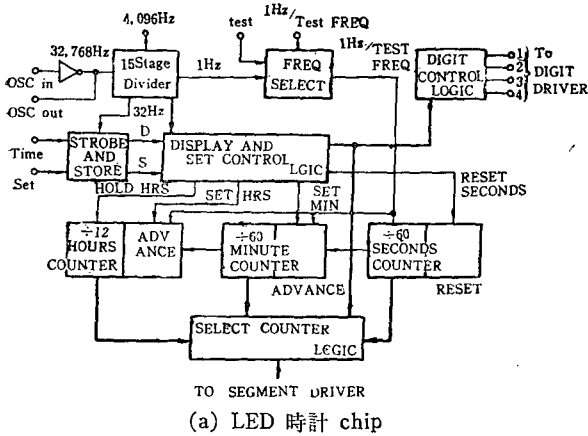


그림 2 LED 時計

위해서 silicon gate나 ion implanted方法 또는 2重金屬接着方法 등을 사용하고 있다.

그림 2는 대표적인 LED 時計 chip과 module의 block diagram이다.

그림 2(a)의 시계 chip은 low threshold ion implanted CMOS metal gate process를 사용한 N.S.(National Semiconductor) 제품으로 이 chip은 그림 2(b)의 segment, digit driver와 연결된다. 32.768KHz의 crystal 발진기가 15단계 분배기를 거쳐 1Hz로 만들어진 후 multiplex seven segment LED에 구동신호를 공급한다.

LED시계는 2개 또는 3개의 chip으로 구성되지만 LCD시계는 1개의 chip으로 구성되어 조립이 간단하여 지지만 LCD의 응답시간이 수십 mSec로 느리기 때문에 multiplex할 수 없다.

時計設計에서 중요하게 고려해야 할 문제점은 시간이 정확하고, 外觀이 훌륭하여야 하고, 表示장치가 읽기 쉽고, 전원수명이 길어야 한다는 점등인데 여기에 덧붙여 組立도 간단하여야 한다.

3. 時計 chip 제작 技術

時計 chip의 size는 LSI(Large Scale Integra-

tion) 技術을 利用하여 매우 작아졌다. 먼저 時計 제작에서 LSI가 갖는 長點은

첫째, 時計組立時에 전체 部品수가 줄어들어 취급, 저장, 포장, 組立費의 감소를 가져오고 신뢰도가 높아진다. 게다가 低電壓 電界效果 LCD의 개발은 chip 한 個로 時計를 구성하게 만들었다.

둘째, 設計가 간단하여 진다. 즉 시계제작에 소요되는 部品수가 작아지므로 engineering 설계가 간단해져 제품개발에 消費되는 時間을 줄여준다 셋째, 높은 信賴度는 LSI가 갖는 일반적인 특성으로 外部연결점이 줄어들기 때문이다.

넷째, 改善된 性能 즉 LSI化하므로 動作주파수를 증가시키고 전력소모를 감소시켜 준다.

다섯째, LSI를 使用함으로 價格이 떨어진다.

以上の 몇 가지 長點을 갖고 있는 LSI를 제작하는 技術에는 다음과 같이 크게 2가지로 나눌 수 있다.

① Bipolar LSI技術

Bipolar LSI에서 各 device마다 isolation을 시켜주어야 하는데 확산에 의한 方法(그림 3)과 절연물을 사용하는 方法(그림 4)이 있는데 後者方法이 chip面積을 크게 줄여 준다. 이외에

isolation 면적을 줄여주는 方法에 Fairchild의 Isoplanar process, Motorola의 VIP process, Raytheon의 V-ATE와 Texas Instruments의 Composed Mesh Process 등이 있다. Shottky TTL bipolar process는 logic의 speed를 증가시키는데 사용된다.



그림 3 Diffused Isolation

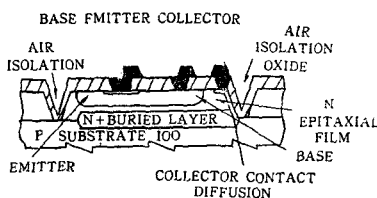


그림 4 Dielectric Isolation

② MOS/LSI 技術

MOS는 Si의 表面현상을 利用하여 動作하는 device이므로 표면 불순물이 重要하다. 정상동작時에 모든 接合이 逆 bias된 상태가 되어 self isolating device로 따로 isolation시킬 필요가 없어 chip 면적이 줄어든다. MOS 기술에는 p 또는 n-channel MOS, Nitride-Gate MOS, Silicon-Gate MOS, CMOS, ion-implanted MOS 등의 방법이 있다.

n-MOS는 p-MOS보다 speed가 빠르고 packing density가 크나 제작상에 어려운 점이 있고 Nitride Gate MOS는(그림 5) gate와 gate산화막(SiO₂) 사이에 Silicon Nitride(Si₃N₄)를 사용하여 gate산화막에 外部오염을 막아줄 뿐 아니라 device의 threshold 전압을 낮추어 주는 역할

을 한다.

Silicon gate MOS는(그림 6) gate에 Al 대신 多結晶 Si(Poly Silicon)을 使用함으로써 threshold전압을 낮추어 주고 gate가 self aligning됨으로써 주변용량을 줄여줄 뿐더러 packing density도 올라간다.

CMOS 기술은(그림 7) p-MOS와 n-MOS를 한 기판위에 결합한 것으로 packing density는 bipolar보다 크나 p-MOS보다 작다. CMOS 회로는 p-MOS보다 speed가 빠르고 1MHz보다 낮은 주파수에서 電力소모가 작고 높은 noise immunity를 가진다. bipolar나 다른 MOS회로와는 달리 CMOS는 state를 變化할 때만 動作電流가 필요하고 특히 silicon gate CMOS는 매우 작은 전력특성을 가지고 있다.

Ion-Implanted MOS는 ion implantation에 의해서 接합을 형성시켜 threshold 전압을 낮추어 주고 고주파특성을 改善시키며 n-MOS의 제작을 容易하게 하여 준다.

電子손목時計의 요구되는 회로 안정도, 대량 생산에 적합한 저렴한 가격, 작은 전력소모를 고려하면 CMOS/LSI기술이 bipolar 기술보다 적합하다.

전자손목시계는 battery로 동작시킴으로 작은 電力소모가 요구되는데 최대용량 200mAh를 갖는 1.3~1.5V battery로 적어도 1년간 동작시킬려면 전력소모가 30μW 이내가 되도록 시계를 설계하여야 한다. CMOS 회로는 상태를 變化할 때만 전력을 소모하므로 전력소모가 100~1000배 정도 감소된다. CMOS 회로의 靜의전력소모는 누설전류에 의해서만 생기므로 gate당 수nW정도이고 動的전력소모는 gate의 입력주파수, 입력용량과 공급전압의 함수가 되므로 근사적으로 전체 전력소모 $I_{total} \leq 2fcV^2$ 이 된다.

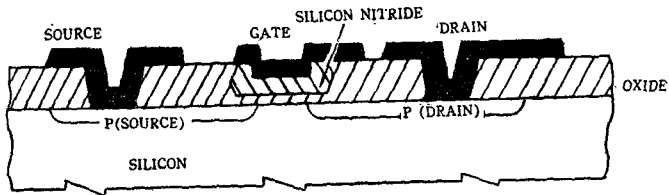


그림 5 Nitride Gate MOS

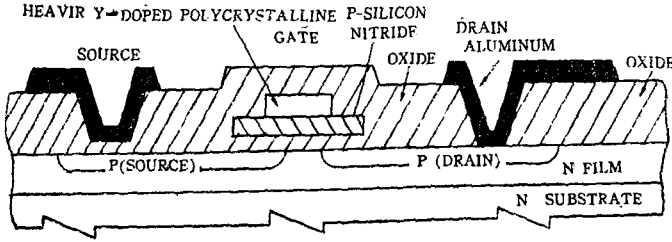


그림 6 Silicon-Gate MOS

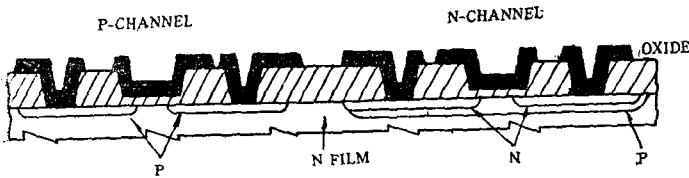


그림 7 Complementary MOS(CMOS)

4. 표시장치 제작기술

① LED 기술

LED가 自體發光하는 原理는 direct-gap을 가진 p-n접합에 순方向 bias를 걸면 n-type의 傳導帶에서 p-type의 價電子帶로 電子가 떨어지면서 gap 에너지에 해당하는 光子를 放出하여 빛이 나온다. LED 표시장치의 장점은 자체발광이므로 주야로 쉽게 읽을 수 있고 신뢰도가 높을 뿐 아니라 광범위하게 利用할 수 있다. 그렇지만 LED를 동작시키기 위해 많은 電力을 공급해야 하므로 micropower 時計회로의 용도에는 문제가 되므로 시간을 읽고 싶을 때만 기계적으로 button을 눌러서 LED를 동작시키는 것과 multiplexing하는 방법이 있다.

② LCD 기술

LC에는 Nematic, Smectic, Cholesteric LC가 있는데 시계표시장치로 Nematic LC가 이용되고 있으며 Cholesteric LC는 온도와 압력에 따

라 색깔이 變하므로 검출기로 사용할 수 있다.

LCD는 자체발광이 아니고 단순히 주위의 빛을 흡수하거나 산란함으로써 LCD가 ON됐을 때 電壓제어로 display medium의 굴절율을 바꿈으로 숫자가 표시되도록 한다.

dynamic-scattering mode나 field effect reflecting mode로 동작하는 Nematic LC가 주로 표시장치로 使用된다. 靜的상태에서 cigar 모양의 分子들이 규칙적으로 배열되어 있으므로 LC medium이 투명하다. 전극사이에 전압을 걸으로써 LC분자를 무질서하게 하는 전계가 생겨 빛을 산란하여 불투명하게 만드는데 이런 형태의 動作이 dynamic scattering이다. field effect LCD는 靜的상태에서 편광된 빛을 통과시키고 전계가 있을때 차단시키는데 두 유리판 사이의 분자배열이 90°틀려있고 dynamic scattering보

다 contrast비가 좋을 뿐더러 (40:1) 색을 낼 수¹⁾가 있다. LCD가 갖고있는 문제점은 이 기술이 아직 초기 단계이기 때문이고 습기, 화학오염, 변색등이다.

5. 앞으로의 時計技術

① 높은 발진주파수

높은 발진 주파수로 가는 경향은 낮은 주파수에서 생기는 충격, aging 효과, 온도효과를 감소시켜 주는데 이때문에 1년에 1分 이내로 정확도를 줄일 수 없다. 충격의 효과를 제외하고는 실제로 aging과 온도효과를 줄여주고 높은 주파수 crystal은 크기가 줄어들고 여자용 손목시계 제작을 容易하게 할 뿐아니라 값도 싸진다 높은 발진주파수는 주파수 분배기가 늘어나고 전력소모가 커진다.

② SOS/MOS와 I²L

SOS(Silicon on Sapphire) process는(그림 8) 基板으로서 Si 대신에 절연물질인 Sapphire를 使用한다. Sapphire 基板위의 IC部品사이에 상호作用이 없고 누설전류가 거의 0에 가깝고 기생용량이 일반적인 MOS에 비해 훨씬 감소되고 金屬線 사이의 표유용량은 높은 절연저항을 가진 Sapphire위를 지나므로 크게 줄어든다. 이같은 회로용량의 감소는 device의 動作속도가 bipolar와 비슷해지고 같은 電力소모에서 일반적인 MOS보다 훨씬 빠르다.

SOS/MOS를 使用하면 3가지의 利點이 있는데 이는 먼저 높은 주파수에서 동작할 수 있는 보다 작은 크기와 보통의 CMOS보다 적은 소비전력이며, 다음은 現在의 32kHz보다 값싸고, 정확하고, 小型 crystal을 使用한 4MHz 정도의 높은 주파수에 적용할 수 있고 마지막으로 sapp-hire같은 절연기판 위에 만들어진 회로는 보다

더 작아질 수 있으므로 주파수를 줄이기 위한 여분의 분배단이 쉽게 구성된다.

시계회로 제작자에게 보다 더 획기적인 것은 새로운 bipolar 기술인 낮은 소비전력, high speed의 성질을 가진 I²L(Integrated Injection Logic)이다.

1MHz보다 낮은 주파수에서 CMOS, SOS/MOS, I²L의 speed-power 관계를 比較해 보면 모두 다 낮은 소비전력을 나타내나 주파수가 높아질수록 CMOS는 큰 소비전력을 나타내고 SOS/MOS와 I²L은 상당히 작은 소비전력을 보인다. 그러나 I²L은 SOS/MOS에 비해 매우 다른 장점이 있다.

첫째, bipolar기술을 간단화 시킨 I²L은 現在의 표준 bipolar processing 기술로 쉽게 만들 수 있다.

둘째, 새로운 재료나 processing system이 SOS/MOS처럼 새로 개발될 필요가 없다.

셋째, bipolar 기술로 된 I²L구조는 표시장치에 電力을 供給하기 위해 필요한 高電流 TTL 구조와 나란히 쉽게 만들 수 있어 하나의 bipolar chip으로 시계가 구성된다.

I²L이 時計회로에 보다 더 적합한 점으로는 하나의 mask step에서 간단히 geometry를 변화함에 따라 I²L tr의 speed-power 곡선상의 임의의 어느 한점을 마음대로 결정할 수 있다는 것이다. 즉 회로에서 high speed로 동작하는 tr만이 비교적 많은 전력을 소비하는 고주파 tr로 사용될 필요가 있고 low speed에서 동작하는 tr들은 저주파, 저전력 tr로서 사용될 수 있다. 그래서 단순히 회로 소자의 geometry만 변경시킴으로써 회로의 speed-power 관계가 적용될 수 있다. 이 점에 對해서 다른 어떤 기술도 I²L과 같은 융통성을 갖지 못하고 시계회로에 I²L은 쓸 경

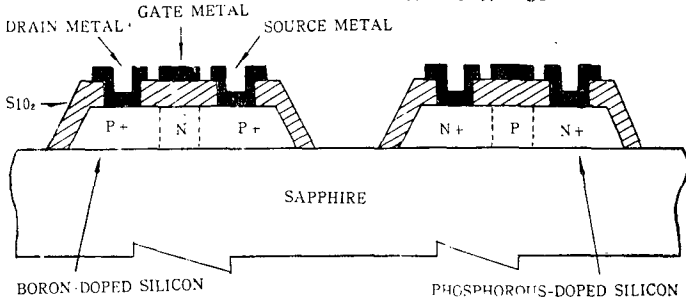


그림 8 Silicon-on-Sapphire CMOS/LSI

우 각각 3부분으로 나누어서 speed-power 관계가 최적이 되도록 설계하면 소비전력을 보통 시계회로보다 1/10이하로 줄일 수 있다.

③ ECD(Electro Chromic Display)

LED, LCD 외에 새로운 표시장치로 나타난 ECD는 tungsten oxide나 strontium nitrate처럼 전기의 영향하에서 색깔을 바꾸는 절연고체의 성질에 원리를 둔 것으로 대부분 이런 표시장치들은 無色の 정적상태에서 暗靑色으로 변하기 때문에 LCD와 비슷하나 표시장치 封入과 動作速度 등이 LCD에 비해서 단점으로 되고 있다. 그러나 LCD에 비해 장점은 ECD는 LCD처럼 빛을 산란시키는 대신에 빛을 흡수하므로 viewing angle에 제한을 받지않고 contrast가 월등하다. 또한 넓은 온도범위에서 동작시킬 수 있고 LCD보다 훨씬 쉽게 multiplexing할 수 있어 연결 line이 줄어들어 가격과 組立크기가 줄어드는 利點이 있다.

④ 새로운 Battery

높은 주파수와 시계기능이 복잡해짐에 따라 시계회로의 전력소모에 對한 요구가 커져 수명을 연장시키기 위한 새로운 battery가 요구된다.

Lithium cell이 mercury와 silver cell에 비해 低溫動作과 에너지 密度를 가지고 있다. 現在使用되는 시계 battery는 저온동작에 不滿足스러우나 Lithium cell은 -65°C 까지 동작시킬 수 있을 뿐 아니라 극히 높은 온도에서 만족스럽게

동작한다. 또한 Silver나 Mercury cell은 1.3~1.5V의 전압을 가지고 있으므로 field effect LCD를 동작시키기 위해서는 up-converter를 使用해야 하는데 효율이 50~60%이므로 up-converter가 電力을 소모한다. 그러나 Lithium cell은 2~3.8V이므로 보다 더 효율적이다. Lithium cell의 에너지 밀도는 Silver나 Mercury cell에 비해서 같은 크기에 2배정도 크며 에너지 밀도는 전압과 전류능력의 함수로 cell이 얼마나 많은 電力을 공급할 수 있는냐를 결정한다.

6. 結 論

以上에서 간단히 時計 chip 기술과 표시 장치 기술 및 앞으로의 새로운 기술에 對해 간단히 고찰하였는데 時計 chip 기술에는 I²L이 소형, 저전력시계에 對한 적합성 때문에 가장 좋은 전망을 가지고 있으며 표시장치로는 개선된 LCD에 對해 기대해 볼만 하다.

참 고 문 헌

1. G.M. Walker "For solid state watches the time is at hand," Electronics Vol. 47, No. 25, p.96~104 Dec. 1974
2. 丁元 "Display Device에의 역정의 응용", 1973년 6월 전자공학회지 제10권 제3호
3. D.D.Clegg "Solid state digital wristwatch" Wireless World p.298, July, 1975 Wireless World p.371, Aug. 1975
4. Quantum Industry Report