

直流安定化電源의 制御素子에 電力消耗의 最少化에 關한 研究 (A Study on the Minimization of Power Dissipation in Control Element of the Series D.C. Voltage Regulator)

崔 炳 河* · 李 均 夏* · 崔 熙 太*

(Choe, Byung Ha, Lee, Kyoon Ha and Choi, Heui Tai)

요 약

Triac phase controlled pre-regulator를 이용한 直流安定化電源에서 制御素子 電力消耗를 最少로 줄이기 위하여, 負荷電流의 증가에 따라 제어소자 양단전압을 낮추어 주는 회로를 고안하여 부가하였다.

이렇게 하브로써 제어소자의 전력소모가 약 40%정도 감소되어 放熱장치가 간단해지거나 전력용량을 증가할 수 있게 되었으며 熱發散이 곤란한 monolithic I.C.化에 유용하도록 하였다.

Abstract

A method on minimizing the power dissipation in the control element of a series D.C. voltage regulator is devised.

An additional control circuit which reduces the average voltage drop across the control element according to increasing the load current is attached to the triac phase controlled pre-regulator system.

It is verified that the power dissipation in the control element is reduced up to 40% by this circuit arrangement.

The heat sink system can be simplified and the capacity of the handling power is also increased.

It is expected that this circuit arrangement can be applied to I.C. fabrication.

1. 서 론

일반적으로 交流電源으로부터 直流安定電源을 얻을 때는 교류를 「다이오드」로 整流하고 이것을 여파기 (filter)로써 一次적으로 어느 정도까지 평활한 후 더욱 맥류를 제거하고 전압을 安定化시키기 위하여 능동소자의 증폭작용과 제환제어계통으로 된 직류전압안정 회로를 並用한다.

능동소자로 트랜지스터를 이용한 직류안정회로에 대하여 이미 발표된 初期의 여러 論文¹⁾¹⁰⁾에서는 모두 높은 安定度에만 主眼點을 두어 전원의 특성을 향상시키려고 노력하였고, 半導體인 制御素子에서 消耗되는 電

력을 감소시키기 위한 연구는 별로 볼 수 없다.

그러나 안정전원에서 제어소자의 熱損失은 상당량을 차지하여 때에 따라서는 제어소자의 전력소모가 출력 전력의 100%¹⁰⁾를 超過하는 경우도 있으므로 大容量의 製作에 있어 제어소자의 熱處理 問題로 難點이 많아 용량에 제한을 받아왔다.

그러던 중 스윗칭트랜지스터, SCR, triac 등의 스윗칭부품이 발달하여 스윗칭회로의 특징인 微小한 전력소모만으로 負荷電力을 制御할 수 있게 되었다²⁾³⁾⁴⁾⁵⁾

그러나 이러한 스윗칭형은 ON-OFF의 two-state가 斷續적으로 동작되므로 자연히 맥동전압이 多少나마 따르게 되었다. 따라서 스윗칭형만으로는 맥동이 어느 정도 許容하는 用途에는 직접 이용될 수 있으나 더욱 高安定度의 직류전원공급을 위하여는 고성능의 트랜지스터 직류전압안정기를 추가함으로써 맥동전압을 완전히 흡수하여 소기의 목적을 달성할 수 있게 되었다.

* 正會員 仁荷大學校 電子工學科
Dept. of Electronic Engineering, Inha University

接受日字: 1975年 12月 27日

즉 이와같이 효율이 좋은 스위칭형의 pre-regulator 와 regulation이 아주 우수한 트랜지스터 직류전압안정기를 並用하여 이들의 장점인 높은 효율과 우수한 regulation을 동시에 달성할 수 있게 되었다.

여기서 pre-regulator로 SCR, 또는 triac의 流通角을 제어하여 정류하는 位相制御整流回路를 사용하였다. 그러나 이때에는 無負荷에서 最大負荷로 증가하는 過渡狀態에 있어서 制御系 고유의 응답지연으로, 부하증가에 즉각 추종하지 못하므로 pre-regulator의 출력에는 순간적으로 큰 電壓降下(negative pip)가惹起된다. 이와같이 과도상태에서 순간적으로 나타나는 큰 전압변화에도 불구하고 제어소자인 트랜지스터가 정상적으로 동작하도록 하기 위하여 제어소자에 충분히 높은 평균전압을 걸어주어 과도상태가 부하에 영향을 미치지 못하도록 하는 것이 종래의 방법이다.⁴⁾⁵⁾⁶⁾ 그러나 이러한 방법에 있어서는 正常狀態에 도달한 후에 必要 以上の 높은 전압이 계속 제어소자에 賦課되는 결과가 되므로 불필요한 전력소모를 가져오게 된다.

本 論文에서는 이와같은 不必要한 電力消耗을 줄이기 위하여 제어소자의 양단 電壓을 印加함에 있어서 無負荷時에는 과도기의 큰 전압변화(negative pip)를 고려한 적당히 높은 평균전압을 加하고 부하가 加해지는 순간에 자동적으로 부하전류에 비례하여 평균전압을 낮추어 줌으로써 불필요한 制御素子의 電壓을 감소시키는 방법을 考案하였다.

이렇게 하여 制御素子의 電力消耗을 약 40% 減少시켰고, 熱에 弱한 半導體의 열처리장치를 간단히 하여 전력용량을 증대시키고 나아가서 熱放出에 制限을 받는 집적회로(Monolithic I.C.)화에 有用하도록 한다.

2. Phase controlled pre-regulator를 이용한 D.C.안정화 전원의 일반 원리

Phase controlled pre-regulator를 이용한 D.C.안정화 전원의 구성은 그림 1과 같으며 triac이나 SCR의 流通角을 制御整流함으로써 트랜지스터 regulator의 입력측에 필요한 최소의 전압을 공급하여 效率와 regulation의 두 가지 장점을 동시에 얻는 방법이다.

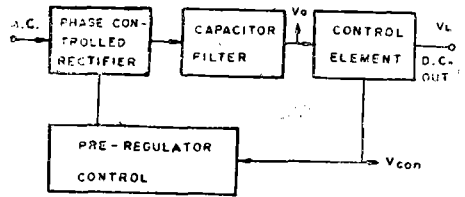


그림 1. Phase controlled pre-regulator를 이용한 D.C.안정화 전원의 구성도

그러나 이때에도 맥동전압을 흡수하기 위한 어느 정도의 전압이 제어소자에 印加되므로 여기에서 전력이 소모되며 이의 크기는 出力電力에 비하여 상당히 작지만 제어소자가 반도체이므로 大容量으로 설계할 경우 여기에서 발생하는 열처리 문제가 어려워진다.

따라서 pre-regulator의 기능을 향상시켜 制御素子 印加電壓을 필요최소치로 낮추어 이의 전력소모를 줄일 필요가 있으며 이것이 본 연구의 목적이므로 접화점 제어부분에 主要점을 두었다.

이 system의 접화점은 各各의 半週期(전 원주파수에 對한 위상 또는 시간으로 나타내며 출력전압의 一部인 제어소자 양단전압에 의하여 제한제어되므로 전압 또는 전류에 의한 접화점 제어회로가 필요하게 되고 그림 2의 구성이 이 목적을 달성시키고 있다.

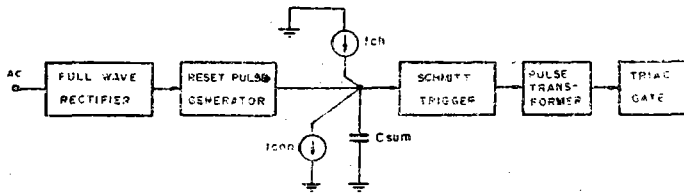


그림 2. Pre-regulator control circuit의 block diagram

여기서 reset pulse는 電源波形的의 각각 半週期가 시작될 때 나타나는 pulse로써 누적전하 C_{sum} (summing capacitor)을 OV로 방전시킨다. OV로 된 C_{sum} 의 전위는 임의로 주어진 충전전류 I_{ch} 와 이 회로의 입력이 되는 제어소자 전압과 일정한 관계를 갖는, 제어전류 I_{con} 과의 差異電流가 충전되어 점점 증가하여

$$V_{sum} = \frac{1}{C_{sum}} \int (I_{ch} - I_{con}) dt \dots \dots \dots (1)$$

〔단 : $I_{ch} > I_{con}$ 〕

가 되며, C_{sum} 의 전위가 schmitt trigger동작전압 V_t 보다 높아지는 순간에 triac이 접화된다.

따라서 제어전류 I_{con} 이 크면 C_{sum} 의 충전전류가 감

그림 6에서 연산증폭기의 출력

$$V_{op} = -\frac{b}{a} V_i = -\frac{b R_S I_L}{a} \dots\dots\dots (10)$$

또한 I_{fl} 과 I_{con} 의 전류합성점의 Impedance가 base 접지회로의 입력으로써 극히 낮으므로

$$I_{fl} = V_{op} / R_{fl} = -b \cdot R_S \cdot I_L / (a - R_{fl})$$

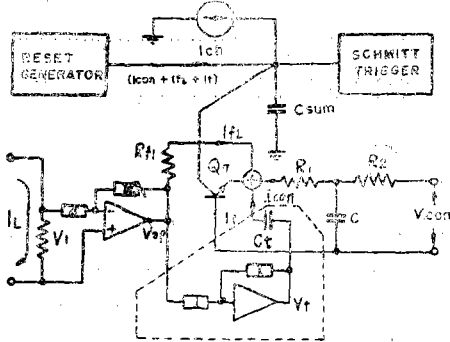


그림 6. 부하전류의 feed back

$$\therefore -H = I_{fl} / I_L = -b \cdot R_S / (a \cdot R_{fl})$$

$$\therefore H = b \cdot R_S / (a \cdot R_{fl}) \dots\dots\dots (11)$$

식 (11), (9b)로부터

$$H = b \cdot R_S / (a \cdot R_{fl}) = I_{ch} / (2 \cdot I_{Lmax}) \dots (12)$$

식(9a)와 (12)를 만족하도록 k, a, b, R_{fl} 및 R_s 를 결정하여 본 연구에서 목적하는 바를 달성하였으나 실제

에 있어서 무부하에서 최대부하로 전환시에 회로의 damping factor의 여하에 따라 negative pip이 정상 상태에서의 맥동의 최소치보다 약간 낮을 수 있다. (그림 8b 참조)

이를 맥동의 최소치보다 높거나 같게 하면 본 연구의 목적을 완전히 달성할 수 있게 되며 이런 과도상태의 보상회로는 그림 6의 절선부분과 같이 부하전류에 비례하는 전압 V_i 를 발생하고 C_i 를 이용하여 부하전류의 변동에 비례하는 전류(微分電流) I_i 를 Q_7 의 Emitter에 추가하므로써 부하가 증가되는 과도상태시에 C_{sum} 의 충전율을 촉진시켜 triac의 점화시간을 앞당겼다.

이 결과로 과도상태의 negative pip을 감소시켜, 최대부하시 정상상태의 맥동전압의 최소치보다 높게 만들었다(그림 8c 참조)

6. 실험 및 고찰

이상에서 기술한 바와 같이 여러 요인들을 고려하여 그림 7에 표시한 회로를 설계하여 실험제작한 결과 목적인 바를 이룰 수 있었다.

여기서 phase controlled pre-regulator로써 triac를 사용하였으며, 본 연구의 목적이 transistor series regulator의 특성 개선이 아니라, 이의 제어소자가 담

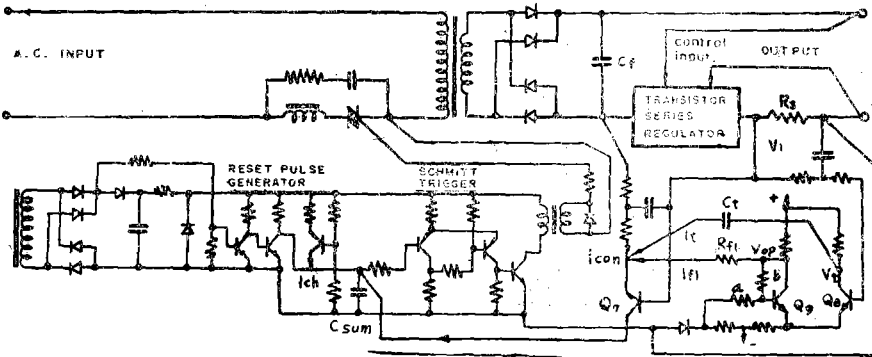


그림 7. 전체 회로도

담하는 전력소모의 최소화에 관한 것이므로 transistor series regulator의 회로는 이미 발표 사용되고 있는 방법(6,7,10)을 그대로 사용하고 본 논문에서 개량한 pre-regulator부분을 추가하였다.

그림 7의 회로에서 Q_8, Q_9 으로 구성된 차동증폭기 부분이 본 연구의 목적에 따라 첨가된 부분이며 Q_8 는 과도상태의 보상회로에 해당되는 역할을 하고, Q_9 은 부하에 따라 제어소자의 평균전압을 낮추어 제어소자의 전력소모를 감소시켜 주는 역할을 담당하도록 설계된 것이다.

이상과 같이 개선한 회로에 의해서 제어소자의 전력소모를 최소화시킬 수 있도록 pre-regulator의 기능을 향상시켰으며 그 결과 그림 8과 같이 나타났다.

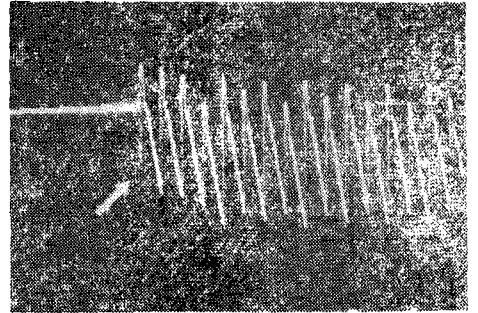
그림 8(a)는 종래의 방식인, 부하전류에 관계없이 pre-regulator의 출력전압을 일정히 유지하는 경우의 pre-regulator 출력전압파형이며 처음 무부하에서는 식(3)에서 알 수 있는 바와 같이 맥동전압이 거의 없고 최대부하가 增加되면서 진폭이 큰 맥동전압이 나타났다.

이때 무부하에서 최대부하로 변동하는 순간에 화살표에 표시한 바와 같이 상당히 낮은 치의 negative

pip이 나타나고 이러한 조건에서도 제어소자의 동작에 필요한 전압을 공급할 수 있도록 높은 平均値를 정해 주면 negative pip이 없어진 정상상태에서는 제어소자에 불필요한 전력소모를 수반하게 된다는 것을 쉽게 알 수 있다.

그림 8 (b)는 부하의 증가에 따라 pre-regulator의 평균출력전압을 낮추어 정상 상태에서의 제어소자 전력소모를 줄인 경우의 파형이며 아직 과도상태의 negative pip이 정상 상태의 최소치보다 낮으므로 개선의 여지가 있음을 볼 수 있다.

그림 8 (c)는 그림 8 (b)의 방법이다 과도상태의 보상 회로를 추가하여 부하가 증가되는 과도기에 Csum의 충전속도를 촉진시켜 triac의 firing point를 앞당기므로써 整流出力을 크게 하여 화살표에서 보이는 바와



(c)

그림 8. Pre-regulator의 출력파형들
수직 : 1 volts/div, 수평 : 20ms/div

같이 negative pip을 제거하여 제어소자 소모전력을 최소로 줄인 경우이다.

7. 결 론

지금까지의 연구결과로 다음과 같은 결론을 얻었다. 즉 regulation은 극히 우수하나 電力消耗가 많은 트랜지스터 regulator와 regulation이 우수하지는 못하지만 전력소모가 극히 적은 phase controlled pre-regulator를 병용하여 전력소모가 적고 regulation도 우수한 종래의 전원장치에다, 본 연구에서 제안한 방법으로 pre-regulator의 제어기능을 더욱 개선하여 제어소자의 전력소모를 최소한으로 줄인 전원장치를 제작한 결과 “표 1”과 같이 제어소자의 전력소모를 감소시킬 수 있었다.

“표 1”에서 제어소자가 동작할 수 있는 최저전압 V_e 를 0.5V라고 하면

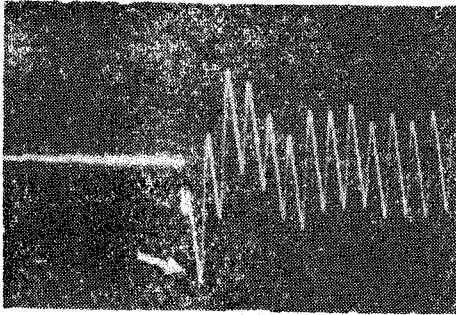
“a”의 방법에서 제어소자의 전력소모

$$P_{ca} = (2.5 + 0.5) \times 1.5 = 4.5 (W)$$

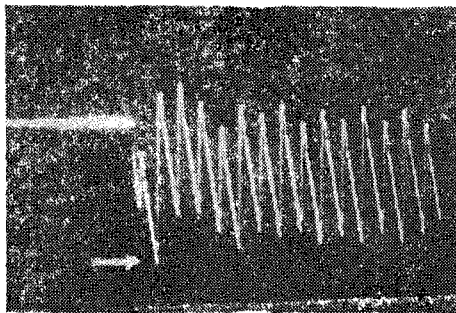
“b”의 방법에서 제어소자의 전력소모

$$P_{cb} = (1.7 + 0.5) \times 1.5 = 3.3 (W)$$

“c”의 방법에서 제어소자의 전력소모



(a)



(b)

“表 1”

설 계 방 법	pre-regulator의 출력			최대부하시 (1.5A) 제어소자의 이상적 전력소모
	파 형	최 대 전 류	최대부하시 제어소자 인가전압의 평균치 $V_S - V_{S min}$	
a pre-regulator 전압을 부하와 관계없이 일정유지	그림 8(a)	1.5A	2.5V	3.75W
b pre-regulator 전압을 부하에 따라 낮추어 주는 방법	그림 8(b)	1.5A	1.7V	2.55W
c b의 경우에 과도상태에 대한 보상회로를 추가한 경우	그림 8(c)	1.5A	1.3V	1.95W

$$P_{cc} = (1.3 + 0.5) \times 1.5 = 2.7 (W)$$

로써 "a"의 방법과 비교해서 "b"의 방법으로 약 25%를 감소시켰고,

다시 "b"의 방법과 비교해서 "c"의 방법으로 약 18%를 감소시켰으므로,

전체적으로 즉, "a"의 방법과 비교해서 "c"의 방법으로 약 40% 감소시켰다.

따라서 같은 열처리장치로 1.66배의 큰 전력을 다룰 수 있거나 혹은 40%의 작은 열처리장치로 同一電力을 취급할 수 있으며 pre-regulator 출력에서의 맥동진폭에 비하여 V_{ce} 이 작을수록 개선도가 더욱 높아짐을 쉽게 알 수 있다.

이렇게 함으로써 장치의 소형화 또는 monolithic IC化에 도움이 될 수 있도록 하였다.

[追記] 이 연구는 仁荷産業科學研究所의 1975년도 연구계획에 의한 것이다.

參 考 文 獻

1. 西村正俊, 荷口康一郎, 永田稔 "Transistor 直流安定化電源의 實際" Electronics (October 1965)
2. Clare G. Keneg, Malcolm Mc Whorter "A highly efficient inductorless voltage regulator" IEEE Journal (August 1969)
3. E.S. Mc Vey, R.E. Russell "The design of a simple single phase silicon controlled rectifier regulator" IEEE Transaction (April 1967)
4. Erwin J. Dreiske "A high-efficiency regulated D.C. power supply" IEEE Transaction (January 1971)
5. 阪井田 仰史 根尾滋 "SCR을 사용한 安定化 電源" 電子科學 (July 1972, 日本)
6. Hewlett-Packard "Model 6274B D.C. power supply manual (September 1970)
7. Millman-Halkias "Integrated electronics" pp. 698-724 (Mc Graw-Hill 1971)
8. Malmstadt-Enke "Digital electronics for scientists" pp. 220~223 (1969)
9. Alley-Atwood "Semiconductor devices and circuits" pp. 145~167 (W.I.E 1969)
10. Walston-Miller "Transistor circuit design" pp. 145~167 (Mc Graw-Hill 1963)
11. Gentry, Gutzwiller, Holonyak, Von Zastrow "Semiconductor controlled rectifiers" (Prentice Hall 1964)