

PN接合機能의 Block化 및 超小型化

— 차 례 —

1. 序 論
2. 半導體의 電氣的性質 및 그 應用
3. PN 接합의 기능
4. 半導體 PN接합 機能의 超小型化 및 block 化
5. 結 論

1. 序 論

高度로 발달된 오늘날의 電子工學에 있어서 앞으로 더욱 高度의 성능과 복잡한 機能이 요구되어 그에 따라 복잡화된 電子回路시스템을 가능한 한 소형화시키고 輕量化시키기 위한 여러 방식의 연구가 진행되고 있다. 즉 고체의 한 block에 될수 있는 限 많은 기능을 구비시켜 그것만으로 增巾, 發振이란 복합기능을 발휘할 수 있는 장치의 출현에 心血을 기울이고 있다 이와같은 새로운 분야는 Molecular science, Molecular electronics, Molelectronics, Solid circuit, Function block 등의 명칭으로 불리고 있으며 어느 것이나 그 목적은 小型化인 동시에 동작원리의 單純化에 의한 信賴度의 向上에 있고 아울러 輕量 및 소비전력의 감소화등도 隨伴해서 요망되는 사항이다. 그러나 오늘날 이들에 인용되고 있는 재료는 半導體중에서도 Si에 局限되고 있다. 그 이유로서는 급속한 트랜지스터의 진보에 따라 이 Si 재료의 성질이 잘 파악될과 동시에 현저하게 발달한 加工기술에 힘 입어서이나 차츰 다른 반도체, 자성체, 유전체 및 超電導物質로 轉換시키려는 노력이 경주되고 있다. 재료가 풍부할수록 각 機能材料의 콤비네이션으로 우수한 기능 block의 실현도 가능하므로 지금까지 여러 현상과 그 존재가 확인되었으면서도 응용되지 않았던 여러 효과도 이용될 것이고 또한 효과를 확인하면서도 장치자체의 大型化로 인하여 채택하지 않았던 효과들도 소형으로 再現 될 것이다. 그러나 현실은 거의 Si에 국한하고 있기 때문에 Si의 PN接합이 발휘하는 여러 機能이 Molelectronics에서 어떻게 이용되는가를 몇가지 예를 들어 일반적인 반도체의 전기적 성질과 그 응용에 대해 설명하면서 小型化에의 設計와 특성에 관해 몇가지를 택해 해설코자 한다.

2. 半導體의 電氣的性質 및 그 應用

일반적으로 고유전기저항이 $10^8 \sim 10^{-4} [\Omega\text{-cm}]$ 정도인 물질을 반도체라 하며 인가전계에 의해 전계방향에 $v = \mu_n E$

인 속도로 전자가 움직이므로써 전류가 나타난다. 여기서 μ_n 은 電子移動度, E 는 전계의 세기이다. 또 傳導度 σ 는 傳導에 기여하는 電荷度를 n , 電子電荷를 e 라 하면 오옴의 법칙에 의해

$$\sigma = env / E = en\mu_n$$

로 되나 1개의 電子가 부족한 상태로 있는 正孔에 대해서도 그 전도도는 電子의 경우와 똑같아 正孔밀도를 p 라 하면

$$\sigma_p = pe\mu_p$$

따라서 반도체의 全傳導度 σ 는

$$\sigma = \sigma_n + \sigma_p = ne\mu_n + pe\mu_p$$

로 나타난다.

그림 1은 Si에서의 比抵抗를 나타낸 것이다.

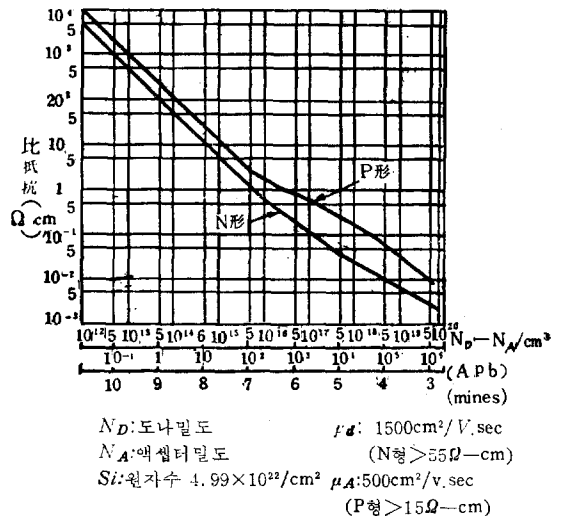


그림 1. Si의 比抵抗과 不純物濃度

한편 電子와 正孔의 거동은 부호가 반대인 이외에는 거의 같은 屬性을 지니고 있으나 電子結合에서 勵起된 電子의 거동과 속박된 電子(充滿帶電子)간에는 차이가 있다. 卽 後者의 電子는 充滿帶에서 傳導帶에 이동할 경우에 충분한 자극이 필요하다. 이 자극이 결합을 이

*正會員 · 高麗大學校教授(工博)

한 제어 즉 비저항의 제어이다. 또 고주파 트랜지스터에는 이동도가 큰 것이 요구된다.

전술한 바와 같이 반도체 장치의 대부분이 소수 캐리어 이동을 이용한 것이나 특별히 다른 것을 이용한 것으로서는 Si의 PN 접합 스위치 정도로 이는 소수 캐리어가 적은 동안에는 trap에 포획안되나 점점 그 수가 증가함에 따라 trap이 메워져 전류가 급격히 흐르기 쉽게 되는 현상을 이용한 것이다.

3. PN 결합의 기능

(1) 整流特性

그림 3에 나타난 바와 같이 한 결정내부에서 N형→P형으로 변화하고 있는 경우 그 경지면을 PN 접합의

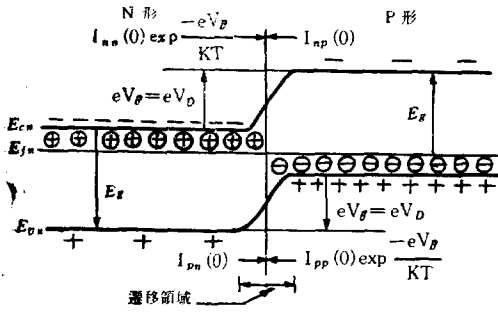


그림 3. PN 접합의 에너지

遷移 영역이라 한다. 보통 우리들이 측정 할 수 있는 것은 電極에서 외부로 흐르는 전류이며 이 전류는 電子와 正孔에 起因하므로 接합을 통과하는 電子와 正孔의 거동을 살필 필요가 있다. 접합을 통과하는 多數 캐리어의 운동에 대해 傳導帶와 充滿帶에 다같이 장벽이 존재한다. 따라서 가령 P형에서 N형으로 향하는 電子에 의한 전류를 $I_{np}(0)$ 라 하면 熱平衡상태에서는 N형에서 P형으로 장벽 V_B 를 넘는 전류는 $I_{nn}(0)\exp(-eV_B/kT)$ 로서 나타내므로 PN 접합을 흐르는 眞正 電流는 0으로 된다. 따라서

$$I_{np}(0) = I_{nn}(0) \exp(-eV_B/kT)$$

N형에서 P형에의 正孔에 의한 전류도

$$I_{pn}(0) = I_{pp}(0) \exp(eV_B/kT)$$

전류가 흐르지 않는 경우의 V_B 를 擴散電位 V_D 라 하고, 외부전압 V_j 를 가하면 장벽전위 $V_B = V_D - V_j$ 로 된다. 이때 $I_{np}(0)$, $I_{pn}(0)$ 는 변하지 않으나 윗식 우변은 변화하므로 전류가 흘러

$$I_j = [I_{pn}(0) + I_{np}(0)] \cdot \exp(eV_j/kT - 1)$$

인 다이오드의 整流특성을 나타내는 기본식이 된다. 그림 4는 $V_j > 0$ 로 순방향에서 전류가 急增하며, 그림 5는 $V_j < 0$ 인 역방향으로 포화전류 $-I_0 = -[I_{pn}(0) +$

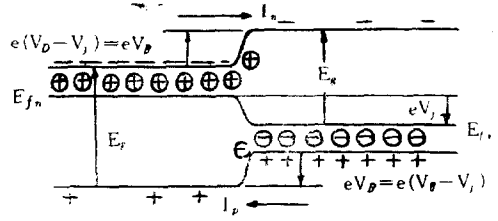


그림 4. 順方向 PN接合

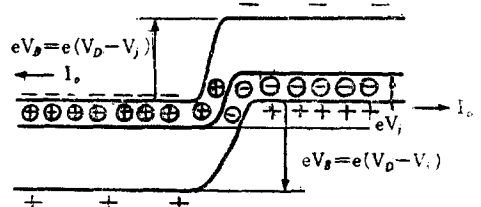


그림 5. 逆方向 PN接合

$I_{np}(0)$]로 收斂한다. 이들 특성의 실측예가 그림 6이다. I_{np} , I_{pn} 을 캐리어의 밀도차에 의한 擴散現象에 의한 것으로서 해석하면 擴散 계수 D 로서 시간 τ 동안에

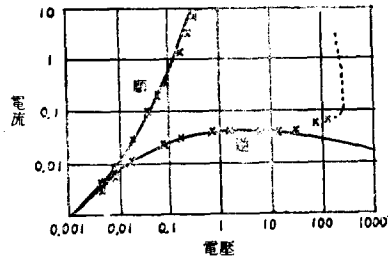


그림 6. 整流 PN 特性

통과하는 거리를 L 이라 하면 $L = \sqrt{D\tau}$ 인 관계가 성립하여

$$I_{pn}(0) = \frac{eD_p P_{n0}}{L_p}, \quad I_{np}(0) = \frac{eD_n n_{p0}}{L_n}$$

로 된다. 윗식에서 P_{n0} , n_{p0} 는 각각 N 및 P 영역에 존재하고 있던 밀도로 P 및 N 영역의 액셀터, 도너를 각각 N_a , N_d 라하면 $p_{n0} = n_i^2/N_a$, $n_{p0} = n_i^2/N_d$ 가 $p \cdot n = n_i^2$ 으로 부터

$$I_0 = en_i^2 (D_p/L_p N_d + D_n/L_n N_a)$$

이식은 P, N 각각의 比抵抗을 알고 있을 경우 역방향의 포화전류를 구할 경우에 많이 이용된다.

(2) 注入効果

트랜지스터의 에미터로서 보통 PN접합을 이용하나 이때에는 소수 캐리어를 될수있는 한 많이 注入할 필요가 있다. 윗식에서 Na, Nd doping 量을 제어하면 소

수캐리어를 거의 한 종류로 할 수 있다. PNP 트랜지스터에서는 에미터 P에서 베이스N영역에 흐르는 正孔 전류와 쇼에미터電流와의 비를 에미터效率(r)이라 하고 아랫식으로 나타낸다.

$$r = \frac{D_p/L_p N_a}{D_p/L_p N_a + D_n/L_n N_n} = \frac{1}{1 + \frac{\sigma_n L_p}{\sigma_p L_n}}$$

아인슈타인의 관계식인 $\mu/D = e/kT$ 를 사용하여 σ_n, σ_p 는 각각 N베이스영역과 P 에미터영역의 傳導度를 나타낸다. r 가 1에 가까울수록 좋은 것이므로 $\sigma_p \gg \sigma_n$ 인 경우가 좋을 수 있다. 여기서 소수캐리어의 영향을 생각해보면 N영역에 주입된 正孔밀도는 접합근방에서 $P_{eo} = P_n \exp(eV_{eo}/kT)$, P영역에 주입된 전자는 $n_{eo} = n_p \exp(eV_{eo}/kT)$ 로 나타내므로 이와 같은 주입에 의해 다수 캐리어의 밀도에 變調가 일어난다(傳導度變調) 따라서 N영역의 전자밀도는

$$n = N_p + P(n_n = N_a + P_n)$$

로 나타내는 增加分이 나타나 注入이 클수록 다수캐리어의 增加分이 무시못하게 되고 傳導度變調나 注入效果등 여러 效果가 현저하게 close up 하게 된다.

[응용] 注入效果를 이용한 것이 그림 7에 나타낸 더블베이스 다이오드이다. Ge를 사용할 때는 베이스가 N형으로 $\rho = 15 \sim 40 [\Omega\text{-cm}]$ 정도의 것이 사용되며 PN 접합이 順方向으로 되는 것은 접합부 下部의 베이스전위(C)로서 정해지므로 V를 올리면 역바이어스에서 順方向으로 변화한다. PN접합이 順바이어스로 되면 주

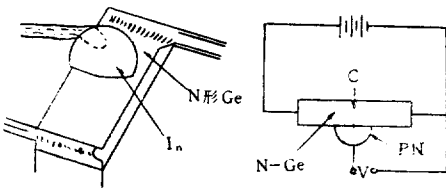


그림 7. Double-base 다이오드

입된 소수캐리어(正孔)는 전계(Eb) 때문에 드리프트나 주입에 의해 N형 Ge은 傳導變調를 받아 접합에서 아래 부분의 저항을 현저하게 저하시켜 負性抵抗이 생기게 된다.

(3) 接合容量

PN영역에서 가장 중요한 효과는 접합용량과 蓄積容量이다. 접합근방에서는 電位가 크게 변화하고 있으므로 캐리어는 전연 없고(空乏層) 아울러 電氣的으로도 中性상태로 電荷 및 電位曲線은 포아손의 방정식으로 표시된다. 그러나 여기서는 캐리어가 존재하지 않으나 도나와 액셀터는 존재하므로 이 電荷가 공간전하층으로서 고정되어 바이어스에 의해 그 폭이 변화한다. 따

라서 전류는 인가 전압에 의한 것과 인가전압의 변화에 의한 것이 흐르게 된다. 後者는 容量性으로 接合容量으로서 寄與한다. 또 다수캐리어도 역 바이어스인 경우는 접합용량을 일으킨다. 이와같은 접합용량은 그림 8에 나타낸 바와 같이 空間電荷層의 접합전압에 의한 幅의 增減에 의해 생기며 아울러 접합상태가 경계가

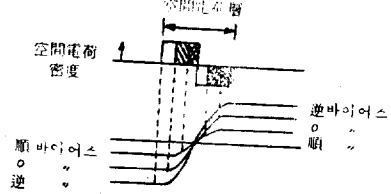


그림 8. 空間電荷層의 電壓依存性

명확한 階段狀인 것과 성장형처럼 傾斜狀인 두가지로 大別되고 있으므로 이에 따라 容量의 電壓依存性을 다음과 같이 해석하게 된다.

㉠ 계단상 접합

P영역의 폭 $W_p = [2kV_B/eN_a(1+N_a(1+N_a/N_d))]^{1/2}$ 이고 N영역의 폭이 W_n 이던 접합의 폭($W_B = W_p + W_n$)은

$$W_B \approx (2k\mu_n V_B/\sigma_n)^{1/2}$$

接合容量 $C_j = dQ/dV_B$ 에서 $C_j = (ekN_a N_d)^{1/2} [2(N_a + N_d)]^{-1/2} V_B^{-1/2}$ $N_a \gg N_d \gg N_i$ 라던

$$C_j = \left(\frac{ek}{2}\right) \left(\frac{N_d}{V_B}\right)^{-1/2}$$

$$(S_j: C_j = 2.92 \times 10^{-4} (N_d/V_B)^{1/2} [\text{PF/cm}^2])$$

㉡ 직선 傾斜狀接合

$$C_j = k^{2/3} (a/12V_B)^{1/3} \quad (\text{단 } a \text{는 밀도구배})$$

[응용] 소위 可變容量다이오드는 이 전압依存性에

Alloy		
Diffused alloy		
Rate grown		
Diffused base		
Surface barrier		
Diffused double mesa		
Micro alloy diffused		

그림 9. 트랜지스터의 濃度分布

의한 것으로 同調用的 용량으로 중요시되고 있는 외에 파라메트릭 증폭용 다이오드로서 脚光을 받고 있다. 이 경우에는 전압에 의한 容量變化가 클수록 바람직하여 $C_j \propto V^{-\alpha}$ 의 α 가 클수록 좋다. 역행접합(retrograde)에서는 $\alpha=1$ 로 된다. 그림 9는 트랜지스터의 여러가지 구조에서의 불순물 분포를 간추린 것이다.

(4) 擴散容量

順方向에 바이어스를 걸면 접합용량은 폭이 좁아지기 때문에 增大하나 이외에 “蓄積” 또는 “확산용량”이라는 효과가 나타난다. 注入現象에 의해 소수캐리어가 각각 확산해가나 前述한 바와 같이 이를 中和코저 외부회로에서 다수캐리어가 유입한다. 이들의 全電荷는 電荷의 擴散方程式으로 電荷密度를 적분하면 된다. 소수캐리어의 축적에 의해 생기는 용량 C_n 은

$$C_n = e^2 n_{p0} L_n / kT \cdot \exp(eV_j / kT)$$

P영역에서의 正孔에 의한 것을 합하면

$$C_D = C_n + C_p = e^2 / kT (n_{p0} L_n + P_{n0} L_p) \cdot \exp(eV_j / kT)$$

결국 C_D 는 바이어스로 인해 급격히 증대하고 전류에 비례한다. 따라서 순방향의 용량은 電荷의 운동 및 축적에 의한 것과 확산전류에 의한 接合容量으로서 이루어짐을 알 수 있다.

[응용] 보통 확산용량은 에미터 : 전류에 비례해서 커진다. 그러나 반도체장치에서는 이 축적효과가 사용 주파수의 上限을 억제하게 된다. 소수캐리어의 生存시간 보다 짧은 시간에서 電壓의 反轉이 일어나는 경우에는 그 순간에 흐르고 있던 順方向電流가 거의 그 크기를 변화시키지 않고 흘러서 결국 포화전류에 到着된다. 이 현상을 축적효과라 하고 진공관에서의 空間電荷와 같은 거동을 취하는 것으로 이러한 效果를 이용하면 有用한 장치를 얻을 수 있다.

(5) 逆方向의 破壞

理想的인 PN접합이라면 포화전류 I_0 는 電壓에 의존치 않지만 실제로는 표면의 不整에 의한 표면누설전류와 반도체내의 재결합중심에 의한 큰 空間電荷電流 및 어떤 電壓에서 電流가 急增하는 소위 降伏現象 때문에 電壓에 의존하게 된다. 前者는 表面處理기술의 발전으로 壽命이 向上되고 따라서 表面電流도 적어져 많이 改善되었으나 後者의 降伏現象은 문제점이 많다. 降伏現象에서 干與하는 전류는 보통 외부회로의 저항만으로 정해지나 降伏現象自體는 그機構로서 Zener break down과 Avalanche breakdown의 두가지를 생각할 수 있다. 前者는 접합부의 폭이 비교적 좁은 경우 後者는 넓은 경우에 支配의이나 降伏電壓 V_z 의 온도假定이 前者는 負 後者는 正인 것으로서 구별된다. zener효과란

그림 10에 나타낸 바와 같이 (約高電界 $3 \times 10^6 [V/cm]$)에서 電子가 電子力學的인 터널과정으로 禁止帶를 투과하는 현상으로 온도가 올라가면 禁止帶幅이 좁아지므로 터널하는 확률이 커지기때문

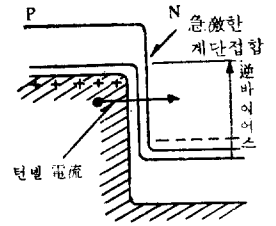


그림 10. Zener 効果

에 보다 낮은 전압에서 Zener break down이 일어난다. 한편 Avalanche 현상은 PN 접합에 高電界를 加했을 때 드리프트 캐리어가 加速되므로서 Si원자의 束縛價電子를 衝突電離시켜서 電流를 급증시키는 현상으로 드리프트 캐리어의 단위거리당 주행하는 동안에 이르는 電離回數 소위 전리계수 α 에 의존한다. 大體로 접합에 걸리는 電界強度가 $200 [KV/cm]$ 에서 α 는 약 800, $500 [KV/cm]$ 에서 약 60,000이라는 값을 지닌다. Si에서는 이들 두 機構의 降伏現象의 分岐點은 $V_B = 6 [V]$ 정도로 $6 [V]$ 보다 낮으면 Zener break down이 주가 되고 $6 [V]$ 이상이면 차츰 Avalanche breakdown에 기인하게 된다.

[응용] Zener현상의 응용은 Esaki 다이오드가 특출한 것으로 PN접합에서 兩領域의 不純物濃도를 극단적으로 많이 하면 ($> 10^{19} / cm^3$) 順方向바이어스로 다소 주입효과라도 생기나 전류는 주로 zener 전류이며 高密度 때문에 접합의 空間電荷層이 $100 [\text{Å}]$ 이하로 되어 N형 전도대의 電子는 P형의 층내의 빈 부분에 터널 효과에 의해 이동해서 전자의 에너지 및 운동량이 보존된다. 이와같은 밴드구조의 특이성에 의해 소위 負性抵抗이 나타난다.

한편 Avalanche 현상의 응용으로서는 그림 11에 나타낸 PNPN 스위치가 대표로 손 꼽힌다. 이것은 PNP와 NPN 트랜지스터를 結合한 것과 等價이나 단폴락

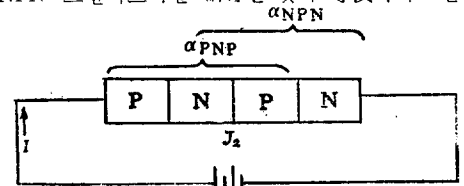


그림 11. PNPN스위치

터接合이 強電界로 된다. 각각의 전류증폭율을 α_{pnp} , α_{npn} 콜렉터接合 J_2 에서의 正孔과 電子의 avalanche의 增倍係數를 M_p , M_n 이라 하면 이곳을 흐르는 전류 I 는

$$I = I_{c0} / (1 - (M_p \alpha_{pnp} + M_n \alpha_{npn}))$$

여기서 I_{c0} 는 접합 J_2 의 누설전류, M 은 전리계수 α 및 장벽폭 w 와 다음 관계가 있다.

$$1 - 1/M = \int_0^{\infty} \alpha(E) dx$$

전압이 낮으면 avalanche가 일어나지 않으므로 $M_n = M_p \approx 1$ breakdown 전압에 가까우면電界가 강해지고 avalanche가 일어나 M 이 증가한다. I 가 증가해서 $M_n \alpha_{pn} + M_p \alpha_{np}$ 이 1로 되면 J_2 는 무너져 順方向특성과 흡사한 상태로 移行한다. 즉 off에서 on 상태로 스위칭한 것이 된다.

(6) 順바이어스에 의한 리액턴스

PN접합에서 順方向에 바이어스를 걸어주면 注入効果 및 傳導度變調라는 現象이 일어나고 이들 現象이 電氣回路의인 效果로 나타나는 것으로 擴散容量을 들었으나 이외에도 誘導성을 나타내는 것도 고려해야 한다. 가령 PN 접합의 順바이어스인 경우를 생각해보면 注入效果에 의해 N영역에 正孔이 들어가게 되나 이 電荷의 擧動으로 인해 리액턴스가 정해진다. 보통, 베이스의 저항이 낮기 때문에 電壓이 걸리지 않고 전류가 운반되는 것은 擴散電流만의 경우에 시간과 더불어 존재하는 電荷는 增大하나 密度分配가 감소하므로 擴散電流는 初期보다 감소하여 容量性性質을 나타낸다. 이것이 擴散容量으로 電荷가 축적되므로 蓄積客量이라고도 한다. 지금 만일에 베이스抵抗이 높고 注入量이 많아지면 傳導度變調가 현저하게 나타난다. 즉 電界가 베이스에 加해져 $J = \sigma E$ 인 傳導電流가 흐르나 σ 는 일정치 않고 캐리어 밀도와 注入現象에 의존한다. 처음에 σ_1 이었던 것이 注入에 의해 變調되어 $\sigma_2 (\sigma_2 > \sigma_1)$ 로 된다. 그러나 이 증가는 正孔이 擴散에 의해 떨어져나가기 때문에 電壓을 加한 순간에 일어나는 것이 아니라 走行時間 $dt = d^2/2D$ (d 는 간극 D 는 擴散定數)정도 걸린다. 여하튼 전도도가 증가하고 전류가 增大하는 傾向이 있다. 즉 誘導性이다. 따라서 PN 다이오드가 誘導的인 성질을 나타내는 條件은 베이스의 比抵抗이 높고 電荷를 뿜어내는 電界가 存在하며 高注入으로 傳導度變調에 의해 電流가 初期值보다 增大해야한다. 高周波인 경우 蓄積效果가 일어나기 때문에 다시 容量性으로 된 것은 간단히 이해할 수 있을 것이다. 그림 12는 PN 접합에 加해지는 전압과 베이스電壓이 같아 V_0 인 구조의 경우 리액턴스의 樣相을 나타낸 것으로 바이어스 0인 경우는 容量性리액턴스가 크고 바이어스가 증가함에 따라

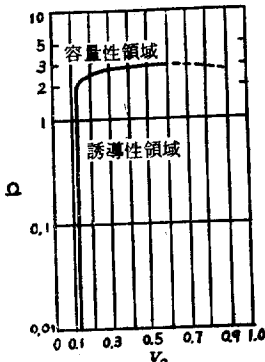


그림 12. 리액턴스의 特性

양쪽 모두 減少하나 容量性쪽이 빨리 감소하므로 어떤 바이어스에서 리액턴스는 0(共振)으로 되어 誘導性으로 이행한다. 抵抗은 $\Omega^2 = d^2/2D \cdot W$ 로 擴散走行시간과 주파수의 곱(走行角)이다. 一般的으로 Double-base 다이오드를 사용하면 편리하다.

(7) 應用裝置

지금까지 PN 접합의 여러가지 機能에 關係 간단히 살폈으나 그中 대표적인 것은 트랜지스터이며 제작법도 트랜지스터 기술로서 充分하다. 機能의 大部分이 幾何學的인 구조와 트랜지스터의 베이스에서의 不純物濃도에 左右된다. 트랜지스터의 상이한 구조에 關係해서 그림-9에 표로 나타내었으나 그 기능은 트랜지스터에 대해 베이스接地로 사용할 경우 에미터 베이스의 임피던스는 順方向바이어스로 數10Ω정도이나 베이스·콜렉터의 임피던스는 逆方向으로 바이어스 되어 數百 KΩ이상으로 되고 있다. 注入效果에 의해 正孔이 베이스에 들어가나 베이스層이 너무 얇기 때문에 베이스端子에 달하지 않고 콜렉터에 도달한다. 이 때문에 電流增幅은 할 수 없으나, 低임피던스의 에미터 電流가 그대로 高임피던스의 콜렉터 電流로 되므로 이 임피던스의 比만 증폭하게 된다.

응용으로서 각각의 기능에 직접 關係있는 장치에 대해 설명했으나 單一의 기능으로서 완전히 해석할 수 있는 것은 없다. 간추려서 列擧하면 다음과 같다.

- (ㄱ) 高抵抗體 : FET, Double-base 다이오드 Teknetron.
- (ㄴ) 注入效果 : FET를 제외한 대부분의 장치
- (ㄷ) 傳導度變調 : 인덕턴스-다이오드, Double-base 다이오드, 필라멘트형 트랜지스터
- (ㄹ) 擴散現象 : 大部分의 장치
- (ㄴ) 逆바이어스의 空間電荷層 : FET, Varactor Spacistor, Negister, 트랜지스터
- (ㄷ) Avalanche 현상 : PNP 스위치 Avalanche 다이오드 및 트랜지스터, Avalanche 注入다이오드 (IMPATT)
- (ㄸ) Zener 현상 : Esaki 다이오드 Zener 다이오드

4. 반도체 PN 접합機能의 超小型化 및 block化

앞절에 대체적인 반도체의 성질 및 PN 접합의 기능에 關係 大略 설명했으나 이와같은 기능 및 계통을 한 wafer상에 超小型化로 block化시켜 單一의 電子장치로 구성시키는 것은 容易한 일은 아니다. 그러나 PN PN스위치나 avalanche 다이오드등의 出現에 의해 각각 일반적인 電子管回路와 等價인 새로운 회로가 한

wafer 상에 구성되거나 單一 block化로 차츰 해결되어 나갈 展望이다. 따라서 몇가지 例示를 들어 그들의 앞으로의 動向을 살펴본다.

(1) 반도체 PN 分布定數回路

PN접합의 기능의 결합에 의한 導體分布定數回路구성은 지금까지의 集中抵抗 容量 인덕턴스의 결합에 의한 회로와는 상당히 상이하게 됨은 당연하지만 우선 균일한 分布定數回路에 관해 검토해 보기로 한다. 이경우의 예로서는 超小形化方式의 하나인 Micro module 등에서 사용되고 있는 分布 CR回路를 들겠다. 이것은 진공증착법등에 의해 高誘電體基板 위에 抵抗被膜이나 전극을 증착시킨 것으로 그림 13 (a) 및 (b)에 나타낸 박와 같이 균일한 面抵抗을 가지며 容量도 단위 面積당 일정하다. 이들은 가장 간단한 分布定數回路로서

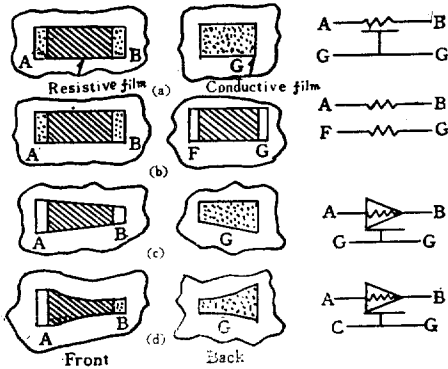


그림 13. 分布定數回路

그 解析도 비교적 容易하다. 그림 (c), (d)는 taper가 붙은 傳送線과 유사하지만 數學的으로는 等價가 아니다 이들 회로를 4 端子網으로서 parameter를 사용해서 계산해 본다. 그림 14에서 P는 微分演算子(d/dt)이고 Z는 端子의 전압과 전류를 관계짓는 것이다. P 대신에 jω를

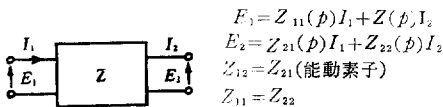


그림 14. 4 端子網

사용하면 定常상태에서의 특성이 얻어진다. 그림-13 (a)를 예로 들어 계산해보면 다음과 같다. 즉 단위 길이당의 저항 r, 용량 C, 전체길이를 l이라 하면

$$\left. \begin{aligned} dV/dx &= -I \cdot r \\ dI/dx &= -V \cdot C \cdot P \quad (P=j\omega) \end{aligned} \right\} \text{이것을 풀면}$$

$$V = (-1/cp) dI/dx = \sqrt{r/cp} \{ -B_1 \exp(\sqrt{rcp} \cdot x) + B_2 \exp(-\sqrt{rcp} \cdot x) \}$$

여기서 入力端(x=0)에서 V = V₁ I = I₁ 出力端(x=l)

에서는 각각 V₂, I₂라 하고 rl=R, cl≡C를 대입하면

$$I_2 = -I_1 \cos h \sqrt{RCP} + \sqrt{cp/r} \cdot V_1 \sin h \sqrt{RCP}$$

$$V_2 = V_1 \cos h \sqrt{RCP} - \sqrt{r/cp} \cdot I_1 \sin h \sqrt{RCP}$$

이것을 Z parameter에 의한 표현식으로 변형해서 $\sqrt{r/cp} = R/\sqrt{RCP}$, $RCP = TP$ 를 대입하면

$$V_1 = \{ R \cot h \sqrt{TP} / \sqrt{TP} \} I_1$$

$$+ \{ R \operatorname{cosec} h \sqrt{TP} / \sqrt{TP} \} I_2$$

$$V_2 = \{ R \operatorname{cosec} h \sqrt{TP} / \sqrt{TP} \} I_1$$

$$+ \{ R \cot h \sqrt{TP} / \sqrt{TP} \} I_2$$

표 2는 간단한 몇가지 예에 대해 임피던스의 계산을 한 결과표이다. 이와같은 分布回路網에서도 taper등에

표 2. 회로망의 임피던스

	$Z_{11} = Z_{22} = \frac{R \cot h \sqrt{TP}}{\sqrt{TP}}$ $Z_{12} = Z_{21} = \frac{R \cos h \sqrt{TP}}{\sqrt{TP}}$	$T = RC$
	$Z_{11} = 2R/\sqrt{TR} \tan h \sqrt{TP}/2$ $Z_{12} = Z_{21} = R/\sqrt{TP} \tan h \sqrt{TP}/2$ $Z_{22} = R/\sqrt{TP} \cot h \sqrt{TP}$	$T = RC$
	$Z_{11} = Z_{22} = \frac{(1+n)R \cot h \sqrt{TP}}{\sqrt{TP}}$ $Z_{12} = Z_{21} = \frac{(1+n)R \cos h \sqrt{TP}}{\sqrt{TP}}$	$T = RC$
	$Z_{11} = \frac{2nR}{(1+n)\sqrt{TP}} \left[\frac{\sqrt{TP} + 1}{2} + \tan h \frac{\sqrt{TP}}{2} \right]$ $Z_{12} = Z_{21} = \frac{2nR}{(1+n)\sqrt{TP}} \left[\frac{\sqrt{TP}}{2} - \tan h \frac{\sqrt{TP}}{2} \right]$ $Z_{22} = \frac{2nR}{(1+n)\sqrt{TP}} \left[\frac{\sqrt{TP}}{2} + n \tan h \frac{\sqrt{TP}}{2} \right]$	$T = RC$
	$Z_{11} = Z_{22} = \frac{R}{(1+n)\sqrt{TP}} \left[n\sqrt{TP} + 2n \operatorname{cosec} h \sqrt{TP} + (1+n)^2 \cot h \sqrt{TP} \right]$ $Z_{12} = Z_{21} = \frac{R}{(1+n)\sqrt{TP}} \left[n\sqrt{TP} - 2n \cot h \sqrt{TP} - (1+n)^2 \cos h \sqrt{TP} \right]$	$T = RC$

(회로망)

(임피던스)

의해 각 parameter를 길이 방향으로 변화시킬 수 있으나 반도체에서는 이와같은 치수에 의한 것 이외에 인가 전압에 따라 定數價가 변화하는데 그림 15 (a), (b)는 그 효과를 圖解한 것이다. 이와 같이 PN접합分布定數

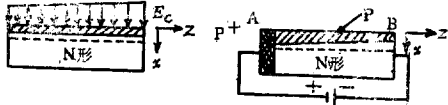


그림 15-(a) 均一電場

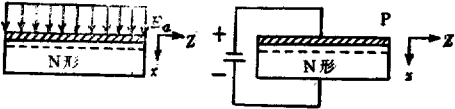


그림 15-(b) 不均一電場

그림 15. 印加電壓에 의한 定數值變化

회로에서는 r, c 가 다같이 전압에 의해 변화하므로 간단히 해석할 수 없고 또 이로 인해 여러가지 색다른 성질을 갖게 된다. 따라서 이 電壓依存性を 적극적으로 이용해서 發振周波數를 可變하거나 位相의 推移등에 적용되며 반도체分布定數회로에 의한 function block인 移相發振器등이 出現되고 있다.

(2) Notch filter

필터에 반도체 PN접합을 응용할 수 있다. 가령 대표적인 CR필터는 그림 16(a), (b)에 나타낸 바와 같이

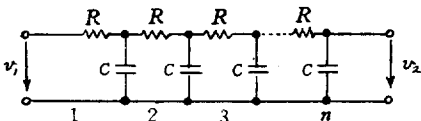


그림 16-(a) 低域通過形

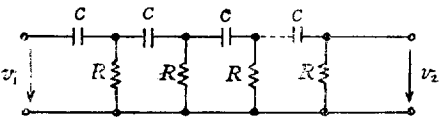


그림 16-(b) 高域通過形

그림 16. 사다리형 filter

直列抵抗과 並列容量인 CR로 이루어진 회로나 그 역의 회로이며 分布定數회로로 구성된 그림 17과 같은 회로가 Notch Filter이다. Notch filter는 트랜지스터 회로의 歸還 loop나 空間에 挿入시켜서 Q가 높은 狹帶域 증폭기나 발진기가 구성되는 것인데

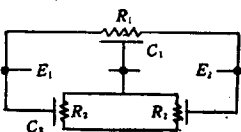


그림 17 Notch filter

그림 18 (a), (b)는 이와 같은 idea에서 나온 block化된 notch filter와 선택性 增幅器이다.

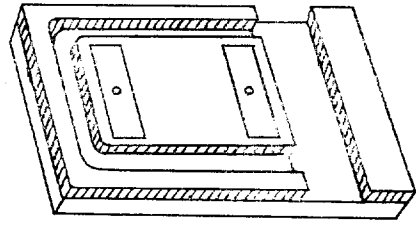


그림 18-(a) Notch filter

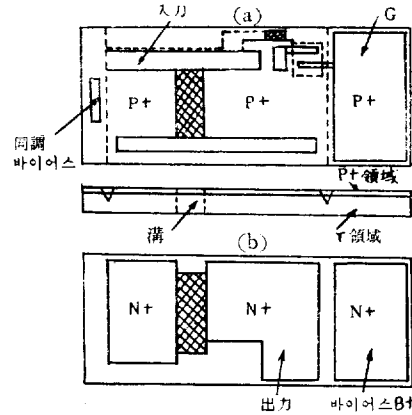


그림 18-(b) 選擇性 增幅器

(3) 톱니파發生器

가장 간단한 톱니파의 發生機構는 弛張振動이다. 즉 그림 19에 나타낸 負性抵抗素子에 병렬로 容量을 삽입해서 負荷에서 出力을 취출하면 된다.

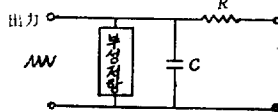
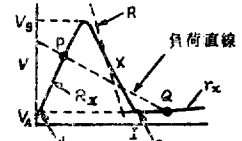


그림 19. 弛張振動

다. 그림 20에 나타낸 바와 같이 負性抵抗素子の 電壓 電流特性은 負荷道綿을 그림과 같이 취하면 두 安定點 P, Q가 존재하나 가장 높은 負荷抵抗의 경우에는 그림 20. 負抵抗特性 X點이 負抵抗영역에 있기 때문에 安定한 상태는 존재하지 않고 弛張運動을 한다. 즉 電원 E가 들어가면 처음에는 R_x 인 高抵抗域으로 되므로 C는 R를 통해 충전된다. 이 時定數는 대체로 CR, 이고 C의 端子電壓이 V_B (breakover 전압)에 達하면 負性抵抗은 急激히 導通해서 (低抵抗영역에 이행) C의 電荷는 放電抵抗 r_x 를 통해 방전하고 C點에 이른다. 여기에서 d점에 튀어 다시 弛張動作이 반복된다. 이와같은 充放電이 行해지는 大體의 인 조건은 $E > V_A$ (충전) 및 $E/R < V_B/r_x$ (방전)으로서 주어진다. 이것이 弛張振動에 의한 톱니파發生機構이며 그 반복주파수는 인가전압 및 R로서 調整된다. 전압에 의해 주파수가 변한다는 것은 analog-digital 변환기로



서 사용가능함을 의미한다. 이와같은 주파수의 한계는 높지 않으나 低周波에서는 安定하게 동작한다.

대표적인 반도체負性抵抗素子를 사용한 경우의 회로

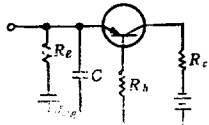


그림 21-(a) 트랜지스터

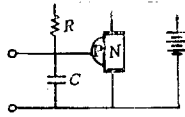


그림 21-(b) Double-base 다이오드

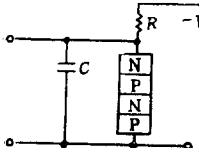


그림 21-(c) PNP 스위치

물 그림 21 (a), (b), (c)에 표시했으나 負性抵抗素子로서 PNP 소자를 이용한(c)를 기능 block化시키는 방법은 다음과 같다. 첫 단계로 C를 PN접합(J_{cap})으로 置換한 것

그림 21. 磊니파 發生回路 이 그림 22-(a)이며 실제로는 容量部가 PNP 구조이나 J_0 는 충분한 順方向으로 되어 있어 逆方向의 J_{cap} 만이 容與하게된다. 제작방법은 母體로 N형 Si를 사용하고 P형 不純物擴散後 N층을 합금

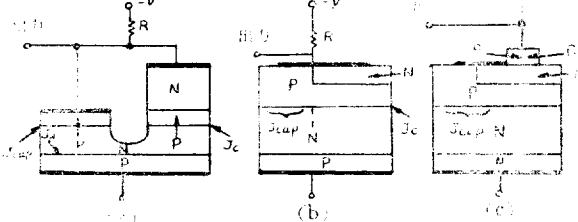


그림 22. 機能 block化

에 의해 만들고 그 周邊을 母體의 N층에 이를때까지 化學 etching으로 溝를 만든다. 그림 (b)는 Si포면에 산화막을 형성시켜 不純物擴散의 選擇浸透를 이용해서 희망영역에만 스위칭소자를 만들어 溝加工을 생략한 것이나 그 기능은 반드시 等價로는 되지 않는 점에 주의해야 한다. 다음에 負荷 R이 문제가 되나 이것은 P N 접합의 逆抵抗을 이용해도 되고 (그림 (c)) 저항층에서도 구성할 수 있다.

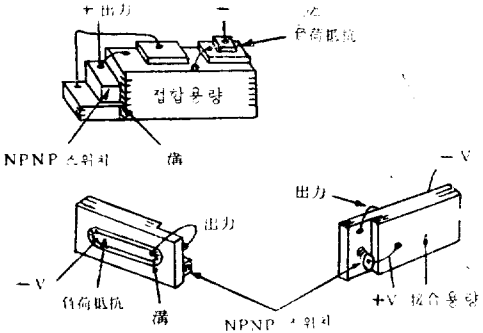


그림 23. Merk 社의 發生器

Merk法에서는 Epitaxial 成長法으로 그림 23에 나타낸 바와 같은 磊니파發生器를 발표하고 있어 그림 23-(a)는 負荷를 PN접합으로, (b)는 N형薄層을 사용하고 있다. 실제로는 이와같이 용량에 PN접합을 사용하면 그 누설효과가 强하게 나타나 누설이 너무 크면 회로동작에 크게 干여해서 발진하지 않게 된다. 이現象은 T_1 의 I_{c0} 와 같은 것이고 NPNP 스위치의 off 임피던스를 R_L , 充電抵抗을 R , 容量分壓抵抗을 R_C 라 하면 발진조건은 인가전압을 V 라 할 때

$$V_1 [R_L R_C / (R_L + R_C)] [R + R_L + R_C]^{-1} \geq V_B$$

(breakover 전압)

(4) 同調發振器 (共振回路內藏負性抵抗發振器)

電子回路에 있어서 코일의 効用은 매우 중요한 소자로 코일없이는 回路網은 限定된 것 밖에 이루지 못한다. 그러나 오늘날 IC化에 접어들어도 L에 해당하는 소자의 IC化에는 성공하지 못하고 아직 그 방법 출현에 곤란을 겪고 있다. 그러나 全然 가능성이 없는 것도 아니다. 코일이 인덕턴스뿐만 아니라 변압기등 信號의 변환부품으로서 많은 기능을 가질 뿐 아니라 發振, 증폭 등의 同調回路에는 不可缺한 것이므로 超小型化時代에 있어 그 초소형화의 實現이 時急한 課題이다. 지금 同調發振器를 機能 block化 할려고 한다면 인덕턴스의 기능을 代行하는 것을 택해야 할 것이다. L대신 CR회로로서 보충하는 경우가 많으나 역시 誘導의인 성질을 지닌 것이 좋다. 前述한 PN접합은 誘導의性質을 지니고 있기때문에 이를 이용하면 足하나 負抵抗을 지니고 있기 때문에 문제이다. 따라서 공진회로만으로 사용할 적에는 負抵抗을 상쇄하는 조작을 해 둘 필요가 있다. 그림 24는 W. Gärtner가 設計한 誘導의인 avalanche형의 負性抵抗 다이오드를 사용한 공진회로로서 C_1 이 共振容量 R_1 은 自己發振

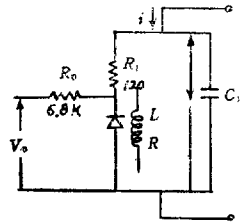


그림 24. 共振回路 發生을 防止하기 위한 것이고 R_0 는 바이어스抵抗으로 다이오드에 흐르는 전류를 安定하게 하기위한 것이며 V_0 는 다이오드가 負性抵抗으로 작용하게끔 인가하

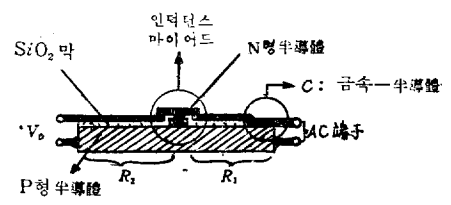


그림 25. 共振回路 block

는 바이어스電壓이다. 그림 25는 실제로 block화한 것으로 C가 금속과 반도체간의 표면장벽을 용량으로 사용하는 것이고 R_0, R_1 은 P형母體에서 얻고 있다. 그런데 PN 접합에서 충분한 順바이어스라면 유도성이 나타나 hook구조등을 지니게 하면 L이 數 10mH까지 이르게 되어 제작의 용이성을 감안하면 널리 利用될 것이 展望되나 바이어스依存性이 강하기 때문에 block화시키기 위해서는 그림 26에 나타난 複合構成의 트랜지스터로 L를 구성하는 것이 바이어스依存性도 없고 트

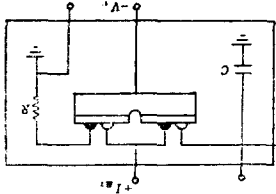


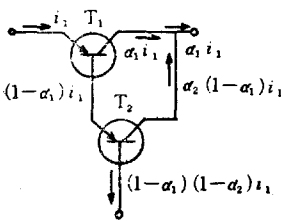
그림 26. 同調發振 block

랜지스터와 같은 機構로서도 사용되며 아울러 誘導性和 負性抵抗도 실현되는 長點이 있다. 따라서 이러한 경우는 PN

접합의 기능이라기 보다 R_0 의 負歸還에 基因하는 것이나 이와같은 구성이 그림 26이며 PN접합을 C, 확산층을 R로서 이용한다.

(5) Audio 증폭기

올년 6월에 KIST에서 개발했다고 떠들썩했던 것인데 이것은 이미 S.Darlington에 의해 그림 27에 나타낸 바와 같은 高利得이고 高入力임피던스를 지닌 單一 block化가 용이한 Compound connection을 제안



했었다. 전체의 電류증폭을 α_2 는 1에 극히 가까운 값으로 되며 그림에서 아는 바와 같이

$$\alpha_1 = 1 - (1 - \alpha_1)(1 - \alpha_2)$$

$$\alpha_1 = \alpha_2 = 0.98 \text{ 이라면 } \alpha_1 = 0.9996 \text{ 어미터접지의 電류}$$

그림 27. 複合接續回路 증폭율을 β_i 라 하면 $\beta = \alpha / (1 - \alpha) = 0.98 / (1 - 0.98) = 49$ 따라서 $\beta_i = 2.999$ 로 된다.

單獨인 트랜지스터에 비해 $\beta_i / \beta = 60$ 이라는 値가 쉽게 얻어져 β_i 가 대단히 크므로 전체로서 入力임피던스는 單獨인 경우의 100배로도 되고 電源電壓의 변동에도 영향받지 않으며 콜렉터抵抗과 거의 같은 高入力임피던스를 얻어짐이 확인되며 入力임피던스가 낮다는 트랜지스터增幅器設計에 대한 상식때문에 주저하고 있던 회로도 實現하게 되었다. 또 入力容量은 진공관의 Cathode follower에서처럼 적게 되고 出力段에 사용해서 distortion이 극히 적은 出力을 얻게 되었다.

실제로는 後段의 트랜지스터가 負荷의 大部分을 떠맡아 前段은 peak시에 頂부분만을 담당하게 되는 것으로 電力增幅器로서 設計할 적에는 前段의 drive 용은 0.5A級的의 트랜지스터 後段은 5A급의 것을 사용하게

된다. 따라서 이 회로를 block化 또는 박막화하면 外裝등의 2重性이 節約되고 치수, 중량도 수반해서 적어지며 그외에 배선등이 改善되므로 信賴度도 높아진다. 그림 28은 에미터接地의 Darlington회로(a)를 單一 block化 하기 위한 구조로 우선 제1단계 (b)는 공통의 P형 콜렉터를 母體로 삼아 베이스의 N층은 不純擴

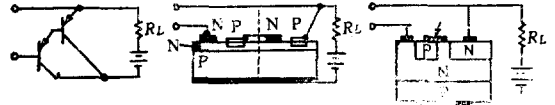


그림 28. Audio 增幅器의 block化

散法으로 형성하고 前段과 後段과의 分離는 콜렉터飽和抵抗을 低下시키거나 大電流容量으로 하기 위한 간단한 pattern이 아니므로 photoresist 기술을 응용해서 溝로서 隔離한다. 에미터의 P층은 合金이든 擴散이든 어느것이든 좋으나 베이스와 같은 理由로 Mask에 의해 정해진 箇所에 구성시킨다. 다음에 前段의 에미터電極과 後段의 베이스電極과를 結線시키기 위해서는 그림 (b)에 대응하며 (c)는 에미터를 선택확산법으로 block의 上面이 平面으로 되게 만드는 것이다. data에 의하면 大體로 60Hz~50KHz까지는 平平坦 周波수 특성을 지니는 것 같다. 一例가 그림 29와 같다.

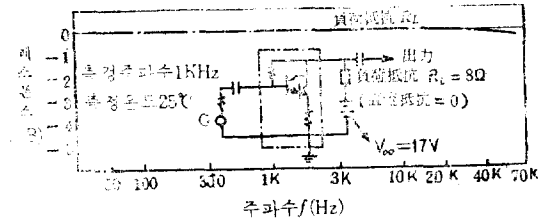
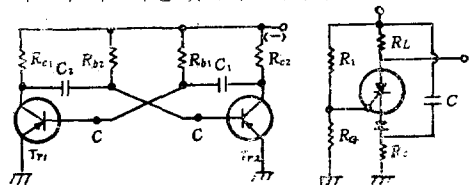


그림 29. Audio 增幅器周波數特性

(6) Multivibrator

方形波發生器로서는 그림 30-(a), (b)에 나타낸 바와 같이 트랜지스터 및 PNP 소자에 의한 것이 multivibrator회로의 대표적인 것이다. 따라서 이 회로는 기본



(a) 트랜지스터 (b) PNP 스위치

그림 30. Multivibrator 回路

회로가 되기 때문에 여러 곳에서 block化 또는 超小型化되고 있다. 가령 代表的인 固體回路로서는 TI(Texas Instrument Co.)社의 제품인 그림 31이 있으나 이것은 基板分割處理에 의해 R_0, R_c 를 分離하고 있다. 여

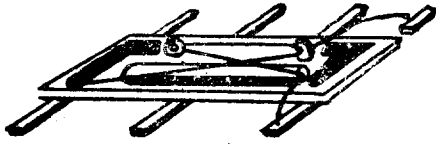


그림 31. TI社의 Multivibrator

기서 基板分割處理를 施行치 않고 選擇擴散法으로 반도체 multivibrator를 設計해보기로 한다. 우선 그림 32 (a)~(f)에 나타낸 바와 같이 眞性半導體의 基板에

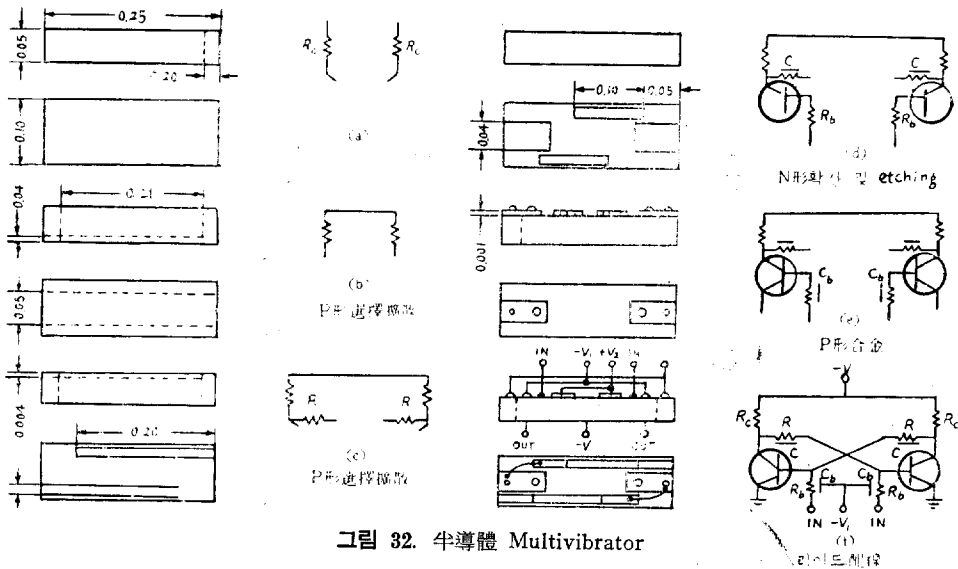


그림 32. 半導體 Multivibrator

로 인해 주파수를 可變시킬 수 있다. 가령 V_1, V_2 를 1[V]로 하면 $C_b = 90[PF]$, $C = 200[PF]$ 로 되며 이에 内部配線(e)를 해서 parmetic sealing을 하던 완성되는 것이다.

5. 결 론

이상으로서 반도체의 PN접합기능을 중심으로 대단히 좁은 범위에서 Molecular Electronics의 동향을 설명해 왔으나 처음에 지적한 바와 같이 超小型化 또는 機能 block화하는 目的은 信賴度와 安定性이 높은 電子裝置를 만드는 것에 있다. 따라서 이와 關聯된 分野로서 나아가 方向은 다음 세가지로 集中해서 發展해 나갈 것이라고 생각된다. 즉 1) 새로운 着想에 의한 超小型化 및 機能 block의 발명 2) 새로운 재료의 開拓 3) 새로운 제작기술의 개발등이다. 1)에서는 더욱 効果적인 機能素子の 複合化에 의한 單一 block化 및 極

小化가 期待되고 2)에서는 全局間化合物을 爲始하여 반도체뿐만 아니라 高分子, 液體氣體에 이르기까지 새로운 機能을 지닌 재료의 개발이 이루어질 것이며 아울러 3)에서는 制御精度가 높은 純粹한 재료의 제작기술 개발이 요망된다. 이에는 리본상의 결정인 Si이 그 表面이 鏡面으로 아주 얇은 單結晶이 연속적으로 얻어져 재료의 낭비가 적은 素材로서 注目되고 있으며, 現在 盛行中에 있는 Epitaxial 成長法의 새로운 改善點도 머지않아 分子線 Epitaxial growth을 비롯해 새로운 優秀한 方式이 나타날 것이다.

요컨대 超小型 또는 機能 block化는 現時點에서 아직 初期段階에 놓여 있지만 여러 技術의 發達이나 改善에 의해 새로운 理念아래 더 한층 信賴度가 높은 多機能 block이나 極小品이 出現될 것이다.