

# 演算增幅器를 이용한 非接地 inductance의 構成方式

## (Synthesis of an Ungrounded Inductance Using Operational Amplifiers)

李 太 遠\*  
(Rhee, Tae Weon)

### 要 約

LC ladder形의 濾波回路等에 必要한 非接地 inductance를 誘導素子없이 構成하기 위하여 2個의 演算增幅器와 受動素子를 쓰는 方式을 提示하였다.

Indefinite admittance matrix를 써서 이 回路網이 等價的으로 並列로 正과 負의 抵抗과 直列로 純 inductance가 있는  $\pi$ 形回路임을 證明하였고, 實際로 low-pass 濾波回路의 構成에 應用하여 얻어진 周波數特性이 滿足할만큼 보였다. 이 方法에 의한 非接地 inductance는 지금까지 發表된 方法과 比較할 때 實現된 inductance에 直列抵抗成分이 없으므로 Q가 높아서 有利하다. 또한 所要된 演算增幅器의 數도 적다.

### Abstract

An ungrounded inductance, necessary for construction of general type networks, is synthesized using two operational amplifiers and several passive elements. Through indefinite admittance matrix procedure, it is proved that the synthesized network is equivalent to an ungrounded pure inductance with a positive and a negative resistance in the parallel arms. A practical low-pass filter is made according to this synthesis method, and the resultant characteristic has been verified by means of IBM's simulation program ECAP (Electronic Circuit Analysis Program).

### I. 序 論

回路의 集積方式化에 따라 Inductance를 能動 RC回路網으로 代置하기 위한 方法이 研究되어 왔다. L.P. Huelsman<sup>1)</sup>, A.G.J. Holt<sup>2)</sup>, R. Linggard<sup>3)</sup> 등이 各己 發表한 바와같이 Gyrator를 利用해서 出力端子에 連結한 Capacitance가 入力端子側에서 보면 inductance와 等價가 되게 하는 接地 inductance의 實現方法 以外에 LC濾波器와 같은 ladder形回路에 必要한 非接地 inductance를 實現하기 위하여 G.J. Deboo, S.C. Dutta Roy 등이 數個의 演算增幅器를 使用하는 方法을 發表한바 있다.

本研究에서는 2個만의 IC演算增幅器와 受動素子를 使用해서 非接地 inductance를 實現하는 한 方法을 提示하여 indefinite admittance matrix에 의한 解析으로써 그 回路網이 等價的으로 非接地 inductance를 包含하는  $\pi$ 形回路가 됨을 證明하였고 이 方法을 實際의 Low-pass 濾波器構成에 利用하여 그 特性을 計算하고 이 特性과 IBM의 ECAP Program에 依해서 확인된 特性을 比較함으로써 이 方法의 妥當性을 立證하였다.

### II. 演算增幅器를 이용한 非接地 Inductance의 構成

그림 (1)과 같이 演算增幅器 2個를 써서 構成한 回路網의 admittance matrix를 求하기 위해서 그림에 表示된 8個의 node에 關한 Infinite admittance matrix<sup>5)</sup>를 쓰되 演算增幅器를 고려하지 않으면 다음과 같다.

\* 正會員, 中央大學校工科大学 電子工學科  
Electronics Dept., College of Engineering, Jung-ang Univ.

接受日字: 1974年 8月 27日

$$\begin{matrix} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 \\ \begin{matrix} 1 \\ 2 \\ 3 \\ 4 \\ 5 \\ 6 \\ 7 \\ 8 \end{matrix} & \left( \begin{array}{cccccccc} y_0+y & 0 & 0 & 0 & -y_0 & 0 & 0 & 0 \\ 0 & y+y_0 & -y_0 & 0 & 0 & 0 & -y & 0 \\ 0 & -y_0 & y_0+y+jwc & -y & 0 & 0 & -jwc & 0 \\ 0 & 0 & -y & 2y & -x & 0 & 0 & 0 \\ -y_0 & 0 & 0 & -y & y+y_0 & 0 & 0 & 0 \\ -y & 0 & 0 & 0 & 0 & y+jwc & 0 & -jwc \\ 0 & -y & -jwc & 0 & 0 & 0 & y+jwc & 0 \\ 0 & 0 & 0 & 0 & 0 & -jwc & 0 & jwc \end{array} \right) & (1)
 \end{matrix}$$

但,  $y = \frac{1}{R}$ ,  $y_0 = \frac{1}{R_0}$ 라고 한다.

Nathan의 方法<sup>5)</sup>에 依해서 (1)式 구성에서 除去하였던 演算增幅器들을 고려에 넣을때 node 1과 4 그리고 node 6과 7이 같은 電壓이고 演算增幅器의 出力端子에 流入하는 電流가 dependent current 임으로 이 matrix의 第4列을 第1列에, 그리고 第7列을 第6列에 合하고 1次從屬量인 演算增幅器의 出力 node에 關係되는 第3行과 第5行을 消去하여 indefinite admittance matrix를 얻은 다음 datum node에 해당하는 第8行과 第8列을 消去하여 얻은 definite admittance matrix를  $[Y]_{5 \times 5}$ 라고 하면

$$[Y]_{5 \times 5} = \begin{pmatrix} y_0+y & 0 & 0 & -y_0 & -y \\ 0 & y_0+y & -y_0 & 0 & -y \\ 2y & 0 & -y & -y & 0 \\ -y & 0 & 0 & 0 & y+jwc \\ 0 & -y & -jwc & 0 & y+jwc \end{pmatrix} \quad (2)$$

變數를 求할 必要가 없는 Node 3, 4, 5를 inaccessible mode로 하고 入力 및 出力에 해당되는 Node 1, 2 만을 accessible node로 取扱한  $2 \times 2$  definite admittance

$$[Z]_{5 \times 5} = \begin{pmatrix} \frac{\Delta_{11}}{|Y|} & \frac{\Delta_{21}}{|Y|} & \frac{\Delta_{31}}{|Y|} & \frac{\Delta_{41}}{|Y|} & \frac{\Delta_{51}}{|Y|} \\ \frac{\Delta_{12}}{|Y|} & \frac{\Delta_{22}}{|Y|} & \frac{\Delta_{32}}{|Y|} & \frac{\Delta_{42}}{|Y|} & \frac{\Delta_{52}}{|Y|} \\ \frac{\Delta_{13}}{|Y|} & \frac{\Delta_{23}}{|Y|} & \frac{\Delta_{33}}{|Y|} & \frac{\Delta_{43}}{|Y|} & \frac{\Delta_{53}}{|Y|} \\ \frac{\Delta_{14}}{|Y|} & \frac{\Delta_{24}}{|Y|} & \frac{\Delta_{34}}{|Y|} & \frac{\Delta_{44}}{|Y|} & \frac{\Delta_{54}}{|Y|} \\ \frac{\Delta_{15}}{|Y|} & \frac{\Delta_{25}}{|Y|} & \frac{\Delta_{35}}{|Y|} & \frac{\Delta_{45}}{|Y|} & \frac{\Delta_{55}}{|Y|} \end{pmatrix} \quad (3)$$

$$[Z]_{5 \times 5} = \begin{pmatrix} \frac{y_0 y (y+jwc)^2}{-jwc y y_0^2 (y+jwc)} & \frac{y_0 y^2 (y+jwc)}{-jwc y y_0^2 (y+jwc)} & \cdot & \cdot & \cdot \\ \frac{y_0 y^2 (y+jwc)}{-jwc y y_0^2 (y+jwc)} & \frac{y y_0 (y+jwc) (y-jwc)}{-jwc y y_0^2 (y+jwc)} & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \end{pmatrix} \quad (5)$$

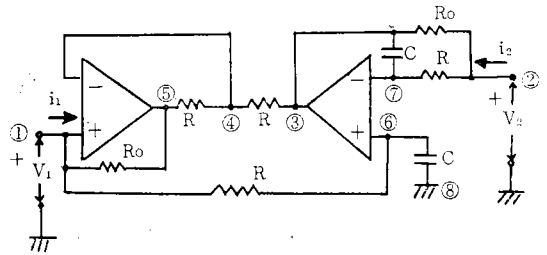


그림 1 非接地 inductance回路  
Fig. 1 Ungrounded inductance network

matrix를 求하기 위하여 먼저  $[Y]_{5 \times 5}$ 를 invert하여 impedance matrix를 만들어  $[Z]_{5 \times 5}$ 라 하면 여기서  $|Y|$ 는 matrix  $[Y]_{5 \times 5}$ 의 行列式의 값이고  $\Delta_{ij}$ 는  $[Y]_{5 \times 5}$ 의 第  $i$ 行, 第  $j$ 列의 素子에 關한 cofactor이다.

$y_0 \gg y$  되게 값을 定한다면 (3)式과 같다.

$$\left. \begin{aligned} |Y| &= -jwc y y_0^2 (y+jwc) \\ \Delta_{11} &= (y^2+jwc y)[jwc(y+y_0)+y y_0] \\ &= y_0 y (y+jwc)^2 \\ \Delta_{21} &= y^2 y_0 (y+jwc) \\ \Delta_{12} &= y^2 (y_0 y+jwc y_0 +^2 wcy) = y_0 y^2 (y+jwc) \\ \Delta_{22} &= y_0 y^3 + w^2 c^2 y y_0 - w^2 c^2 y^2 \\ &= y y_0 (y+jwc) (y-jwc) \end{aligned} \right\} \quad (4)$$

(4)式을 (3)式에 代入하여 入出力 Node에 해당되는 素子만을 明記하면

이 중에서 그림 1의 回路網의 入出力端子인 Node 1과 2에 關係되는 素子만으로 matrix를 만들어서  $[Z]_{2 \times 2}$ 라고 하면 inaccessible node에 關한 行과 列을 除去하여

$$[Z]_{2 \times 2} = \begin{pmatrix} \frac{-(y+jwc)}{y_0jwc} & \frac{-y}{y_0jwc} \\ \frac{-y}{y_0jwc} & \frac{-y+jwc}{y_0jwc} \end{pmatrix} \quad (6)$$

이것을 invert해서 y-matrix를 求하여  $[Y]_{2 \times 2}$ 라고 하면

$$[Y]_{2 \times 2} = \begin{pmatrix} \frac{y_0(y-jwc)}{jwc} & \frac{-y_0y}{jwc} \\ -\frac{y_0y}{jwc} & \frac{y_0(y+jwc)}{jwc} \end{pmatrix} \quad (7)$$

$$= \frac{1}{R_0} \begin{pmatrix} -1 + \frac{1}{jwcR} & -\frac{1}{jwcR} \\ -\frac{1}{jwcR} & 1 + \frac{1}{jwcR} \end{pmatrix}$$

$$= \frac{1}{R_0} \begin{bmatrix} -1 & 0 \\ 0 & 1 \end{bmatrix} + \frac{1}{jwcRR_0} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix}$$

$$[Y]_{2 \times 2} = \frac{1}{R_0} \begin{bmatrix} -1 & 0 \\ 0 & 1 \end{bmatrix} + \frac{1}{jwL_0} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (8)$$

但,  $L_0 = CRR_0$

(8)式的 앞의 項은 그림 (2)의 (a)와 같은 正과 負의 抵抗으로 된 回路를 나타내고 뒤의 項은 (b)와 같이  $CRR_0$ 라는 값을 가진 inductance가 非接地상태가 된 것과 같음을 나타내고 이들을 合한 것이 (c)와 같은  $\pi$ 形回路가 된다.

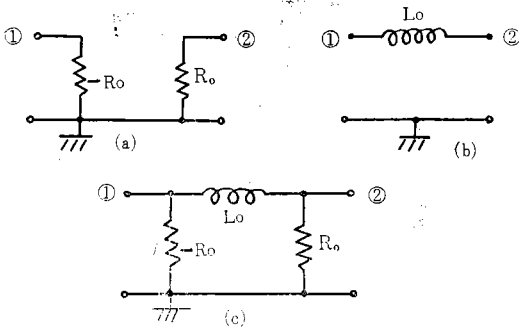


그림 2 그림 1의 等價回路  
Fig. 2 Equivalent circuit of Fig. 1.

여기서  $R_0$ 는 濾波器의 終段에 들어가는 抵抗이 됨으로 濾波器의 負荷와의 整合을 고려해서  $600\Omega$ 으로 定한다. 等價 inductance가  $CRR_0$ 로 나타남으로 적은

$$[Y]_{2 \times 2} = \begin{pmatrix} \frac{-y_0^2(y+jwc)(y_0y^2+w^2c^2y_0-w^2c^2y)}{jwc[y^2y_0(y-y_0)+jwcyy_0(y-2y_0)+w^2c^2y_0^2]} & \frac{yy_0^2(y+jwc)(y_0y+jwcy_0+jwcy)}{jwc[y^2y_0(y-y_0)+jwcyy_0(y-2y_0)+w^2c^2y_0^2]} \\ \frac{yy_0^2(y+jwc)(y_0y+jwcy)}{jwc[y^2y_0(y-y_0)+jwcyy_0(y-2y_0)+w^2c^2y_0^2]} & \frac{-y_0^2(y+jwc)^2(yy_0+jwcy_0+jwcy)}{jwc[y^2y_0(y-y_0)+jwcyy_0(y-2y_0)+w^2c^2y_0^2]} \end{pmatrix} \quad (12)$$

capacitance로써 相當히 큰 inductance를 얻기 위해서는  $R$ 은  $R_0$ 보다 100倍 以上 크게 定하여야 함으로 (4)式을 求하는데 假定하였던  $y_0 \gg y$ 의 條件이 그다지 本方法의 有用性を 制限하지 않음을 알 수 있다.

이 等價  $\pi$ 形回路를 數段 cascade하면 負抵抗은 다음 段의 正抵抗과 相殺되어 實質적으로 非接地 inductance만을 使用한 것과 等價이며 여러 個의 直列 inductance를 必要로 하는 LC ladder形回路에 應用할 수 있다. 最終 段의 正抵抗은 相殺되지 않고 終段 抵抗으로 利用되고 最前 段形回路의 負抵抗은 信號源의 內部 抵抗으로 相殺된다.  $L_0 = CRR_0$  임으로 各變動素子의 變動에 對한  $L_0$ 의 sensitivity는

$$S_{C L_0} = \frac{C}{CRR_0} \cdot \frac{\partial L_0}{\partial C} = 1$$

$$S_{R L_0} = \frac{R}{CRR_0} \cdot \frac{\partial L_0}{\partial R} = 1$$

$$S_{R_0 L_0} = \frac{R_0}{CRR_0} \cdot \frac{\partial L_0}{\partial R_0} = 1$$

이 되어 1을 넘지 않는다.

$y_0$ 에 對해서  $y$ 를 無視할 수 없을 경우를 考察하면 (3), (4)式에서

$$|Z|_{2 \times 2} = \begin{vmatrix} \frac{y(y+jwc)[jwc(y+y_0)+yy_0]}{-jwcy_0^2(y+jwc)} \\ \frac{y^2y_0(y+jwc)}{-jwcy_0^2(y+jwc)} \\ \frac{y^2(y_0y+jwcy_0+jwcy)}{-jwcy_0^2(y+jwc)} \\ \frac{y_0y^3+w^2c^2yy_0-w^2c^2y^2}{-jwcy_0^2(y+jwc)} \end{vmatrix} = \frac{y_0y^2(y-y_0)+jwcy(y^2-2y_0^2+yy_0)-w^2c^2(y^2-y_0^2)}{y_0^4(y+jwc)^2} \quad (9)$$

$y_0 \gg y$ 라고는 할 수 없어도  $y_0^2 y^2$ 는 成立하는 範圍라면

$$|Z|_{2 \times 2} = \frac{y^2y_0(y-y_0)+jwcy_0(y-2y_0)+w^2c^2y_0^2}{y_0^4(y+jwc)^2} \quad (10)$$

$[Z]_{2 \times 2}$ 를 invert해서  $[Y]_{2 \times 2}$ 를 求하면

$$[Y]_{2 \times 2} = \begin{pmatrix} -\frac{y_0y^3+w^2c^2yy_0-w^2c^2y^2}{|Z|jwcy_0^2(y+jwc)} & \frac{y^2(y_0y+jwcy_0+jwcy)}{|Z|jwcy_0^2(y+jwc)} \\ \frac{y_0^2y(y+jwc)}{|Z|jwcy_0^2(y+jwc)} & -\frac{y(y+jwc)(yy_0+jwcy_0+jwcy)}{|Z|jwcy_0^2(y+jwc)} \end{pmatrix} \quad (11)$$

(10)式을 (11)式에 代入하고  $y_0^2 y^2$ 의 條件을 쓰면

$wcR > 1$ 의 範圍에서

$$|y_0 y + jwc y_0| \gg |jwc y|$$

$$\text{와 } |y_0 y + jwc y_0| \gg |y|^2$$

가 成立함으로

$$[Y]_{2 \times 2} = \begin{pmatrix} \frac{y_0 y^2 + w^2 c^2 y_0 - w^2 c^2 y}{jwc(y + jwc)} & -\frac{y y_0}{jwc} \\ -\frac{y y_0}{jwc} & y + y_0 + \frac{y y_0}{jwc} \end{pmatrix}$$

$$= \frac{1}{R_0} \begin{pmatrix} -1 + \frac{jwc R_0}{1 + jwc R} & 0 \\ 0 & 1 + \frac{R_0}{R} \end{pmatrix}$$

$$+ \frac{1}{jwc R R_0} \begin{pmatrix} 1 & -1 \\ -1 & 1 \end{pmatrix} \quad (13)$$

$R_0/R$ 가 0.01 以下가 되도록 素子의 定數로 定하면 通常의 低域周波數에서는  $\left| \frac{jwc R_0}{1 + jwc R} \right|$ 도 0.01 以下가 되어 (13)式을 (8)式과 같이 取扱할 수 있다.

III. 實際濾波器에의 應用과 그 周波數特性

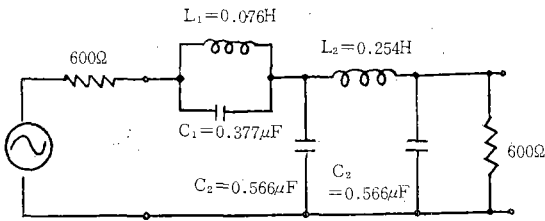


그림 3 Low-pass 濾波回路  
Fig. 3 Low-pass filter

遮斷周波數가 750Hz이고 600Ω의 電源과 600Ω의 負荷抵抗 사이를 整合시키기 위하여 그림 (3)과 같이  $m=0.6$ 인 並列誘導 m形과 定K形을 結合하여 濾波回路網을 構成하였다.  $L_1$ 을 實現하기 위해서는 그림 (1)의 回路에서  $R_0=600\Omega$ ,  $c=1,266PF$ ,  $R=100k\Omega$ 로 하였고,  $L_2$ 를 얻기 위해서는  $R_0=600\Omega$ ,  $c=4,233PF$ ,  $R=100k\Omega$ 로 定하였고 演算增幅器는  $\mu A741$ (入力抵抗 2MΩ, 出力抵抗 75Ω, 電壓利得  $2 \times 10^5$ )을 擇했다. IBM1130 電算機의 ECAP를 利用하여 우선 그림 (1)의 回路가 inductance와 等價인가를 確認하기 위하여

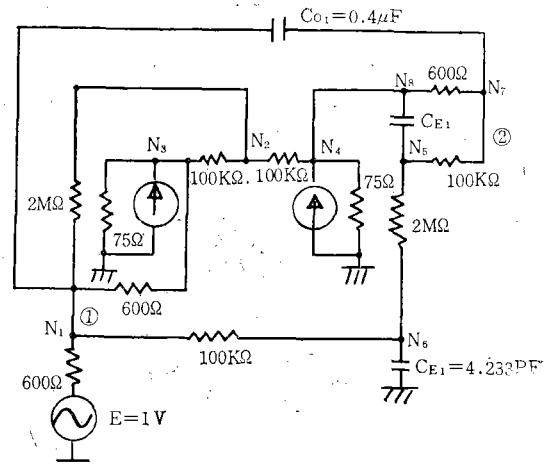


그림 4 그림 (1)의 ECAP等價回路  
Fig. 4 Equivalent circuit of Fig.1 for ECAP

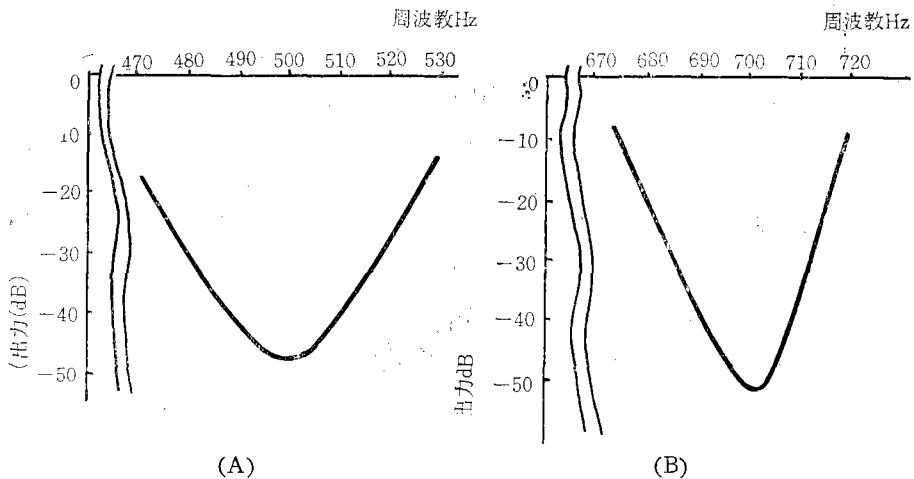


그림 5 그림 (1)의 出力特性  
Fig. 5 Responce curve of Fig.1

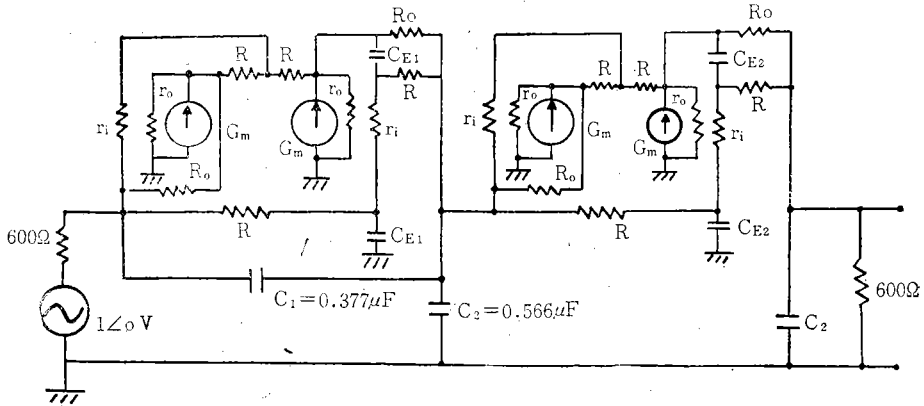


그림 6 Low-pass filter의 ECAP等價回路  
Fig.6 ECAP equivalent circuit of a Low-pass filter

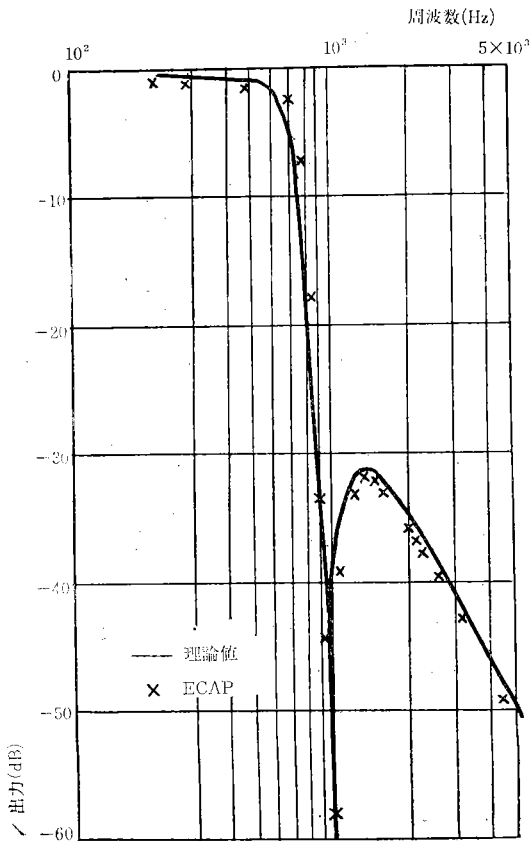


그림 7 濾波回路의 出力特性  
Fig.7 Response Curve of a Lowpass filter

그림 (1)의 回路의 素子定數를  $L_0=0.254\text{H}$ 가 되도록 定한다음 端子 ①, ②사이 에  $0.4\mu\text{F}$ 의 capacitor를 달아서  $500\text{Hz}$ 에서 共振하는가를 調査하였다.

ECAP處理를 위한 그림 (1)의 等價回路가 그림 (4)이다. 共振周波數인  $500\text{Hz}$  近處에서의 出力特性이 그림 (5-A)의 曲線이며  $700\text{Hz}$ 에서 共振하도록  $C_{E1}$ 의 값을  $2,166\text{PF}$ 로 바꾸었을 때의 共振特性曲線이 그림 (5-B)이다. 이 曲線들이 나타내는 바와 같이 그림 (1)의 回路網이 inductance와 完全等價임을 알 수 있다.

그림 (3)의 濾波回路網을 ECAP로 simulate하기 위한 等價回路가 그림 (6)이다. 그림의 回路에서  $R_0=600\Omega$ ,  $R=100\text{k}\Omega$ ,  $C_{E1}=1,266\text{PF}$ ,  $C_{E2}=4,233\text{PF}$ 이며, 演算增幅器의 等價回路의  $r_i=2\text{M}\Omega$ ,  $r_o=75\Omega$ ,  $\text{BETA}=5 \times 10^9$ 이다. 周波數를  $150\text{Hz}$ 에서  $5\text{KHz}$ 까지 變化시켜가면서 얻은 出力特性이 그림 (7)의 X로 表示한 값이며 實線曲線은 그림 (3)의 回路에서 電壓利得의 式의 周波數를 바꿔가면서 얻은 出力特性이다. 두가지 特性사이의 差는 問題視할만한 것이 못되다 이러한 差는 演算增幅器의 特性을 理想的이라고한 假定에 原因이 있다고 推測한다.

#### IV. 檢 討

G.J. Deboo는 그림 (8)과 같이 3個의 演算增幅器를 써서 Gyrator를 構成한 다음 端子 3과 ground사이 에 負荷  $Z_L$ 을 連結하였을때  $Y=G^2Z_L$ 이라는 非接地 admittance가 端2,3사이 에 連結된 것과 等價라고 發表하였다. 따라서 負荷로서 純capacitance를 連結하면 非接地 inductance가 되는데 本研究의 경우보다 演算

V. 結 論

2個의 演算增幅器를 써서 並列arm에 正抵抗과 負抵抗이 들어가고 直列arm에 純inductance가 들어간  $\pi$ 形回路과 等價 inductance의 實現方法을 提示하고 indefinite admittance matrix를 써서 回路網을 解析하여  $\pi$ 形等價回路를 誘導하는 過程을 보였다.

等價  $\pi$ 形回路의 並列正抵抗은 cascade된 다음의 等價  $\pi$ 形回路의 負抵抗으로 相殺되어 實質的인 非接地 inductance의 使用과 같으므로 많은 非接地 inductance를 必要로 하는 LC ladder形回路에 應用할 수 있다.

應用例로서 Low-pass 濾波回路에 本方式에 의한 inductance를 2個使用한 回路를 構成하여 ECAP를 simulate시켜서 얻은 周波數特性은 理論値와 거의 一致하여 遮斷帶域의 出力이 通過帶域보다 30dB以上이 減衰된다.

構成된 等價 inductance에 直列抵抗成分이 없으므로 매우 높은 Q를 얻을 수 있는 것이 特徵이며 높은 Q를 要求하는 回路에 應用할 수 있어서 用途가 많을 것으로 기대할 수 있다.

높은 Q를 가지면서도 精密한 定數의 inductance를 必要로 할 경우가 많은데 本方法에 의하면 等價 inductance가 精密한 定數의 capacitance와 精密한 抵抗으로써 實現可能하므로 매우 有利하다.

參 考 文 獻

- 1) L.P. Huelsman "Theory and Design of Active RC Circuits" McGraw-Hill, pp.164-167, 1968.
- 2) A.G.J. Holt, R. Linggard "The multiterminal gyrator" Proc.IEEE pp.1354-1358, Aug. 1968.
- 3) G.J. Deboo "Application of a gyrator-type circuit to realize ungrounded inductors" IEEE Trans. Vol. CT-14, pp.101, March 1967.
- 4) S.C. Dutta Roy "A circuit for floating inductance simulation" proc. IEEE pp.521-523, April 1974.
- 5) S.K. Mitra "Analysis and Synthesis of Linear Active Networks" Wiley, 1969.
- 6) National Semiconductor "Linear Integrated Circuits" National Semiconductor Corporation, 1973.

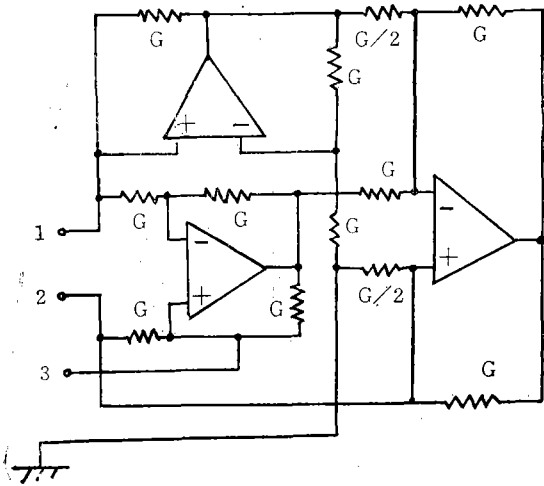


그림 8 Gyrator回路  
Fig.8 Gyrator circuit

增幅器를 많이 使用하므로 不利하다.

S.C. Dutta Roy는 그림 (9)와 같이 差動入力演算增幅器로 利得이 1이되게한 增幅器 2個를 써서  $CR_1r_2$ 라는 inductance와  $2R_1+r_2$ 라는 抵抗이 直列로 들어있는 것과 等價임을 發表하였다. 本研究보다 抵抗을 3個만큼 덜 使用하므로 有利할 것 같으나, 等價非接地 inductance에 直列로 들어간 抵抗成分이 損失의 原因이 되어 높은 Q를 期待할 수 없다.

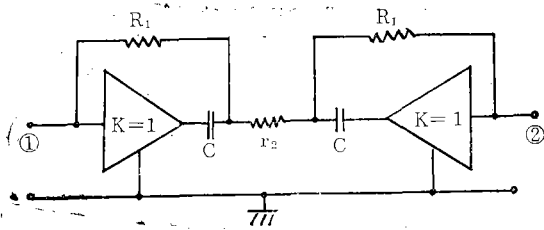


그림 9 非接地 inductance 回路  
Fig.9 Ungrounded inductance circuit

또한 本研究의 方式에 依한 inductance 使用에 있어서 는 等價  $\pi$ 回路의 負抵抗을 相殺하기 위해서 inductance를 두個以上 直列連結하여야 한다는 問題點이 있다.