論 文

論文 74-11-4-2

出力分岐가 있는 組合論理回路의 故障檢出에 關한 研究

(A Study on the Fault Detection in Combinational Logic Networks with Fan-out

林 濟 鐸*·李 根 泳**
(Lim, Chae Tak *and* Lee, Keun Young)

要 約

本 論文은 出力分岐가 있는 組合論理回路의 最少 故障檢出實驗의 生成에 關한 것이다. 組合論理回路의 出力分岐線에 있어서의 信號反轉의 偶奇性을 考慮함으로서 出力分岐가 있는 回路에 對한 特性그래프와 그 部分그래프를 作成하여 必要한 테스트數의 下限과 그 最少實驗을 求하였다. 出力分岐線의 故障檢出 可能如否를 判定하는데 Boolean Difference를 利用하였다.

Abstract

In this paper, we are concerned with the problem of generating fault-detection experiment for combinational logic networks with fan-out. We establish the lower limit on the necessary number of fault-dection tests and show how such experiments can be obtained by considering inversion parity from the output to the point where fan-out exists on the networks. Boolean difference is used advantageously.

1. 序 論

디지탈시스템의 規模와 複雜度가 增加함에 따라 시스템 誤動作(malfunction)의 確率은 커지는데 反하여 그 시스템의 더욱 높은 信頼度가 要求되고 있다. 이러한 要求에 副應하여 故障의 檢出方法에 關한 研究가 많이 行해지고 있다[1-6].

F. F. Sellers[1]等은 Boolean Difference를 導入하여 故障檢出 테스트集合을 生成하는데 適用함으로서 Boolean Difference가 매우 便利하게 利用됨을 보였고 P.N. Marinos[2]는 Partial Boolean Differenc를 利用하여 테스트 集合을 生成하였다. 그러나 出力分岐(fan-out)가 있는 回路에서 그의 方法은 모순이 있음이 알려 졌다. S.S. Yau[3]等은 回路를 構成하는 各 게이트의 Boolean Difference를 바탕으로 完全 테스트集合을 求하는 效果的인 알고리즘(algorithm)을 求하여 P.N. Marinos의 缺點을 補完하였다.

여기까지의 研究는 모두 必要한 테스트數에 下限을 求하지 못하고 效果的인 테스트集合 或은 下限에 거의 가까울 것이라고 생각되는 테스트集合을 求하는 方法이었고 I. Berger와 Z. Kohavi[4]에 이르러 비로소 回路의 特性 그래프를 利用함으로서 必要한 故障檢出 테스트數의 下限을 求하고 그 最少 故障檢出實驗을 生成하는 알고리즘을 提示하였다.

그러나 그는 出力分岐가 없는 回路에 局限하고 있다. 實在의 回路는 出力分岐가 存在하는 경우가 大部分이므로 여기에 適用할 수 있는 擴張된 또는 一般化된 알고리즘이 極히 要望된다.

本 論文은 I. Berger와 Z. Kohavi의 方法을 擴張함으로서 出力分岐가 있는 組合論理回路에 對하여 必要한 故障檢出 테스트數의 下限과 그 最少 故障檢出 實驗을 生成하는 方法에 關한 것이다. 주어진 組合論理回路의 0-固着故障(stuck-at-0 fault)과 1-固着故障

* 正會員, ** 準會員, 漢陽大學校 工科大學 電子工學科
Dept. of Electronic Engin., College of Engin., Hanyang Univ.
接受日字: 1974. 7. 5

(struck-at-1 fault) 두가지의 固定故障을 생각하기로 한다. 回路의 出力分岐線에 있어서의 信號反轉의 偶奇性을 考慮함으로서 出力分岐가 있는 回路에 對한 特性그래프와 그 部分그래프를 作成하여 必要한 테스트數의 下限과 그 最少 故障檢出 實驗을 生成하였다.

出力分岐線의 故障檢出 可能如否를 判定하는데 Boolean Difference를 利用 하였으며, Ⅱ절에서 간단히 Boolean Difference를 紹介하였다. Ⅲ절에서 出力分岐가 없는 回路에 對한 必要한 테스트數의 下限과 그 最少實驗을 生成하는 Berger와 Z.Kohavi의 方法을 要約하고 Ⅳ전에서 出力分岐가 있는 回路를 取扱하였다.

Ⅱ. Boolean Difference(BD)

BD를 定義하고 이것을 利用한 故障檢出方法을 略述한다.

〔定義 1〕[1] n變數 $x_1, \cdots, x_n$의 論理函數$F(x_1, \cdots, x_n)$의 變數 x_i에 關한 BD는

$$dF/dx_i = dF(x_1, \cdots, x_n)/dx_i$$
$$= F(x_1, \cdots, x_i, \cdots, x_n) \oplus F(x_1, \cdots, \bar{x}_i, \cdots, x_n)$$

로 定義한다. 이것은 다시

$$dF/dx_i = F(x_1, \cdots, x_{i-1}, 1, x_{i+1}, \cdots, x_n)$$
$$\oplus F(x_1, \cdots, x_{i-1}, 0, x_{i+1}, \cdots, x_n)$$

로 表示할 수 있다.

위에서 定義한 BD는

1) $dF(X)/dx_i=0$; 入力 x_i에 故障이 있어도 出力 $F(X)$에는 變化를 주지 않는다. 즉 出力이 入力의 變化에 對하여 無關하므로 岐障을 檢出할 수 없다.

2) $dF(X)/dx_i=1$; 入力 x_i의 故障은 出力 $F(X)$에 變化를 준다. 따라서 故障을 檢出할 수 있다.

3) $dF(X)/dx_i=G(X)$; $G(X)$의 論理值에 따라서 檢出할 수 있다. 즉 $G(X)=0$이면 檢出이 不可能하고 $G(X)=1$이면 檢出이 可能하다. 即, 條件付로 檢出이 可能하다.

回路內의 任意의 線 j에서의 故障을 檢出하기 위하여 線 j를 開放하고 擬似入力(pseudo-input) x_j가 加해진 것으로 생각한다. 그리고 一次出力(primary-output)F를 一次入力 $x_1, \cdots, x_n$와 擬似入力 x_j로 表示한다. 即, $F(X)=F(x_1, \cdots, x_n, x_j)$, 여기서 x_j는 $x_1, \cdots, x_n$의 函數 $X_j(x_1, \cdots, x_n)$이다.

〔定理 1〕[3] $x_i^0=\bar{x}_i$, $x_i^1=x_i$라 하고 a_i를 x_i의 論理値라 하면. $x_1^{a_1}\cdots x_n^{a_n}$이

$$X_j(x_1, \cdots, x_n)[dF(x_1, \cdots, x_n, x_j)/dx_j]$$

또는 $\overline{X_j(x_1, \cdots, x_n)}[dF(x_1, \cdots, x_n, x_j)/dx_j]$

의 最少項(minterm)일 때만 $(a_1, \cdots, a_n)$은 線 j에서 0-固着(또는 1-固着) 故障을 檢出하는 데스트이다.

〔定理 2〕[3] 어떤 組合論理回路에 依하여 實現된 函數를 F라 한다. j를 內部線, i를 內部線 或은 一次入力線이라 하면 i로 부터 j를 通하여 出力 F에 이르는 모든 徑路의 BD는 다음과 같이 表示된다.

$$dF/dx_i=(dF/dx_j)(dx_j/dx_i)$$

여기서 x_i와 x_j는 線 i와 j의 論理變數이다.

Ⅲ. 出力分岐가 없는 組合回路[4]

出力分岐가 없는 組合回路에 對한 故障檢出 테스트數의 下限과 그 最少實驗을 求하는 方法을 證明없이 記述한다.

T_1은 故障이 없을 때의 回路出力이 1인 테스트集合을 表示하고 T_0는 故障이 없을때의 回路出力이 0인 테스트集合을 表示한다.

〔定理 1〕 出力分岐가 없는 回路의 可能한 모든 故障은 T_0와 T_1에 의하여 被覆(cover)된다.

〔系 1〕 組合論理回路의 可能한 모든 故障의 集合은 서로 素인 두 部分集合으로 分割된다.

即 T_0에 依해서 被覆되는 R_0 故障과 T_1에 依해서 被覆되는 R_1 故障으로 分割된다.

〔系 2〕 最少 故障檢出實驗은 다음과 같이 두개의 最少테스트 部分集合의 和集合으로 이루어 진다.

部分集合 1(2); $R_0(R_1)$을 被覆하는 $T_0(T_1)$의 最少部分集合 即, T_0와 T_1의 最少 部分集合의 論理和(union)가 주어진 回路에 對하여 最少 故障檢出實驗이 된다.

〔定理 2〕 出力分岐가 없는 回路에서 게이트(gate)j의 出力 e_j가 活性化(sensitize)되기 위한 모든 極大테스트(maximal test)는 게이트 j의 모든 入力을 活性化하거나 或은 그 入力中 單 하나만을 活性化한다. 게이트 種類와 入力의 活性化 관계를 表示하면 〔表 1〕과 같다.

게 이 트 j	$e_j=0$	$e_j=1$
AND	하나	모두
OR	모두	하나
NOR	하나	모두
NAND	모두	하나
NOT	하나	하나

表 1 活性化된 入力의 數
Table 1 Number of sensitized inputs

〔定理 3〕 極大테스트만으로 이루어지는 最少 故障檢出實驗이 반드시 하나는 存在한다.

回路構造는 두개의 特性그래프 G_0와 G_1으로 表示한다. 그래프의 頂點은 入出力 端子와 게이트를 나타낸다. 枝路(edge)는 各 게이트를 연결하는 線을 表示하

며 한 頂點에 들어가로 枝路의 數는 그 게이트의 入力線數와 같다. G_1, G_0의 頂點의 레이벨(label)은 다음과 같이하여 決定한다.

그래프 $G_1(G_0)$은 出力이 1(0)일 때의 回路의 特性을 表示한다. 即 入力組가 $T_1(T_0)$에 屬하는 테스트일 경우이다. 게이트 j는 그 出力이 活性化되고 回路의 出力值가 1일 때 그 게이트의 모든 入力이 活性化되면 그래프 G_1에서 2에 對應하는 頂點은 極大頂點 (M)으로 表示하고 하나의 入力만이 活性化되면 極少頂點(m)으로 表示한다.

NOT게이트는 어느 쪽이나 任意로 表示할 수 있다. 入力頂點은 만약 回路出力에서 주어진 入力까지의 인버터(inverter)數가 偶(奇)數이면 그 回路의 入力變數(相補變數)를 레이벨로 表示한다.

그래프 G_0는 G_1의 頂點과 入力變數의 相補를 取하면 얻어진다. 두 그래프 G_1과 G_0는 사실상 同型(isomophic)이고 그 頂點들의 레이벨 만 다르다.

〔定義 1〕 $n(e_i, G_1)$ {혹은 $n(e_i, G_0)$}는 e_i를 구동(feed)하는 部分回路에서 $R_1(R_0)$ 故障을 被覆하는 最少테스트 數이다. 마찬가지로 $n(e_z, G_1)$ {혹은 $n(e_z, G_0)$}는 주어진 回路에서 回路出力(e_z) 까지의 $R_1(R_0)$ 故障을 被覆하는 最少 테스트數이다.

〔定義 2〕 $\mathrm{Inp}(e_i)$는 出力이 e_i인 頂點에 들어오는 入力枝路의 集合을 表示한다.

〔定理 4〕 出力이 e_i인 모든 極大頂點에 對하여 最少테스트數는

$$n(e_i, G_1) = \max\{n(e_j, G_1) / \forall e_j \in \mathrm{Inp}(e_i)\}$$

$$n(e_i, G_0) = \max\{n(e_j, G_0) / \forall e_j \in \mathrm{Inp}(e_i)\}$$

이고 出力이 e_i인 모든 極少頂點에 對하여 最少 테스트數는

$$n(e_i, G_1) = \sum_{\forall e_j \in \mathrm{Inp}(e_i)} n(e_j, G_1)$$

$$n(e_i, G_0) = \sum_{\forall e_j \in \mathrm{Inp}(e_i)} n(e_j, G_0)$$

이다.

特性그래프 $G_1(G_0)$에는 $T_1(T_0)$에 屬하는 모든 테스트 t에 對應하여 特定한 部分그래프 g가 存在한다. 이 部分그래프는 t에 依하여 活性化되는 $G_1(G_0)$의 모든 枝路와 그것을 연결하는 頂點으로 이루어 진다.

〔定理 5〕 t를 極大테스트라 하면 이에 對應하는 g는 다음 성질을 가진다.

1) g는 木그래프(tree)이다.

2) g의 모든 極少頂點에는 반드시 하나의 枝路가 들어간다.

3) g의 모든 極大頂點은 $G_1(G_0)$에서 그 頂點에 들어가는 모든 枝路를 포함한다.

4) $G_1(G_0)$의 部分그래프로서 上記한 條件을 滿足하지 않는 그러한 眞 部分그래프는 달리 存在하지 않는다.

上記 條件을 滿足하는 部分그래프를 테스트用 部分그래프(testable subgraph)라 하며 順序的으로 이 部分그래프를 作成함으로서 故障檢出의 最少實驗을 生成할 수 있다. 이 節次에 對해서는 重複을 避하여 다음節에서 論한다.

Ⅳ. 出力分岐가 있는 回路

出力分岐가 있는 回路에 있어서는 그 分岐線에 다음과 같은 處理를 함으로서 出力分岐가 없는 回路에서 얻은 成果(定理, 方法等)를 利用할 수 있다. 出力分岐가 있는 回路에 있어서는 그 分岐線의 故障을 檢出할 수 있는 경우도 있고 檢出할 수 없는 경우도 있는데 이 可能 如否는 Ⅱ節에서 記述한 BD을 利用하여 容易하게 判定할 수 있다.

1. 어떤 分岐線의 故障이 檢出不能일 경우에는 特性그래프 G_1, G_0에 있어서 그 分岐線에 對應하는 枝路의 重量은 0으로 指定한다.

2. 故障檢出이 可能한 出力分岐線에 있어서는 信號反轉의 偶奇가 서로 다를 때에는 出力分岐線 前端의 部分 그래프의 모든 項點의 레이벨이 分岐線의 選擇에 따라 다르게 된다. 이 두가지 경우의 레이벨을 處理하기 위하여 G_1에서 出力分岐線의 信號反轉數가 偶數인 경우를 基準으로 하여 그 레이벨에 添字(*)를 붙인다.

故障을 檢出하기 위한 테스트數의 下限을 求하는 節次는 다음과 같다.

1. 그래프 G_1의 모든 人力項點에 연결된 枝路에는 重量 1을 指定한다.

2. 各 出力分岐線 l에 對하여 $X_l^*(dF/dx_l)$가 空集合인가 아닌가를 決定한다.

3. G_1에 있어서 各 分岐線 l에 對應하는 枝路에는 위의 結果에 따라 值(0, 1)를 指定한다.

4. G_1의 모든 枝路에 對하여 入力으로 부터 出力까지 各 枝路에 대한 $n(e_i, G_1)$을 求한다.

5. G_0에 關해서도 以上의 節次를 反復한다.

6. 그 回路의 R_1, R_0故障을 被覆하는 테스트數의 下限 $n(e_z, G_1) + n(e_z, G_0)$를 求한다.

最少 테스트集合을 求하는 節次는 다음과 같다.

1. 주어진 回路의 特性 그래프를 求하고 $G_1{}^i = G_1$, $i=1$로 놓는다.

2. 어떤 項點의 入力枝路의 레이벨이 0이면 그 入力이 없는 것으로 간주하여 無視한다. 出力 分岐線의 信號反轉의 偶奇에 따라 分岐點 前端의 頂點의 레이벨의 添字*에는 偶數이면 1을 奇數이면 0으로 指定하여 任

意의 部分그래프 g_i를 求한다. 여기서

$X^1=X,\ X^0=\overline{X}$

$\{M(m)\}^1=M(m),\ \{M(m)\}^0=m(M)$

로 定義한다.

3. g_i에 對應하는 테스트를 求하기 위하여 g_i의 入力에 1을, 그 外의 入力엔 0을 指定한다.

4. g_i에서 테스트가 끝난 枝路와 項點은 g_i와 $G_1{}^i$로부터 제거한다. g_i에 있어서 어떤 項點에 들어오는 入力枝路가 모두 入力頂點과 隣接하고 있을때 그 頂點을 境界頂點(boundary vertex)이라 한다.

規則 a; 그래프 $G_1{}^i$에서 g_i의 모든 境界極大頂點과 單 하나만의 入力을 가지는 極少頂點에 對하여 入力頂點에 연결된 枝路와 이에 對應하는 入力頂點들을 제거한다.

이제 境界頂點은 제거된 入力頂點들의 레이벨을 새로운 레이벨로 가지는 入力頂點으로 變換한다.

規則 b; 그래프 $G_1{}^i$에서 둘 以上의 入力을 가지는 境界極少頂點에 對하여 g_i와 $G_1{}^i$에서 入力頂點에 연결된 하나의 枝路와 그 頂點을 제거한다.

規則 c; g_i에 境界頂點이 없어질때까지 規則 a, b를 反復한다.

5. $G_1{}^i$의 出力頂點 F가 境界頂點인가 체크한다. 境界頂點이면 그치고 아니면 現在의 그래프를 $G_1{}^{i+1}$로 놓고 6으로 간다.

6. i를 $i+1$로 놓고 2로 간다.

7. G_1과 $G_1{}^i$를 G_0와 $G_0{}^i$로 代置하고 1~6을 反復한다.

〔例 1〕

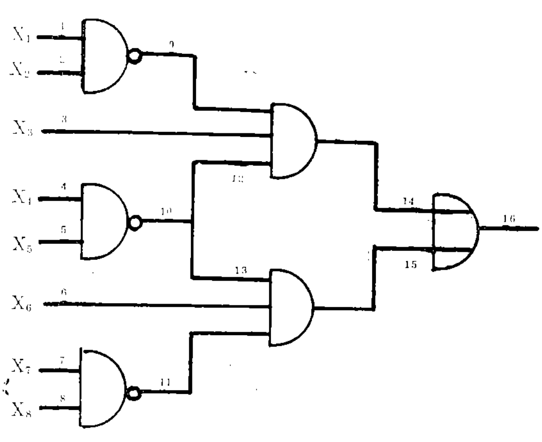

그림 1 出力分岐가 있는 論理回路(例 1)
Fig. 1 Circuit with fan-out(Ex.1)

$F=\bar{x}_1\bar{x}_2x_3\bar{x}_4\bar{x}_5+\bar{x}_4\bar{x}_5x_6\bar{x}_7\bar{x}_8$

앞의 節次에 依하여 다음 回路의 故障을 檢出하는 테스트數의 下限과 그 實驗을 求한다.

分岐線 12, 13에서 그 故障檢出 可能의 可否는 다음 BD에 依한다.

$$X_{12}(dF/dx_{12})=(\bar{x}_1+\bar{x}_2)x_3(\bar{x}_4+\bar{x}_5)\bar{x}_6+(\bar{x}_1+\bar{x}_2)x_3(\bar{x}_4+\bar{x}_5)x_7x_8\neq\phi$$

$$\overline{X}_{12}(dF/dx_{12})=(\bar{x}_1+\bar{x}_2)x_3x_4x_5\neq\phi$$

$$X_{13}(dF/dx_{13})=(x_1x_2+\bar{x}_3)(\bar{x}_4+\bar{x}_5)x_6(\bar{x}_7+\bar{x}_8)\neq\phi$$

$$\overline{X}_{13}(dF/dx_{13})=x_4x_5x_6(\bar{x}_7+\bar{x}_8)\neq\phi$$

따라서 分岐線 12, 13에서 두 故障은 檢出可能하다.

節次에 依하여 테스트數의 下限을 다음과 같이 求한다. 〔그림 2〕에 例 1의 特性 그래프 G_1, G_0를 圖示하였다.

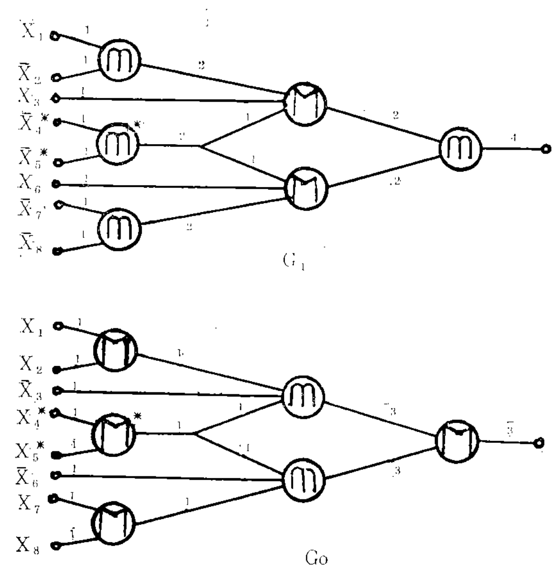

그림 2 特性 그래프 G_1, G_0(例 1)
Fig. 2 Characteristic graph(Ex.1)

1. G_1, G_0의 1次入力線에 對應하는 枝路에 1을 指定한다.

2. $X_{12}{}^*(dF/dx_{12})\neq\phi,\ X_{13}{}^*(dF/dx_{13})\neq\phi$이다.

3. G_1, G_0의 分岐線 12, 13에 對應하는 枝路에 1을 指定한다.

4. 같은 方法으로 G_0를 求한다.

5. 一次出力(primary output)線에서 G_1은 4테스트 G_0는 3테스트 이므로 故障檢出 테스트數의 下限은 7이 된다.

最少 實驗을 求하는 節次는 다음과 같다. 〔그림 3〕은 最少實驗을 求하는 部分그래프를 보인 것이다.

1. 特性 그래프는 〔그림 2〕에서 求했다.

$G_1{}^i=G_1$, $i=1$로 놓는다.

2. G_1에서 두 出力分岐線에 重量이 各各 1로 指定되어 있으며 信號反轉數가 偶數(0)이므로 出力分岐線 前端의 部分 回路에 對應하는 部分그래프의 入力項點과 境界項點의 레이벨은 $\{(\bar{x}_4, \bar{x}_5)m\}$이 된다.

3. g_1에서 $\bar{x}_1, x_3, \bar{x}_4$에 1을, 그 外의 變數에는 0을 指定하여 t_1을 얻는다.

4. 規則(b)에 依하여 入力項點 x_1가 제거되고 $g_2, G_1{}^2$를 얻는다.

5. g_2에서 t_2를 얻는다.

6. 反復하여 $g_3, G_1{}^3$ $g_4, G_1{}^4$와 테스트 t_3, t_4를 얻는다.

7. 같은 節次에 依하여 $g_1, G_0{}^1$ $g_2, G_0{}^2$ $g_3, G_0{}^3$에 關한 테스트 t_1, t_2, t_3를 구한다.

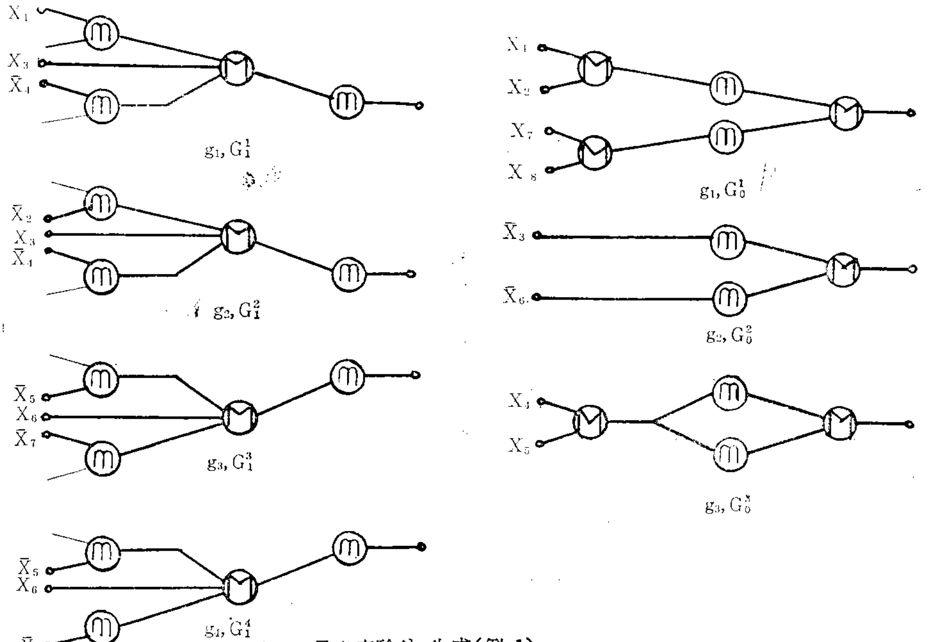

그림 3 最少實驗의 生成(例 1)

Fig. 3 Generation of minimal Experiment (Ex.1)

	入 力 指 定								테 스 트							
	$\bar{x}_1$	$\bar{x}_2$	x_3	$\bar{x}_4$	$\bar{x}_5$	x_6	$\bar{x}_7$	$\bar{x}_8$	x_1	x_2	x_3	x_4	x_5	x_6	x_7	x_8
t_1	1	0	1	1	0	0	0	0	0	1	1	0	1	0	1	1
t_2	0	1	1	1	0	0	0	0	1	0	1	0	1	0	1	1
t_3	0	0	0	0	1	1	1	0	1	1	0	1	0	1	0	1
t_4	0	0	0	0	1	1	0	1	1	1	0	1	0	1	1	0

(a)

	入 力 指 定								테 스 트							
	x_1	x_2	$\bar{x}_3$	x_4	x_5	$\bar{x}_6$	x_7	x_8	x_1	x_2	x_3	x_4	x_5	x_6	x_7	x_8
t_1	1	1	0	0	0	0	1	1	1	1	1	0	0	1	1	1
t_2	0	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0
t_3	0	0	0	1	1	0	0	0	0	0	1	1	1	1	0	0

(b)

表 2 最少實驗(例 1)

a) G_1 테스트 集合 b) G_0 테스트 集合

Table 2 Minimal experiment(Ex.1)

a) G_1 test set b) G_0 test set

위 節次에 依하여 얻은 테스트는 〔表 2〕에 一括하여 表示하였다.

위의 最少 實驗을 求하는 便法으로서 그래프 G_1, G_0에서 項點 $M(m)$을 演算・(+)로 대치하여 論理函數를 求하면 G_1에서

$$(\bar{x}_1+\bar{x}_2)x_3\bar{x}_4+(\bar{x}_7+\bar{x}_8)\bar{x}_5x_6$$

로 表示된다.

G_0에서는 出力分岐의 影響에 依해서

$$(x_1x_2+\bar{x}_3)(\bar{x}_6+x_7x_8)+x_4x_5$$

로 表示된다. x_4x_5는 두 部分 그래프에서 共通이므로 다른 項과 結合할 수 없다.

〔例 2〕 分岐線 10, 11, 12의 BD는 다음과 같다.

$$X_{10}(dF/dx_{10})=\phi$$

$$\overline{X}_{10}(dF/dx_{10})=(\bar{x}_1+\bar{x}_2)\bar{x}_3\bar{x}_4x_5x_6\neq\phi$$

$$X_{11}(dF/dx_{11})=x_1x_2x_3x_4x_5x_6\neq\phi$$

$$\overline{X}_{11}(dF/dx_{11})=x_1x_2(\bar{x}_3+\bar{x}_4)x_5x_6\neq\phi$$

$$X_{12}(dF/dx_{12})=\phi$$

$$\overline{X}_{12}(dF/dx_{12})=x_1x_2\bar{x}_3\bar{x}_4(\bar{x}_5+\bar{x}_6)\neq\phi$$

위의 結果에 依하면 分岐線 10, 12의 0-固着 故障은 檢

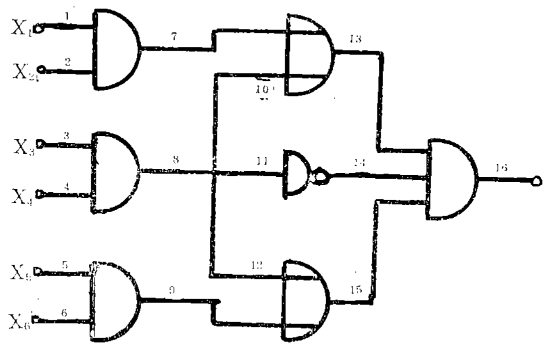

그림 4 論理回路(例 2)
Fig. 4 Combinational logic circuit(Ex.2)

出이 不可能하다.

이 回路의 그래프 G_1, G_0는 〔그림 5〕와 같다.

G_1은 두 分岐線의 重量이 0이므로 마치 分岐가 없는 경우와 같게 된다. 分岐線 前端의 頂點은 分岐線 11의 信號反轉數가 奇數이므로 $\{(\bar{x}_3, \bar{x}_4), m\}$이다.

G_0에서 分岐線 前端의 頂點은 分岐線(10, 12)와 11에 따라 變化되는데 (10, 12)는 信號反轉數가 偶數이므로 $\{(\bar{x}_3, \bar{x}_4), m\}$, 11은 奇數이므로 $\{(x_3, x_4), M\}$이다.

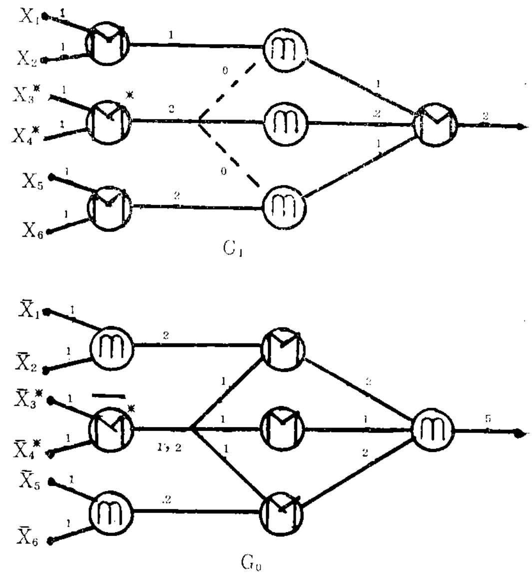

그림 5 特性 그래프(例 2)
Fig. 5 Characteristic graph(Ex.2)

部分 그래프와 最少實驗은 〔그림 6〕과 〔表 3〕에 表示하였다.

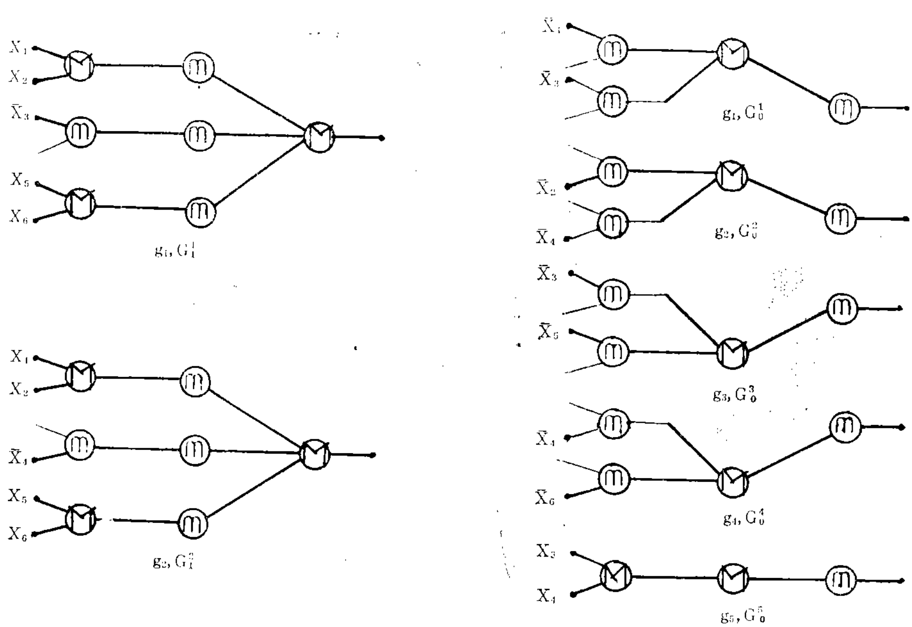

그림 6 部分 그래프(例 2)
Fig. 6 Subgraph(Ex.2)

	入力指定						테스트					
	x_1	x_2	$\bar{x}_3$	$\bar{x}_4$	x_5	x_6	x_1	x_2	x_3	x_4	x_5	x_6
t_1	1	1	1	0	1	1	1	1	0	1	1	1
t_2	1	1	0	1	1	1	1	1	1	0	1	1

(a)

	入力指定						테스트					
	$\bar{x}_1$	$\bar{x}_2$	$\bar{x}_3$	$\bar{x}_4$	$\bar{x}_5$	$\bar{x}_6$	x_1	x_2	x_3	x_4	x_5	x_6
t_1	1	0	1	0	0	0	0	1	0	1	1	1
t_2	0	1	0	1	0	0	1	0	1	0	1	1
t_3	0	0	1	0	1	0	1	1	0	1	1	0
t_4	0	0	0	1	1	0	1	1	1	0	1	0
t_5	0	0	0	0	0	0	1	1	1	1	1	1

(b)

表 3 最少實驗(例 2)
a) G_1 테스트 集合 b) G_0 테스트 集合
Table 3 Minimal experiment(Ex.2)
a) G_1 test set b) G_0 test set

論理函數로 表示하면

G_1은 $x_1x_2x_5x_6(\bar{x}_3+\bar{x}_4)$로

G_0는 $(\bar{x}_1+\bar{x}_2)(\bar{x}_3+\bar{x}_4)+(\bar{x}_3+\bar{x}_4)(\bar{x}_5+\bar{x}_6)+x_3x_4$

로 表示된다.

V. 結 論

出力分岐가 있는 回路는 그 出力分岐線의 影響 때문에 그 論理的 構造를 規定하기가 어렵게 되어 있다.

本 論文에서는 出力分岐가 있는 組合論理回路의 必要한 故障檢出 테스트數의 下限과 그 最少 故障檢出實驗을 生成하는 方法을 求하였다.

出力分岐가 있는 回路에서는 故障檢出이 可能한 線과 不可能한 線이 存在하기 때문에 먼저 Boolean Difference를 利用하여 可能한 線과 不可能한 線을 區分하여 不可能한 線을 無視함으로서 I. Borger와 Z. Kohavi 알고리즘을 適用할 수 있도록 變換된 特性그래프를 作成하였다.

이때 出力分岐線에 있어서의 信號反轉의 偶奇性을 考慮함으로서 테스트用 部分그래프를 만들어 故障檢出에 必要한 테스트數의 下限과 그 最少 故障檢出實驗을 生成하였다.

가장 優秀한 方法이라고 생각되는 S.S. Yau의 方法과 比較해 볼 때 S.S. Yau는 完全테스트 集合을 求한 다음 被覆問題(covering problem)로서 取扱하였으나 回路가 複雜해지면 手作業으로 어려우며 計算機 프로그램을 하드라도 상당한 記憶領域(memory space)을 必要로 하며 또한 最必實驗이란 保障이 없다.

本 論文은 最少實驗이라는 點과 簡便한 方法이라는 點에서 S.S. Yau의 方法보다 優秀하다고 생각된다. 앞으로 이 方法을 더욱 組織化하고 또 出力分岐가 있는 경우와 없는 경우를 統一的으로 다룰 수 있는 알고리즘도 開發할 수 있을 것이라고 생각된다.

參 考 文 獻

1. F.F. Sellers, Jr. and M.Y. Hsiao and L.W. Bearnson, Analyzing Errors with the Boolean Difference, IEEE Trans. Comput. Vol. C—17, pp. 676—683, July, 1968.
2. P.N. Marinos, Derivation of Minimal Complete Sets of Test-Input Sequences using Boolean Differences, IEEE Trans. Comput. Vol. C—20, pp. 25—32, Jan. 1971.
3. S.S. Yau and Y. S. Tang, An Efficient Algorithm for Generating Complete Test sets for Combinational Logic circuits, IEEE Trans Compt. Vol. C—20, pp. 1245—1251, Nov. 1971.
4. I. Berger and Z. Kohavi, Fault Detection in Fanout-free Combinational Networks, IEEE Trans. Comput. Vol. C—22, pp. 908—914, Oct. 1973.
5. I. Kohavi and Z. Kohavi, Detection of Multipule Faults in Combinational Logic Networks, IEEE Trans. Comput. Vol. C—21, pp.556—568, June 1972.
6. D.B. Armstrong, On Finding a Nearly Minimal Set of Fault-Detection Tests for Combination Logic Nets, IEEE Trans. Electron comput Vol. EC—15, pp. 66—73, Feb. 1966.