

# 氣相成長에 의한 Si單結晶과 Si酸化膜의 特性(1)

논 문

22~2~1

## The Physical Properties of Silicon and Silicon-Oxide by Epitaxial Growth (1)

성 영 권\* · 오 석 주\*\* · 김 석 기\*\*\* · 이 상 수\*\*\*\*  
(Young Kwon Sung, Suk Ju Oh, Suk Gi Kim, Sang Soo Lee)

### Abstract

This paper reports some results of Si and  $\text{SiO}_2$  films obtained from the epitaxial growth by hydrogen reduction of  $\text{SiCl}_4$  with a hydrogen and carbon dioxide mixture in an epitaxial-deposition chamber. The deposited Si and  $\text{SiO}_2$  are studied by observing the process parameters affecting the rate of deposition, and the quantitative properties at the interface of Si and  $\text{SiO}_2$  are also considered briefly according to the results of the optical absorption and the voltage-current characteristic of MOS etc. using step etching procedure for oxide films.

### 1. 序 論

Si酸化膜은 半導體素子의 表面安定化 및 選擇擴散에 利用될 뿐만 아니라 IC를 비롯한 電子機器의 小型化에 要請되는 固體素子로서 性質이 가장 重要한 課題로서 注目되고 있다.

이와같이 Si酸化膜의 効果를 製造工程에 適用시킨 planar transistor 및 Si表面의 酸化에 의한 n型變換<sup>1)</sup>을 利用한 MOS型 FET<sup>2,3,4)</sup>의 製作等은 그 한 例이다.

一般的으로 半導體素子의 特性이 不安하게 되는 原因으로서는 여러가지가 있으나 그중에서 가장 重要한 因子로서는 表面準位와 free carrier間의 相互交換에 의한 電氣的인 fluctuation일 것이다.

이와같은 表面의 性質이 素子의 特性을 強하게支配하고 劣化原因으로 되기 때문에 酸化膜에서 周圍雰圍氣 및 slow state와 空間領域에 있는 free carrier間의 交換을 不活性하게 하는것은 表面安定화의 一方便이다.

Atalla<sup>5)</sup>等은 表面保護膜으로서의 酸化膜効果를 廣範圍하게 研究했으나 우리들의 實驗結果에 의하면 水蒸

氣中에서 Si表面을 热的으로 酸化하면 表面이 n型에 交換되는 性質이 있기 때문에 이와같은 热的酸化는 반드시 安定화의 優秀한 方法은 아닌 것 같다.

한편 Na이온等 alkali 이온에 對한 優秀한 masking 効果를 가진  $\text{Si}_3\text{N}_4$ 에 關해서는 많은 研究効果가 나오고 있으나<sup>6,7)</sup>加工性의 問題點이 있어 實際의 半導體製品에의 應用으로는 限制되고 있다.

이와같은 安定化에 優秀한 結果를 가져오게 하는 酸化膜 또는 室化膜의 條件은 다음과 같은 性質을 갖는 것이 바람직하다. 즉

(i) 酸化 또는 室化에 의해 表面傳導型의 變化하지 않는 것, 즉 channel을 만들지 않는 것.

(ii) slow state와 free carrier間의 變調作用을 阻止할 것.

(iii) 表面破壞가 抑制될 것.

이들의 條件을 滿足하는 優秀한 酸化膜으로서는 外周와 接觸없이 하는 方式 즉 HCl等에 의한 氣相 etching, 氣相成長 및  $\text{SiO}_2$ 成長等으로 全操作이 連續的인  $\text{SiCl}_4$ 의 水素還元에 의한 氣相成長裝置를 그대로 轉用되는 것이 바람직하다.

우리는 이와같은 裝置를 利用하여 氣相反應法으로 Si酸化膜을 만들어 그 酸化膜 및 Si表面의 多樣性質을 檢討하였기에 그 結果를 報告하여 device製作에의 應用에 조금이라도 寄與하고자 하는 바이다.

\* 정회원 : 고려대학교 이공대학 교수(공학박사)

\*\* 정회원 : 동양공업전문학교 전기공학과 전임강사

\*\*\* 준회원 : 고려대학교 대학원 전기공학과

\*\*\*\* 정회원 : 고려대학교 대학원 전기공학과

## 2. Si의 表面安定化의 問題

半導體表面은 原則的으로 結晶의 物理的인 境界이며 여기에서는 結晶內部와 같은 周期的인 原子配列이 끊어지고 있기 때문에 아무리 깨끗한 Si의 (111)表面에도 原子 1個當 하나씩 dangling bond가 있다. 따라서 表面層의 電子는 이와같은 dangling bond에 의해 그運動이 規制되어 에너지圖에서 禁止帶의 中間에 trap準位가 남게 된다. 그러므로 完全히 清淨한 表面에서는 각 dangling bond가 하나씩 電子를 trap하는 acceptor state로서 負로 帶電하고 있기 때문에 그림 1과 같이 強한 P型層을 形成하게 된다. 또 表面準位의 密度는 表面原子密度와 거의 같다.

理想的인 清淨表面에서는 dangling bond가 나타내는 電子波動函數는 그 次元의 broadness를 가진 一體의 不純物면드를 가질 것이다. 實際로는 여러가지 構造不整이 있기 때문에 그림과 같이 分布하고 있는 表面準位로 된다. 이 準位는 電子를 捕獲放出하는 表面trap로서 舉動한다. 또 半導體의 性質인 自由電子數가 金屬보다 적기 때문에 空間領域이相當히 깊게 뻗히고 있다.

이와같은  $e\varphi_B = |E_F - E_i|$ 가 一定한 領域까지의 길이, 즉 Debye-Length는 大略  $10^{-4} \text{cm}$  程度의 階數이다. 이 때문에 表面狀態가 變化하면 全體의 電氣的特性이 큰 영향을 받는다.

清淨表面은 物理的인 構造를 알기 위해서는 大端히 重要하나 實際問題로서 完全한 清淨表面의 實現이 大端히 곤란하며 外部雰圍氣의 電氣的인 變化에 大端히 敏感하기 때문에 實用性이 缺如된다.

한편 實際의 Si表面은 device製造 때문에 機械的研磨과 化學的處理를 거쳐 만들어 지나 그 表面은 脫은

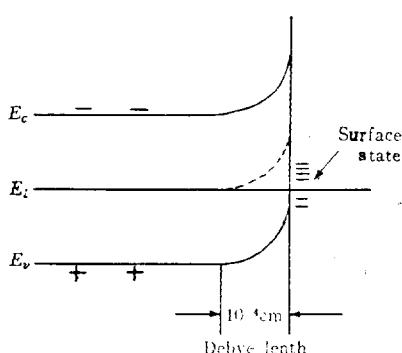


그림 1. 真性半導體의 清淨表面 에너지 帶構造  
Fig. 1. Band model of cleaned surface for intrinsic semiconductors.

酸化物層으로 덮혀 있다. 그러나 이 層의 構造는 大端히 複雜하여 그 生成機構 및 組成에 關해 그렇게 明確하지 않으나 그림2와 같은 밴드構造를 이루고 있다고 하여 表面準位는 그 時定數의 長短에 따라, 즉 酸化物과 結晶表面사이의 界面에 存在하는 carrier의 再結合中心들이 半導體와 酸化物等 表面의 界面에 있는 것과 酸化物層의 内部나 外側에 있는 것 등 두 種類로 나누어 진다. 즉 前者의 경우인 fast state는 格子不整等에 의해 酸化物과 Si의 界面의 禁止帶內에 分布된 準位로 되고 時定數 및 密度는 각각  $10^{-3}$ 秒以下 및  $\sim 10^{11} \text{cm}^{-2}$ 정도이다. 또 後者인 slow state는 脫은 酸化物層 또는 表面近傍에 分布하고 있어 酸化物層의 缺陷 및 이온吸着等에 의해 生기는 것으로 時定數 및 密度는 大略  $10^{-3}$ 秒以上 및  $10^{13} \sim 10^{15} \text{cm}^{-2}$ 다.

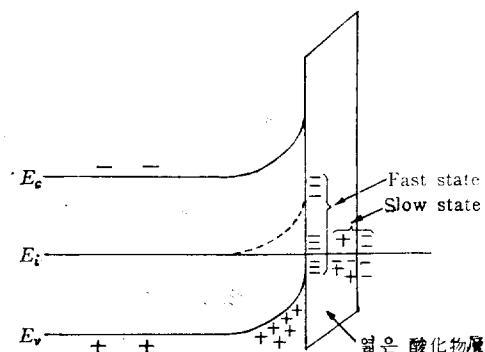


그림 2. 真性半導體의 實際表面의 에너지帶構造  
Fig. 2. Band model of actual surface for intrinsic semiconductors.

人工的으로 두꺼운 酸化膜을 形成시키면 slow state의 時定數는 大端히 길게 되고 實際上 表面과 内部와의 電荷交換은 阻止된다.

이들의 準位는 表面處理 및 周圍雰圍氣等에 의해 密度가 變하고 分布狀態도 變한다. 따라서 表面安定化의 問題는 이들의 表面準位에 의한 表面狀態의 時間的 fluctuation 및 徑年變化를 없애는 것이다. 이 때문에 製作過程에 있어서 人工的으로 外部雰圍氣에 浸害당하지 않은 方式으로 結晶 및 두꺼운 酸化膜을 만들어 여러가지 性質을 調査함으로서 良好한 結晶 및 酸化膜을 發見하기 위한 目的으로 實驗했다.

## 3. 實驗裝置 및 實驗方法

### (1) Si結晶基板의 作成

酸化膜의 生成에 앞서 氣相成長을 시키기 為한 Si結晶基板은 P-doped n型 Si 또는 B-doped p型 Si ( $1.5 \sim 30 \Omega \text{cm}$  F.Z)의 單結晶 ingot를  $\langle 111 \rangle$ 軸에 垂直으로

끊어낸 것을 使用하여 (徑 5mm, 두께 0.8mm) 이들을 粒徑  $5\mu$ 의 carbonrundum로서 (111)面을 研磨하여 基板으로 했다.

다음에 이들의 基板을 反應爐에 놓기 前에 4HF : 4HNO<sub>3</sub> : 1CH<sub>3</sub>COOH의 混合液으로 室溫에서 잘攪拌하면서 約 3分間 etching시켰다. 그 結果 約 60 $\mu$ 程度로 etching되기 때문에 研磨에 의해 生긴 機械的인 歪層은 完全히 除去할 수 있었다.

마지막으로 高純度의 蒸溜水로써 洗淨한 後 aceton液으로 水分氣를 除去하고 乾燥시켰다.

이와같은 作業後의 基板의 最終 두께는 約 0.5mm

素에 SiCl<sub>4</sub>(溫度—50°C)를 混入시켜 그들의 反應에 의한 結晶成長을 시켰다. (成長速度는 約 0.7 $\mu$ /min內外).

成長結晶層의 두께가 20~25 $\mu$  되겠음 結晶成長時間은 擇하고 豫定의 結晶成長時間終了後는 SiCl<sub>4</sub>의 流入을 막고 水素吐으로 한다. 이때에 基板溫度를 低下시켜 (基板溫度 300°C內外) 約 10分間 기다린다.

다음에 다시 基板溫度를 1150°C內外로 올려 Tung等<sup>8)</sup>에 의한 方法을 參考로 CO<sub>2</sub>gas(流量 100cc/min)와 H<sub>2</sub>gas(流量 1l/min) 및 SiCl<sub>4</sub>(溫度—60°C內外)에 의해 Si酸化膜을 生成시켰다. 이때의 SiO<sub>2</sub>의 成長速度는 約 2000Å/min이다.

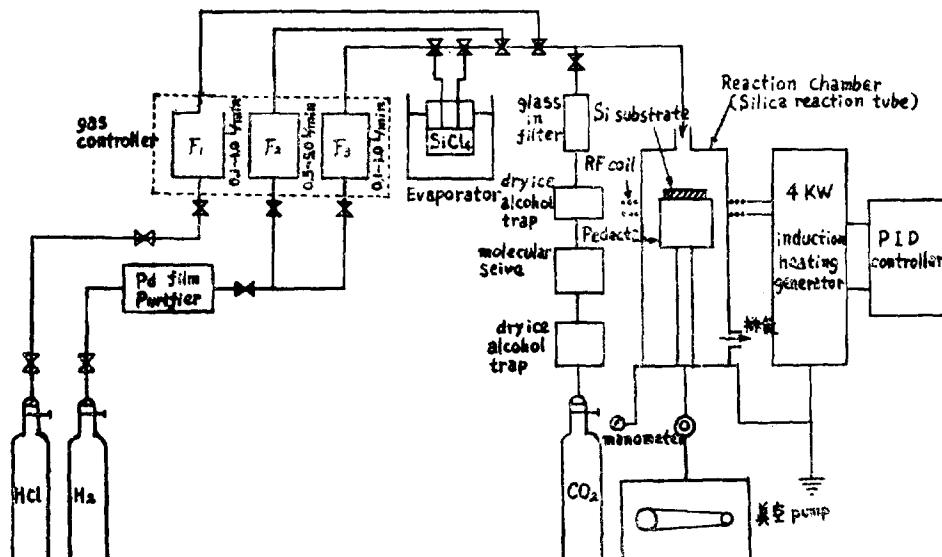


그림 3. Si氣相成長 및 Si酸化膜의 生成裝置

Fig. 3. Schematic drawing of system for epitaxial silicon deposition and oxidation.

內外이다.

## (2) Si結晶의 氣相成長 및 Si酸化膜의 生成方法

그림 3은 우리들이 實驗에 使用한 氣相成長裝置로써 우선 Si結晶을 Si基板위에 成長시킨 다음, Si酸化膜을 生成시켰는데 그 生成過程方法은 아래와 같다. 먼저 앞 절에서 處理한 試料를 反應管內에 넣은 다음, 氣相成長前에 無水鹽酸과 水素의 混合gas로 1200°C에서 gas etching시켰다. (etching條件: H<sub>2</sub>와 HCl의 流量比 1.3%, etching速度 0.2 $\mu$ /min 3分間)

다음에 PID controller를 通해 基板結晶을 所定의 結晶成長溫度(1220°C內外)로 하고 流量 2(l/min)의 水

蒸气에 由方法에 의해 生成된 結晶 및 酸化膜의 두께는 Travelling meter와 Grooving法 및 光學干涉法에 의해 測定했다.

마지막으로 Si酸化膜의 電氣的 性質을 調查하기 위하여 Si酸化膜위에 1mm $\phi$ 의 Al의 電極을 蒸着에 의해附着시켜 MOS diode를 製作하여 電流—電壓特性(I-V)과 電氣容量—電壓特性(C-V)等을 為始한 여려特性을 測定했다.

C-V特性은 直流電壓에 1MHz의 小信號를 重疊시켜 測定하고 誘電率은 Si表面에 蓄積層을 形成한 경우의 容量值로 부터 算出했다. 이에 使用한 實驗結果는 그림 4와 같다.

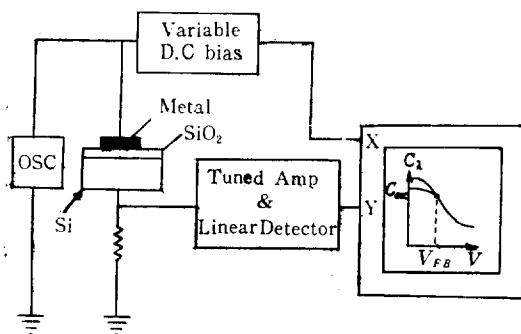


그림 4. C-V特性測定裝置

Fig. 4. The diagram of measuring set for C-V characteristics.

#### 4. 實驗結果 및 檢計

##### (1) 氣相成長에 의한 Si單結晶

比抵抗이  $1.5 \sim 30\Omega\text{-cm}$ 의 基板에 成長條件(H<sub>2</sub>流量  $2l/\text{min}$ , SiCl<sub>4</sub>—50°C, 基板溫度 1200°C)으로 成長시킨 氣相成長層(Epi-layer)의 成長速度는 大體로  $0.7\mu/\text{min}$ 로써 基板의 傳導型에 少少 左右되나 大體로 1 ohm·cm內外로써 그 Epi-layer의 不純物濃度分布는 그림 5와 같다.

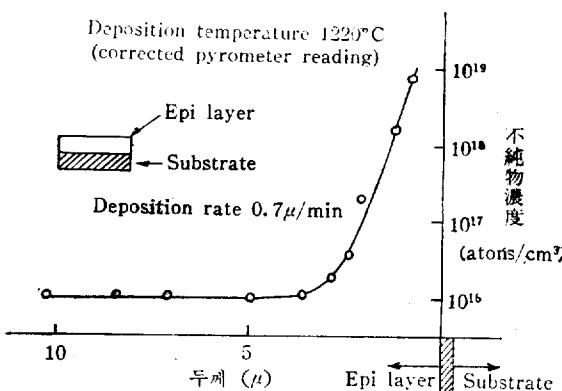


그림 5. Epi layer의 不純物濃度分析

Fig. 5. Impurity concentration profile of silicon epitaxially grown layer.

그림 5에서 보여준 바와 같이 向流說에 의한 不純物分布式인 exponential에 따르면서 auto doping現象에 起因한 不純物分布를 나타내나 基板과 Epi-layer 사이의 intermediate領域의 거의 5μ程度됨을 알 수 있다.

##### (2) 氣相成長에 의한 SiO<sub>2</sub>膜의 成長

CO<sub>2</sub>流量 150cc/min, H<sub>2</sub>流量 1l/min, 基板溫度 1150°C, SiCl<sub>4</sub>—60°C의 CO<sub>2</sub>酸化法의 成長條件에서는 그 成長速度가 約 200Å/min으로 이를 酸化膜의 膜 두께의 成長溫度依存性은 그림 6과 같다. 이 關係는 基

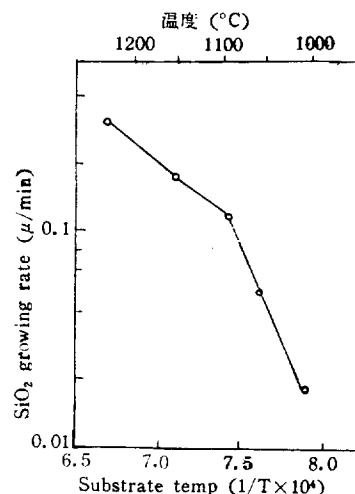
그림 6. 基板溫度에 의한 SiO<sub>2</sub>成長速度의 變化

Fig. 6. Plot of the logarithm of the oxidation rate vs 1/T.

板의 Si의 傳導型 및 不純物濃度에 의해 若干 影響을 받으나 大體로 거의 變化하지 않은 것 같다. 그림 6에서 아는 바와 같이 成長速度의 成長溫度依存性은 1150°C前後에서 若干 變化하며 1000°C以下에서는 成長速度가 急減한다. 그 活性化에너지 is 1000°C以上에서는 1.02eV, 1000°C以下에서는 3.07eV이다.

이와같이 1000°C以下에서는 Si基板에서의 化學反應이 支配的이나 1000°C以上에서는 氣體中에서 生成된 SiO<sub>2</sub>膜이 Si基板에 到達하고 擴散過程의 寄與가 있어서 活性化에너지 is 적어지는 것 같다. 以上 우리들이 行한 實驗範圍에서 生成된 SiO<sub>2</sub>膜의 抵抗率은 成長條件에 關係없이 大體로  $6 \sim 8 \times 10^{14}\Omega\text{-cm}$ 이고 誘電率과 屈折率의 測定結果는 각각  $3.5 \pm 0.15$  (1MHz) 및  $1.4 \pm 0.15$  (5460Å)로 Pliskin<sup>10)</sup>이나 Lingenza<sup>9)</sup>등이 行한一般的의 热酸化膜의 경우와 비슷하며 이들도 역시 成長特性에 別로 依存하지 않음을 알았다.

##### (3) Si酸化膜의 光吸收特性

다음에 Si Epi層과 SiO<sub>2</sub>膜사이의 여러가지 關聯性을追求하기 위하여 우선 Si—SiO<sub>2</sub>膜의 光吸收特性을 살

펴 보았다. 可視波長에서 赤外線部까지 걸쳐 이들試料의 光吸收를 實測하여 그 空間的分布狀態를 考察했다. 즉 어느 波長에서의 吸收帶의 極大位置에 對應하는 半值幅과 吸收係數의 測定에서 Si—O bond數를 屈折率 n의 媒質中에서 單振動을 하고 있는 振動子로서 計算하고 그 空間的分布狀態를 step etching에 의해 計算了.

우선 0.2~1.5μ波長範圍에서는 光學的으로 透明하지 않는 Si를 除去하고 酸化膜만의 窓을 만들어야 하나 作業上 곤란하였다. 그러나 원래 基板이 floating zone法으로 만든 Si이기 때문에 含有酸素에 의한 소위 9μ의 吸收를 나타내지 않고 4μ附近부터 格子振動이나 free carrier에 의한 微弱한 吸收가 觀測될 程度이므로 酸化膜自體의 吸收特性를 調査하는데는 大端히 便利하다. 따라서 우리는 그대로 Epi層酸化膜을 通해 考察하되, 다만 HB로서 selective etching에 의해 두께効果도 아울러 定性的으로만 考察하기로 했다.

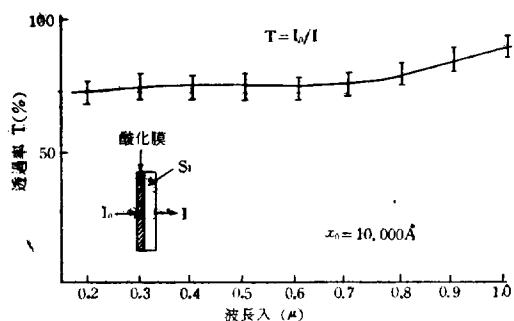


그림 7.  $\text{SiO}_2$ 의 光學的 透過率의 波長依存性  
Fig. 7. The wave length dependency of the percent transmittance for silicon oxide films.

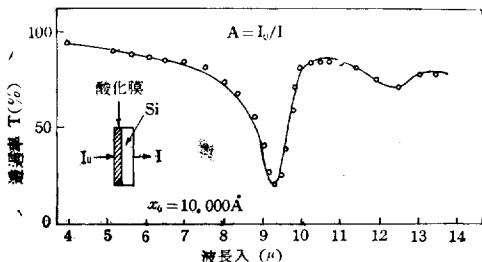


그림 8.  $\text{SiO}_2$ 膜의 透過率의 波長依存性  
Fig. 8. The wave length dependency of the percent transmittance for silicon oxide films.

그結果는 0.2~1μ인 波長範圍에서는 그림 7과 같아이 波長範圍에서는 顯著한 吸收現象은 나타나지 않았다. 그러나 赤外線部의 波長範圍(8μ~14μ)에서는 그림 8에서 보는 바와 같이 事情이 달라 9.2μ과 12.4μ에서 顯著한 吸收現象이 나타난다. 이것은 Lingenga<sup>9)</sup> 및 Karube<sup>10)</sup>等의 報告와 一致하고 있다.

이들의 吸收帶는 여러 實驗을 通해 檢討한 結果, 이들 역시 基板 Si의 傳導型 및 不純物濃度에는 關係가 없으나 不純物濃度  $10^{18}/\text{cc}$  以上으로 되면 free carriers

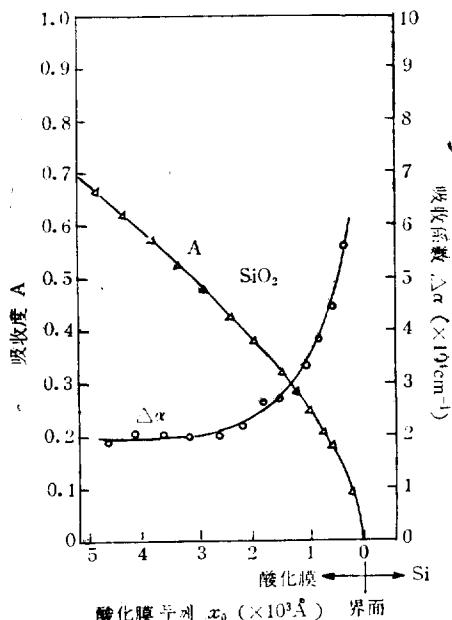


그림 9. 두께  $x_0$ 의 函數로서의 吸收度 A와 吸收係數  $\Delta\alpha$   
Fig. 9. Absorbancy A and  $\Delta$  absorption coefficient  $\Delta\alpha$  of the oxide films as a function of  $x_0$ , at each etching stage.

의 吸收가 눈에 띠게 된다. 그림 9는 9.2μ에서의 試料 두께  $x_0$ 의 函數로서 測定한 吸收度  $A = \log_{10} T_0/T_{\text{SiO}_2}$ . ( $T_0$ : Si基板만의 透過率,  $T_{\text{SiO}_2}$ : Si— $\text{SiO}_2$ 膜의 透過率) 및  $\Delta\alpha = (ln 10) / (\Delta A / \Delta x_0)$ 의 値을 나타낸 것이다. 여기서  $\Delta A = \Delta A_1 = A_2$ 로서 step etching에서의  $x_0$ 인 어느 interval  $\Delta x_0$ 의 吸收度差이다.

9.3μ의 吸收帶는  $\text{SiO}_2$ 內의 Si—o bond의 stretching vibration에 의한 것으로 振動周波數만을 갖고 있는 獨立振動子數  $N_0$ 에 對해서 吸收帶의 面積은 다음式으로 주어진다.<sup>12)</sup>

$$\int \alpha_\nu d\nu = N_0 \cdot \frac{\pi e^2}{3M^* C} \cdot \frac{(n^2 + 2)^2}{9n} \quad (1)$$

여기서  $\alpha_\nu$ 는 周波數  $\nu$ 에서의 吸收係數이다.  $M^*$ 은 振動子의 換算質量이며 Si의 質量을  $M_{\text{Si}}$ , 酸素의 質

量을  $M_0$ 라고 하면

$$\frac{1}{M^*} = \frac{1}{Ms_i} + \frac{1}{M_0}$$

로 된다.

따라서

$$M^* = \frac{Ms_i \cdot M_0}{Ms_i + M_0} = 1.69 \times 10^{-23} gr$$

屈折率  $n = [S_iO_2 \approx 1.6(9.2\mu\text{m} \text{에서})]^{1/2}$

$$c = 4.8 \times 10^{-10} (\text{esu})$$

$$C = 3 \times 10^{10} (\text{cm/sec})$$

(1)式을 近似的으로 吸收帶의 極大值  $\alpha_{\max}(\text{cm}^{-1})$  와 吸收帶의 半值幅  $H(\text{eV})$  와의 関으로 置換하면

$$N_0 = \frac{9n}{(n^2+1)^2} \cdot \frac{3M^*C}{\pi e^2} \cdot \alpha_{\max} \cdot H \quad (2)$$

여기서  $H$ 는 振動數  $v(\text{sec}^{-1})$  로서 나타낸다. 즉

$$H(\text{sec}^{-1}) \approx 2.4 \times 10^{14} H(\text{eV})$$

(2)式으로부터

$$N_0 \propto \alpha_{\max} \cdot H$$

(단 여기서  $\alpha_{\max} = \Delta\alpha$ )

로 된다.

우리들은 酸化膜中의 成長方向에 서의  $N_0$ 의 空間的分布를 檢討하기 위하여 step etching을 行해서 求한  $\Delta\alpha$ 의 値와 各 etching段階에서의 吸收의 極大位置에 對應하는  $H$ 로 부터 (2)式으로서 計算한 結果는 그림 10과 같다.

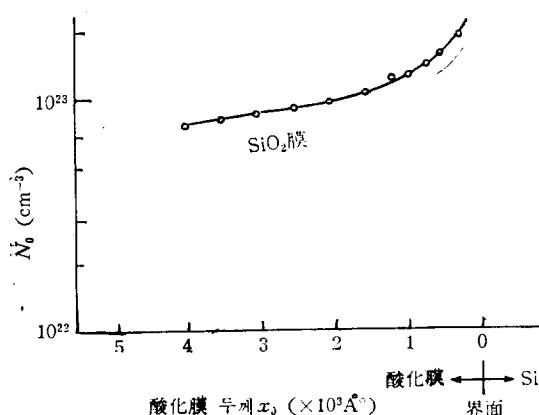


그림 10. 각 두께範圍( $\Delta x_0$ )에서의  $S_i-O$  bond數  
Fig. 10. The numbers of  $S_i-O$  in a range of the oxide films thickness ( $\Delta x_0$ ) respectively.

그런데 半值幅은 各 etching段階에서 거의一定( $\sim 0.01\text{eV}$ )하기 때문에 同一原因이라는 것이 明確하다. 따라서  $\alpha_{\max}$ 의 變化는  $N_0$ 의 變化에 直接比例한다고 生覺해도 무방 할 것 같다.

그림 11에서 아는 바와 같이  $N_0$ 는 界面附近以外는  $9 \times 10^{22} \text{cm}^{-3}$ 이고 界面이 가까워 질수록 크게 된다.

그러나 理想的인  $\text{SiO}_2$ 의 경우는, 다음과 같이 된다.

$$N_0 = 2 \times \frac{D}{M} \cdot N = 4.4 \times 10^{22} \text{cm}^{-3} \quad (3)$$

여기서

$D$ : 酸化膜의 濃度( $\text{g/cm}^3$ )

$M$ : 原子量

$N$ : Avogadro's number

따라서 우리들의 實驗值와의 어긋남은 (2)式의 近似

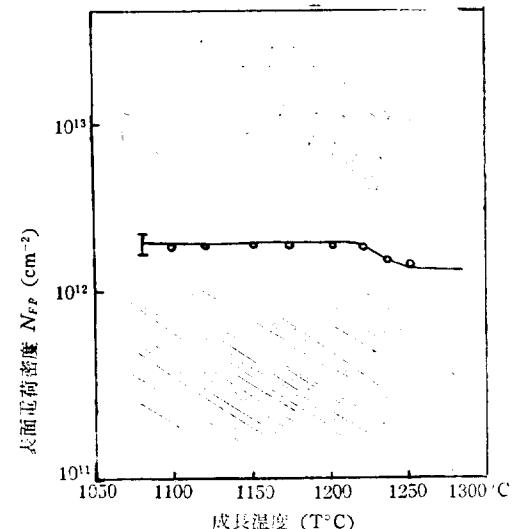


그림 11. MOS구조에서의  $N_{FB}$ 의 波長依存性

Fig. 11. The temperature dependency of  $N_{FB}$  for MOS structure.

計算에 의한 誤差와 우리들의 實驗未熟에 因한 여리가지 auto-doping이나 結晶不整을 비롯한 여리亂雜性等에 因한 bond數의 不均一性에 起因한 것이라고 生覺된다.

#### (4) 表面電荷密度와 電壓-電流特性

MOS構造에서의 表面電荷密度  $N_{FB}$ 는 一般的으로 널리 計算에 利用되어 있는 下式에서 부터 算出했다.<sup>14,15)</sup>

$$N_{FB} = C_{ox} \cdot V_{FB} / e$$

즉 C-V特性에서 理論值와의 對應을 生覺하여 表面反轉開始에 對應하는 potential인  $\varphi_s$ 를  $\varphi_s = 0$ 로 되겠금電壓을 加해 이 값을  $V_{FB}$  (flat band狀態)라고 하고 酸化膜層의 容量을  $C_{ox}$ 라고하면 Linder等<sup>14)</sup>에 의해 下式이 導出된다. 그結果 우리가 行한 實驗結果로 부터는  $N_{FB}$ 는 正(電子가 Si表面에 蓄積)으로 大體로  $1 \sim 4 \times 10^{12} \text{cm}^{-2}$ 이고 成長溫度 및 si基板의 種類等에 別로 依存하지 않는다. 물론 N型基板에서는 intrinsic한 酸

化膜容量<sup>6)</sup> 觀測되고 P型基板에서 Si結晶中의 空間電荷容量과 酸化膜容量과의 直列合成에 因한 容量值의 減少를 招來하나 이것은 負의 gate電壓에서는 이結果가 逆으로 되기 때문에 別로 問題가 되지 않는다.

또 Si基板의 表面處理方法에도 영향을 받지 않으나 단지 Si酸化膜 成長溫度보다 高溫에서 热處理하면  $N_{FB}$ 는多少 減少하는 것 같다. 이것은 表面準位에 trap된 電荷나 酸化膜에 存在하는 電荷들이 高溫에 의한 热的 release에 因한 것이라고 볼 수 있다(그림 11參照).

한편 MOS Diode의 電流—電壓特性은 우리들의 實測結果로는 大體로 基板에 低抵抗率의 n- 및 p-型 Si를 使用하면 Poole-Frenkel電流가 支配의이고 極性依存性은 없다.<sup>7)</sup>

그러나 高抵抗率의 n- 및 p-型의 Si基板을 使用하면 그림 12에 보인 바와 같이 極性依存性이 存在한다. 즉 少數 carrier가 Si表面에 蓄積하는 바와 같은 電壓極性에서는 Poole-Frenkel電流가 흐르고  $\log J \propto V^{1/2}$  ( $J$ : 電流密度,  $V$ : 印加電壓)는 直線關係로 된다. 그리고 Poole-Frenkel電流를 가정하여 匀配부터 求한 光學에서 取扱하는 振動數領域에서의 誘電率 즉 電子分極에 의한 誘電率  $\epsilon_0$  (optical dielectric const.)는 約 3.5

인 關係를 滿足한다.

이러한 結果는 V—I特性에서의 電流가 Poole-Frenkel電流임을 確認할 수 있는 것이다.<sup>16)</sup>

한편 極性依存性이 생기는 것은 그림 12에서 아는 바와 같이 基板 Si內의 不純物量으로 말미암아 少數 carrier가 Si表面에 蓄積하는 電壓極性에서는 印加電壓의增加와 더불어 電流는 Poole-Frenkel電流보다 차츰 적어져 極性依存性이 生긴다. 이와같은 少數 carrier가 Si表面에 蓄積하는 電壓의 負極性에서의 異常現象은 SiH<sub>4</sub>와 H<sub>2</sub>O의 反應을 利用한 氣相成長酸化膜에<sup>17)</sup>도 觀測되고 있으나 이들의 機構를 定性的으로는 다음과 같이 解析할 수 있다. 즉 少數 carrier가 Si表面에 蓄積하는 極性으로 絶對值가 | $V_f$ |以上의 電壓에서는 Si表面의 空乏層에서의 電壓降下가 차츰 增大함으로서 Si酸化膜에 intrinsic하게 印加되고 電壓이 차츰 減少하여 結局 逆의 極性에 測定한 I—V特性의 電流值보다 적어지는 것이 타고 할 수 있다.

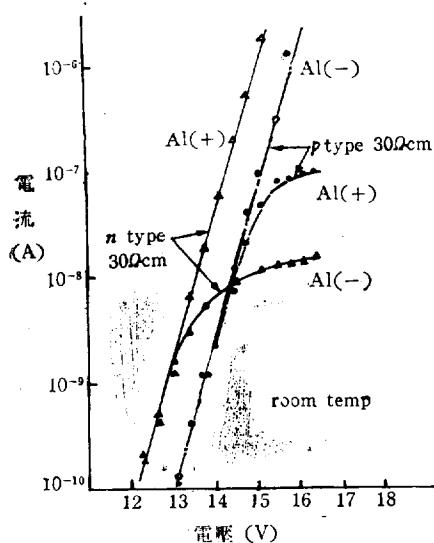


그림 12. 高抵抗率의 n- 및 p-型 Si基板을 사용한 경우의 V—I特性

Fig. 12. V—I characteristics at the using high resistivity in the n type and p type substrates.

<sup>6)</sup> 고 前述한 屈折率  $n = 1.5$ 와 關聯지으면

$$n^2 = \epsilon$$

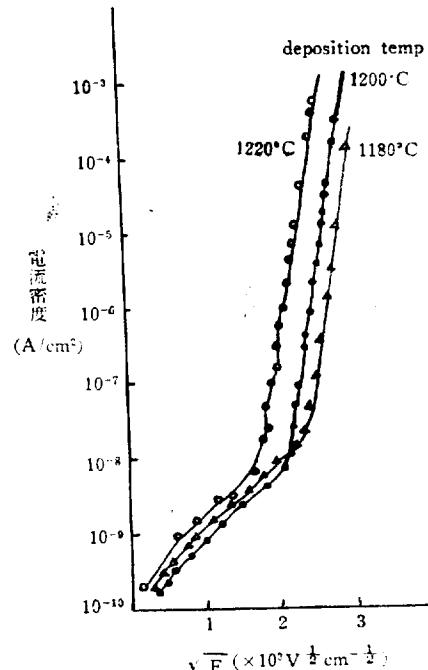


그림 13. Poole-Frenkel電流의 成長溫度依存性

Fig. 13. Deposition temperature dependency of Poole-Frenkel current.

한편 MOS diode에서는 成長溫度가 높아지면 그림 13에 나타낸 바와 같이 Frenkel電流 및  $N_{FB}$ 가 多少 增大한다. 즉 SiO<sub>2</sub>의 電氣傳導度 및 Si表面電荷의 不安定性이 增大한다.

이 원인은 원래 이 酸化膜은 非化學量論의 混合物(比는  $\text{SiO}_2$ 와  $\text{SiO}_2$  사이에서 变한다)이나  $\text{SiO}_2$ 膜中의 化學量論值에서 離脫된 過剩 Si의 增加에 起因하는 것이라고 生覺된다. 이것은  $\text{SiO}_2$ 膜의 絶緣破壞強度가 成長條件이나 膜두께에 관계없이 大體로 5~6MV/cm로 復을 미루어 보아도 이 過剩 Si이 印加電界가 增加함에 따라 이 온화되어 放出電子를 發起하여 Poole-Frenkel電流의 原因으로 되고 同時に 酸化膜에서 Si側에 電子를 流入하므로서 電荷의 不安定性를 招來하는 原因으로 된다고 生覺된다.

以上은 簡單한 speculation에 지나지 않으나 앞으로 成長型 p-n接合을 使用하여 C-V特性을 通해 表面에 N型變換層, 表面保護效果 및 Epi層에 의한  $1/f$ 雜音等을 調査하여 詳細한 檢討를 加할 諸定이다. 아울러 缺陷密度가 적은 酸化膜의 生成法을 確立하여 膜의 두께效果에 의한 slow state와의 作用 및 fast state를 減少시키는 表面處理法을 確立코자 한다.

## 5. 結論

氣相成長法에 의한 Si結晶 및  $\text{CO}_2$ 酸化法에 의한  $\text{SiO}_2$ 膜을 光吸收, V-I特性等의 實驗을 通해 酸化膜의 構造와 物性을 調査한 結果 다음과 같은 知見를 얻었다.

(1) 氣相成長法에 의해 얻어진 Si Epi層은 auto doping現象에 起因한 不純物分布를 나타내나 基板과 Epi-layer사이의 intermediate領域은 거의  $5\mu$ 程度였다.

(2)  $\text{SiO}_2$ 膜의 生成過程은 成長溫度 1000°C를 起點으로 活性化 energy가 1000°C以上에서는 1.02eV, 100 0°C以下에서 3.07eV이다.

(3) 生成된  $\text{SiO}_2$ 膜의 抵抗率, 誘電率 및 屈折率等은 각각  $6\sim8\times10^{14}\Omega\cdot\text{cm}$ ,  $3.5\pm0.15$  및  $1.4\pm0.15$ 로서 成長條件에 別로 依存하지 않는다.

(4) MOS diode에서의 表面電荷密度  $N_{FB}$ 는  $1\sim4\times10^{12}\text{cm}^{-2}$ 이고 역시 成長溫度 및 Si基板의 種類等에 別로 依存하지 않는다.

(5) MOS diode의 V-I特性에서 高抵抗率의 Si基板을 使用하면 少數 carrier가 Si에蓄積하는 電壓의 極性에서의 電流는 Poole-Frenkel電流보다 적어지나

이것은 Si表面의 空乏層에서의 電壓降下가 增大하는 것에 起因한다.

(6) 成長溫度를 比較的 높게 하면  $\text{SiO}_2$ 膜은 化學量論值보다 어긋난 過剩 Si을 包含한 膜으로 되나 이 過剩 Si은 Poole-Frenkel電流의 要因이 된다.

끝으로 本研究는 1970年度 東亞自然科學獎勵金의 支援으로 行해진 것으로 東亞日報社當局에 深甚한 謝意를 表하는 바이다.

## 參 考 文 獻

- 1) H.Edagawa, et al;Japan Phys. 2, 765 (1963)
- 2) S.R. Hofstein and F.P.Her Proc. IEEE. 51, 1190(1963)
- 3) C.T.Sah;IEEE. Trans. ED-324 (1964)
- 4) J.L.Sprague, et al; J. Electro chem. Soc. 109, 94(1962)
- 5) M.M.Atalla, et al;Bell Syst. Tech. J. 38, 749 (1959)
- 6) R.G.Frieser;J.Electro chem. Soc. 115, 1092 (1968)
- 7) S.M.Hu, et al; Appl. Phys. Letters, 10, 97 (1967)
- 8) S.K.Tung and R.E.Caffery; Trans Met. Soc. AIME 233, 572(1965)
- 9) J.R.Lingenza and W.G. Spitzer;J.Phys. Chem. Solids 14, 131 (1960)
- 10) W.A. Pliskin and H.S. Lehman;J.Electro chem. Soc. 112, 1031 (1965)
- 11) N.Karube, et al; Japan J. Appl. Phys. 2, 11(1963)
- 12) W.Kaiser, et al; Phys Rev. 101, 1264 (1956)
- 13) I.Simon and H.O. MacMahon; J.Chem. Phys. 21 23 (1953)
- 14) R.Linder;Bell Syst. Tech. J. 41, 804 (1962)
- 15) D.R.Kerr;IBM Journal 8, 385 (1964)
- 16) J.G. Simmons; Phys. Rev. 151, 657 (1967)
- 17) Y.Haneta and S.Nakamura; Japan. J.Appl. Phys. 6, 1176, (1967)