

## 低入力信號를 위한 低雜音 高性能 增幅器

(A Low-Noise High Performance Amplifier for Low Input Signals)

李 大 寧\*

(Lee, Dai Young)

### 요 약

값싼 부품으로 쉽게 제작 할수 있는 증폭기의 연구로서 이 고성능 차동 증폭기는 높은 입력 임피던스, 조정 할수 있는 이득, 낮은 입력잡음과 낮은 출력임피던스로 구성되어있다. 잡음을 거의 증폭하지 않고, 저입력을 위한 고성능 증폭기는 매우 낮은 신호의 높은 증폭이 요구되는 기기에 매우 유용하게 응용된다.

### (ABSTRACT)

A simply constructed and inexpensive amplifier that exhibits unusually low noise is studied. The high-performance differential amplifier combines high input impedance, adjustable gain, low in put noise and low output impedance. The amplifier is particularly useful in applications which call for large amplifications of very low level signals.

### 1. 서 론

저입력을 위한 증폭기의 설계는 어느정도 관심을 끄는 문제를 불러 일으키기도 한다[1,2]. 本人이 一年前에 연구 개발한 多線型 우주선 검파기의 증폭기는 미소한 입자를 전류로 바꿀수 있는 부분을 필요로 하였고 저입력을 위한 것이기는 했지만 금번 설계한 것에 비하면 굉장히 고주파에 속하는 증폭기였다. 그러나 인체의 특정한 부분을 의학적 용도로 필요한 치를 측정하기 위해서는 저입력과 잡음이 거의없고 더 나아가서 굉장히 낮은 주파수로 된 입력을 증폭 할수 있는 기구가 절실히 필요로 되는 것이다[3]. 그러한 의미에서 특히 의학 및 생리학에 적용될 수 있는 고성능 증폭기의 설계에 대한 연구설명을 기도하는 바이다.

### 2. 이 론

#### 1. 기본 회로이론

차동 증폭기의 모형도가 그림 (1)에 보여주고 있다. 여기에서 두개의 입력에 대해 한개의 출력  $E_{o2}$ 는 다음과 같이 주어진다. 트랜지스터와 외부

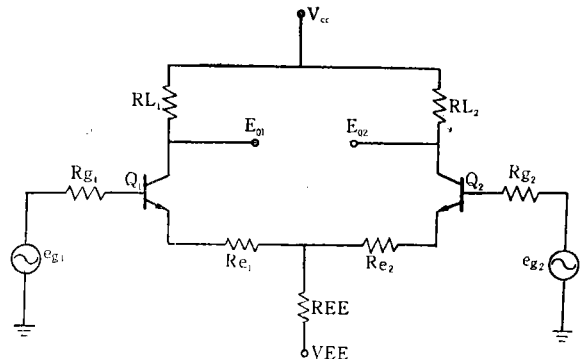


그림 1. 기본 차동증폭기 (Differential Amplifier)

\*正會員, 慶熙大學校 電子工學科  
Dept. of Electronic Eng., Kyung Hee Univ.

저항이 같다면 차동이득은

$$Addo = \frac{E_{o2} - E_{o1}}{e_{s1} - e_{s2}} = \frac{2R_L}{R_E + \frac{R_g}{h_{FE}}} \frac{1}{R_{EE}} \left( \frac{R_g}{h_{FE}} \right)^2 \dots\dots(1)$$

여기에서  $r_E = nKT/gI_E$

단일  $R_g/h_{FE} \ll R_E$  이면

$$Addo = \frac{2R_L}{R_E} \dots\dots(2)$$

또한  $R_{EE} \gg R_E$  이면

입력저항은  $R_{in} \approx (h_{FE} + 1) R_E$  이다.

차동출력에 대한 common mode 이득은

$$Acdo = \frac{E_{o2} - E_{o1}}{e_s} = \frac{K}{(R_{L1} + R_{L2})R_{EE}} \left( \frac{R_{L1}R_{g2}}{h_{FE2}} - \frac{R_{L2}R_{L1}}{h_{FE1}} \right) \dots\dots(3)$$

단일 전원저항과 외부저항이 같으면 윗식은

$$Acdo = \frac{K}{2R_{EE}} \left( \frac{1}{h_{FE2}} - \frac{1}{h_{FE1}} \right) \dots\dots(4)$$

그리고 common mode rejection 은

$$CMR = \frac{2R_{EE}h_{FE1}h_{FE2}}{R_g(h_{FE1} - h_{FE2})} \dots\dots(5)$$

단일 출력단에 대한 common mode 이득은

$$Acso = \frac{R_{L1}}{R_{E1} + 2R_{EE}} \text{ (단 } 2R_{EE}h_{FE1} \gg R_g \text{)} \dots\dots(6)$$

Common mode Rejection 은

$$CMR = \frac{2R_{EE}}{R_{E1} + R_{E2}} \dots\dots(7)$$

이와 같이 common mode 이득을 줄이고 common mode rejection 을 올리기 위해서는  $R_{EE}$  는 가능한 커야한다.  $R_{EE}$  가 증가되면 동작전류는 감소돼야 되며  $V_{EE}$  는 증가된다. 이 난점은 고정전류원을 사용하면 해결된다.

2. 잡 음

증폭기로 부터 출력잡음은 두개의 부분으로 구성된다,

1, 입력단에서 발생하는 잡음.

2, 증폭기 자체내에서 발생하는 잡음출력 잡음 전력은  $P_n = KTB$  .....(8)

여기에서

$K$  = Boltzman's constant

$T$  = 절대온도

$B$  = 효율주파수 대역폭

$$B = \frac{1}{G} \int_0^\infty G(f) df$$

$G = (P_s)_{out} / (P_s)_{in}$   $P$ : 신호전력

잡음 factor 는 다음과 같다.

$$F = \frac{\text{전 잡음전력}}{\text{전력이득} \times \text{잡음전력(전원저항에 의한)}}$$

$$\text{즉 } F = \frac{P_{No}}{G \cdot P_{N1}}$$

$$= \frac{(P_s)_{in}}{P_{N1}} = \frac{\left( \frac{\text{신호}}{\text{잡음}} \right)_{in}}{\left( \frac{\text{신호}}{\text{잡음}} \right)_{out}} \dots\dots(9)$$

다시

$$P_{N1} = \frac{E_n^2}{4R_g} = KTB \dots\dots(10)$$

또는

$$\bar{E}_n = \sqrt{4KTBR_g}$$

$$4KT = 1.6 \times 10^{-20} \text{J (at } T = 300^\circ \text{K)}$$

$E_n$  = 입력잡음

잡음을 가진 증폭기는 잡음이 없는 증폭기로 대치 할수 있다. 즉 그림 (2)와 같이 입력에 등가 전류원 또 등가전압원으로 대치하면 된다.  $A$  에 서의 총계 잡음전력은 다음식에 비례한다.

$$\bar{i}T^2 = \frac{4KT\bar{B}}{R_g} + \frac{\bar{e}_n^2}{R_g^2} + \bar{i}_n^2 \dots\dots(11)$$

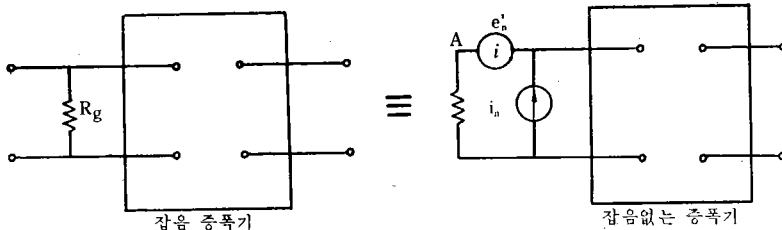


그림 2. 등가 잡음 증폭기 (Equivalent Noise Amplifier)

그러므로

$$F=1+\frac{\overline{e_n^2}}{4KTBR_g}+\frac{\overline{i_n^2}R_g}{4KTB} \dots\dots\dots(12)$$

$\bar{B}$ =효율주파수 대역폭

$$=\frac{1}{G_{max}}\int_0^{\infty}G(f)df \dots\dots\dots(13)$$

여기서  $G(f)$ =이득  $G_{max}$ =최대이득

$F$ (잡음 factor)의 최적치를 얻기 위해서는

$$\frac{dF}{dR_g}=0\text{을 풀면된다.}$$

여기에서

$$F_{opt}=1+\frac{\sqrt{\overline{e_n^2} \cdot \overline{i_n^2}}}{2KTB}$$

$$=1+2\sqrt{20R_{eqv}I_{qv}} \dots\dots\dots(14)$$

단

$$R_{qv}=\frac{\overline{e_n^2}}{4KTB} \quad I_{qv}=\frac{\overline{i_n^2}}{2q\bar{B}}$$

$$T=300^\circ K$$

이것을 원래의 잡음 factor 식에 대입하면

$$F=1+\frac{F_{opt}-1}{2}\left(\frac{R_g}{R_{opt}}+\frac{R_{opt}}{R_g}\right) \dots\dots\dots(15)$$

$$K=\frac{1}{2}\left(\frac{R_g}{R_{opt}}+\frac{R_{opt}}{R_g}\right)\text{라고 놓으면}$$

$$F=1+(F_{opt}-1)K \dots\dots\dots(16)$$

여기에 나타난 것처럼  $K$ 의 값이 1에 가까워질수록 최적치를 얻을수 있다.

### 3. 실험 및 결과

#### 1. 제작과정

잡음이 없고 歸還 안전 이득, 그리고 고입력 임피던스와 같은 특성을 갖인 증폭기가 요망되며 더욱이 저출력 임피던스 적류 출력 동요가 없고 부분품이 싼 것을 유용할 수 있게 설계해야 되는 것이다. 여기에서 연구되는 증폭기는 위에서 말하는 목적에 최대한으로 달성할 수 있게끔 연구 설계된 것이다. 여러실험상의 결과에 의하면 細胞外的 맥동측정 검파기로서 사용되는 微細電極을 통해서 얻어진 전기력 현상의 기록은 진폭이 잡음보다 미소한 차이로 큰 신호를 보여준다. 물론 多線電極을 사용해도 마찬가지이다. 말하자면 잡음에 대한 신호의 비율이 너무 적은 경우에는 신호 진전과정에서 실제의 신호와 잡음과의 구별이 매우 힘들게 된다. 여기에서 절실히 요구되는 것은 잡음에 대한 신호의 비율(S/N)을 높이는 것이 필요한데 이는 미지의 신호를 既知의 신호와 관련시키는 통계적인 방법[3, 4, 5]을 채택해서 해결 할 수도 있지만 실험적인 면에서 이 방법이 불규칙적이고 낮은 입력에 대해선 적용되지 않는다. 이러한 입력을 해결할수 있는 방법을 모색해야 한다. 상술한 연구 결과로서 요구된 완전증폭기를

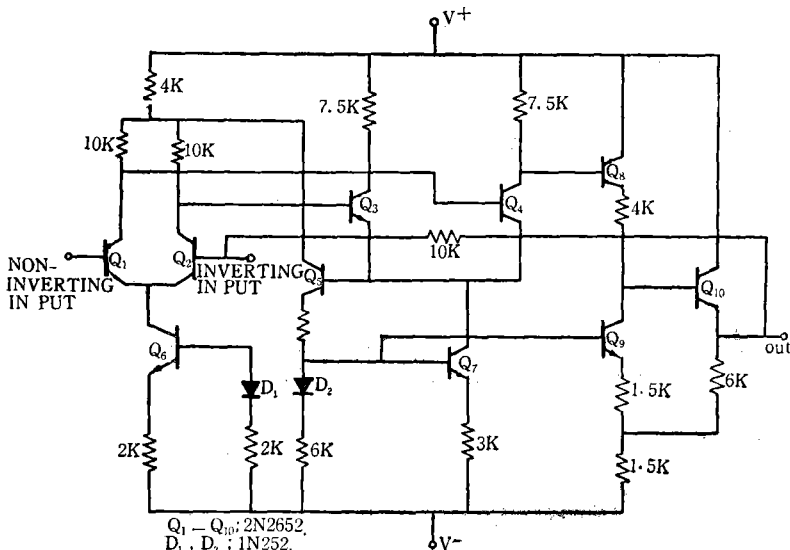


그림 3. 연산 증폭기 (Operational Amplifier)

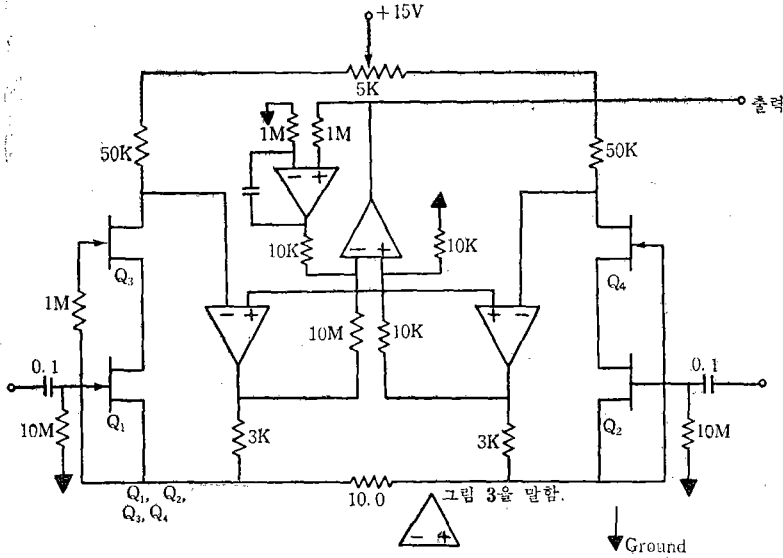


그림 4. 회로 설계도  
(Circuit Schematic Diagram)

설계하는데 이는 그림(4)에 보여주고 있다. 입력 신호는 측정할려는 대상에 오차를 피하기 위해서 검파기에 용량적으로 결합되어 있고 두개의 FET에 차동적으로 추가하여져 있다. 負歸還을 만들어 주는 두개의 연산증폭기를 사용하므로써 동작점과 이득안정성이 이루어진다. 각 증폭기의 출력은 동위상 신호에 대한 필요한 반발을 하는 단위 이득차동기에 결합되어 있다. 동상반발 반응을 더욱 높이기 위해서 FET의 Drain에 연속적으로 FET를 연결하였다. 이 설계에 있어서 AC에나 DC에 대해서는 단위이득을 주는 연산증폭기가 차동증폭기에 포함되어 있다. 이 결과는 고도로 안정된 DC출력에 기준을 나타내 주며, 이는 또 다른 신호를 진행해 주는 격자에 직접적인 결합에 편리하게 하여 준다. Q<sub>1</sub>과 Q<sub>2</sub>는 온도에 의한 영향을 최소로 줄이기 위해서 사용 되었고

Q<sub>3</sub>와 Q<sub>4</sub>는 출력전력의 동요를 최대한 해주는 증폭기의 평형을 잡게 하기 위해서 선택 하였다. 더한층 평형조정은 저항 R<sub>1</sub>과 R<sub>2</sub>에 의해서 이루어 지는데 이것은 직류출력 안전회로를 조정한다. 전체의 회로를 통해서 필요로한 전력은 잘 정류된 공급원으로 부터 제공되었다. 그림 (4)에 나타나 있는 똑같은 종류의 4개의 연산증폭기는 그림(3)에 이미 보여주었다.

2. 잡음 측정방법 및 측정치

이론에서 보여진 방정식에 의하면

$$F=1+\frac{\sqrt{e_n^2 \cdot i_n^2}}{2KTB}$$

이 주어져 있는데.....(17)

우선  $(e_n^2)^{\frac{1}{2}}$ 과  $(i_n^2)^{\frac{1}{2}}$ 의 측정을 해야 되는데 방법은 다음과 같다. 그림 (5)는  $(e_n^2)^{\frac{1}{2}}$ 의 값을 측정 하기위한 기기의 개형도이다. R<sub>s</sub>는 증폭기의 입력저항 보다 훨씬 적어야 된다. 측정 순서

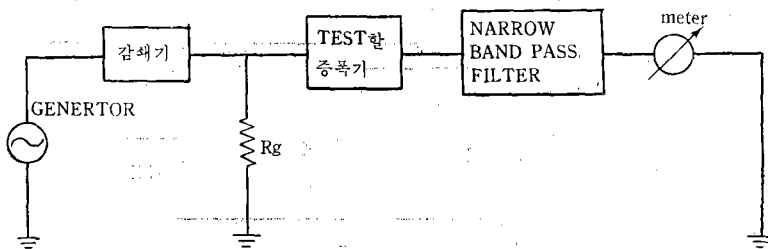


그림 5.  $(e_n^2)^{\frac{1}{2}}$  측정을 위한 개형도  
Block Diagram for measurement  $(e_n^2)^{\frac{1}{2}}$

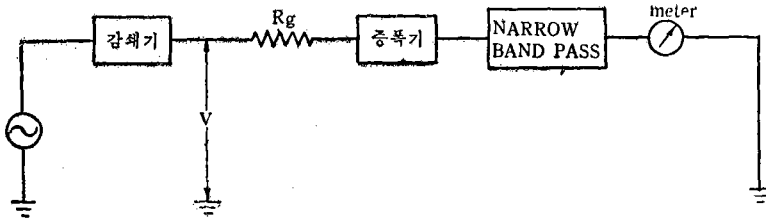


그림 6.  $(\overline{in^2})$ 을 측정을 위한 개형도  
Block Diagram for measurement  $(\overline{in^2})$

다음과 같다.

- i) 주위의 잡음정도를 명백히 알아봐야 된다.
- ii) 신호발전기를 적절한 감쇄기에 연결하고 발전기 신호를 조절하여 기기의 출력이 주위의 잡음보다 20 db 높게 조절한다.
- iii) 요구되는 입력전압을 측정해서 이것으로부터  $\overline{e_n}$ 의 값이 측정된다.

두번째로 등가 잡음전류를 측정 하기 위해서는 거의 똑같은 회로를 사용한다. 다른점은  $R_g$ 를 병렬대신 직렬로 연결한데 있다. 그림 (6)에서 만족해야 할 조건은

$$\frac{\sqrt{4KTB}}{R_g} \ll \sqrt{\overline{i_n^2}} \quad \dots\dots\dots(18)$$

주위의 잡음이  $V_n$ 이고, 입력전압  $V$ 가  $E$  volts 라 하면 등가 잡음전류는

$$\overline{i_n} = \frac{V}{R_g} \cdot \frac{V_n}{E} \text{이다.} \quad \dots\dots\dots(19)$$

그림 (7)은  $K$ 와  $R_g/R_{opt}$ 의 관계를 보여준다. 상술한 방법을 이용해서 증폭기의 입력잡음을 주파수 대역폭과 전원저항으로 표시된 것이 그림

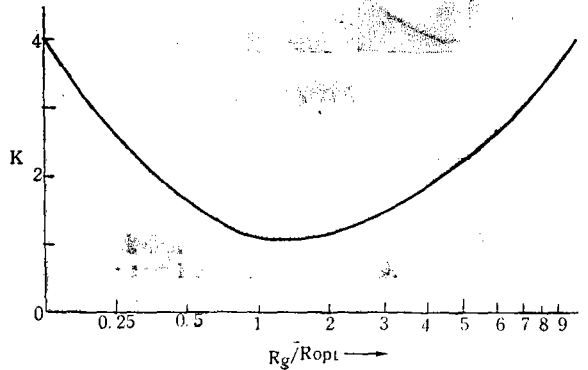


그림 7. Factor K VS  $R_g/R_{opt}$  (opt::optimum)

(8)에 보여주고 있다.

그림에는 나타나 있지는 않았지만 주파수 대역폭에 있어서 0.6 Hz 부터 측정을 했다.

2. 측정결과

측정결과가 이론치와 비교해 보고 설계 목적에 적당한가를 측정으로서 얻어졌다. 그림 (9)는 증폭기의 이득을 입력전압의 함수로 나타낸 것이다. 단지 正의 신호만을 고려했다. 負의 신호는

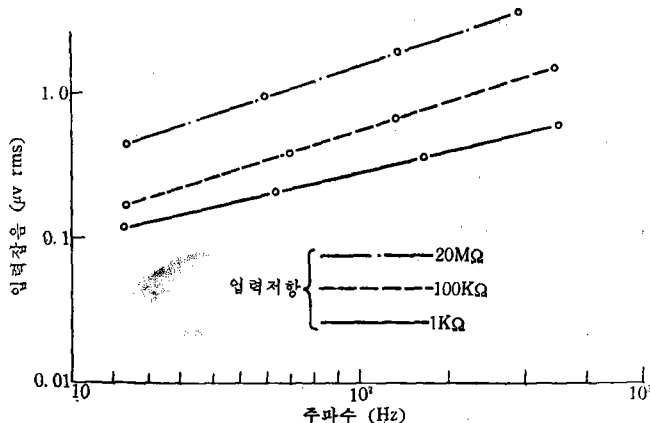


그림 8. 주파수와 입력저항에 대한 입력잡음  
Input Noise to frequency and input resistance

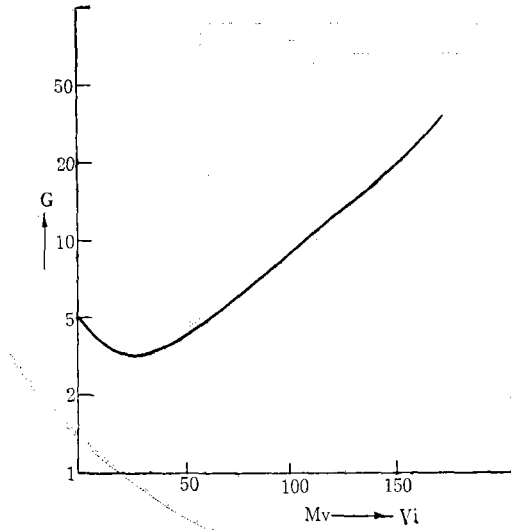


그림 9. 입력전압에 대한 증폭기 특성  
Characteristics of the amplifier to the input voltage

이것과 대칭이기 때문이다. 대부분의 작용점의 범위에선 이득이 일정치 않고 평강히 변화한다는 것을 보여 준다. 10 mV 보다 적은 신호에는 대략 5배로 증폭되고 이보다 큰 진폭을 갖인 신호에 대해서는 더 큰 증폭이 얻어진다. 연산증폭기의 이론에 따라서 입력전압  $V_i$  에 대한 증폭은 다음과 같다.

$$\mu = \frac{R_f I_s}{V_i} \exp(V_i/V_T - 1) + 1 \dots\dots\dots(20)$$

여기서

$$V_T = g/KT = 26 \text{ mV} (T = 300^\circ\text{K})$$

이 방정식으로 부터 얻어진 곡선은 실험에서 얻어진 그것과 일치한다는 것을 볼수 있다. 하나의 실험자료로서 일련의 衝擊波에 대자 증폭기의 효과로 그림 (10)에 명백히 보여주고 있다. 이 그림에서 標識 1은 일련의 입력충격파를 표시한다. 標識 2-6은 서로 진폭이 다른 입력신호에 대한 증폭된 신호를 보여 준다. 그 다음에 충격파  $a'$ ,  $b'$ ,  $c'$ , 는 결과적인 진폭을 측정할수 있게 해준다 이 측정값으로부터 곡선  $a, b, c$ , 를 그린다. 동시에 각각에 대해서  $S/N$  곡선  $d, e, f$  와 두개의 증폭된 충격파의 차, 곡선  $g, h$  가 얻어진다. 이 곡선으로부터 증폭방정식을 다음과 같이 된다.

$$\mu = \frac{R_f I_s}{V_i} \exp(V_i/V_T) \text{이므로} \dots\dots\dots(21)$$

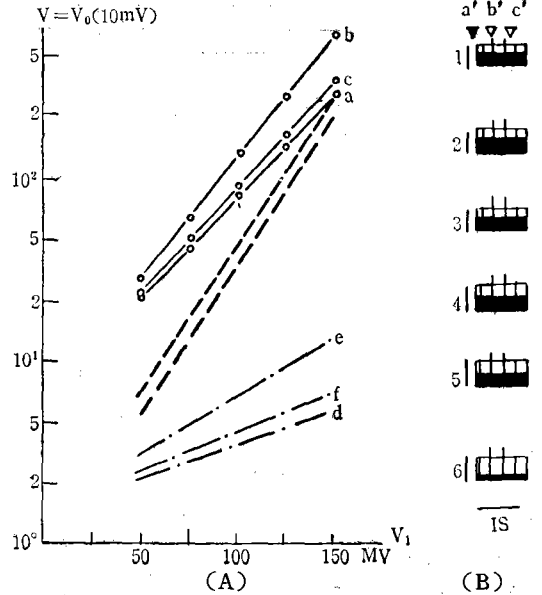


그림 10. 충격파의 증폭  
(Amplification of impulse sequence)  
(A) 입력과 출력특성  
(Characteristics of output vs. input vol.)  
(B) Oscilloscope displays

$$V_o = R_f I_s \exp(V_i/V_T) \dots\dots\dots(22)$$

위 식은 실험결과로서 더욱 명백해 졌다. 곡선  $d, e, f$ 는 잡음에 대한 신호의 비율의 증진을 보여 준다.

$S/N$ 의 방정식은 다음과 같이 쓸수있다.

$$(S/N)_o = (S/N)_i \mu_s / \mu_N = \exp\left(\frac{V_{is} - V_{iN}}{V_T}\right) \dots\dots\dots(23)$$

여기에서, 단 잡음을 Diode 로 사용할때임.

$$(S/N)_o = V_{os} / V_{on}$$

$$(S/N)_i = V_{is} / V_{in}$$

$V_{is}$  = 입력신호,  $V_{in}$  = 입력잡음

$V_{os}$  = 출력신호,  $V_{on}$  = 출력잡음

그러므로  $S/N$ 의 증진은 고려중에 있는 입력이 잡음보다 크기만 하면 항상 얻어 질 수 있다. 이것은 전원에서 야기되는 주파수 60Hz의 잡음도 같은 조건 하에서는 마찬가지로 해결 할수 있다.  $S/N$  증진과 관련된 또다른 증폭의 특성은 곡선  $g, h$ 에서 보여 준다. 이 곡선은 이러한 종류의 회로가 두 충격파의 차를 두드러지게 나타낼 수 있다는 것을 설명해 준다. 방정식으로 풀이 해

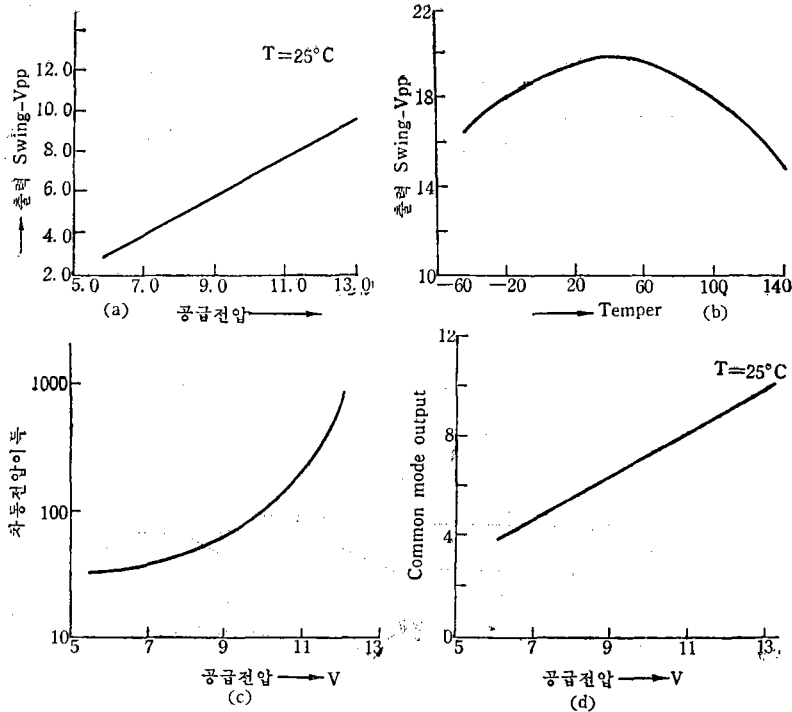


그림 11. (a) 공급전압에 대한 출력 Swing (Output voltage swing to input voltage)  
 (b) 주위온도에 대한 출력 Swing (Output voltage swing to the temperature)  
 (c) 공급전압에 대한 차동전압 이득 (Differential voltage gain to supply voltage)  
 (d) 공급전압에 대한 Common mode 출력 (Common mode output voltage to supply voltage)

보면

$$\Delta V_o = V_{o2} - V_{o1} = \mu_2 V_{i2} - \mu_1 V_{i1} \dots \dots \dots (24)$$

이것 또한 이론과 실험결과가 맞는 다는 것을 보여 준다. 그러나 입력신호 보다 큰 잡음이 존재할때는 이러한 증폭방법은 아무런 증진도 이룰 수 없다는 것을 보여준다. 설계한 증폭기의 측정 결과를 모두 그림(11)에 보여주었다.

(a)는 공급전압에 대한 출력 swing 을 말하고 (b)는 주위온도에 대한 출력 swing 을 말하고(c)는 공급전압에 대한 차동전압이득을 말하며

(d)는 공급전압에 대한 Common mode 출력을 말한다.

증폭기 明細

입력저항 : 20 MΩ(두개입력)

10 MΩ(한개입력)

주파수 반응범위 : 0.6 Hz~12 KHz

입력 Differential: ±10 V Common mode

Common mode rejection: 100 dB

at 200 Hz 90 dB

Gain: 60 dB(0.6 Hz~12 KHz)

Noise: 1μV<sub>rms</sub>(부하가 영일때)

2V<sub>rms</sub>(부하가 10kΩ)

최대출력 Swing: 20 V

출력저항 : 1Ω(대략값임)

#### 4. 집적회로 이용

연산 증폭기는 간편한 집적회로로 대체 할수 있다. matching 과 bias 를 잘 걸어주면 쉽게 대체 할 수 있다. RCA 의 CA 3008 을 사용할 때와 Fairchild 의 μA 741 을 쓸수있는데 [6, 7] 이들은 그림 (12)의 (a), (b)에 직접 보여 주고 있다. 이

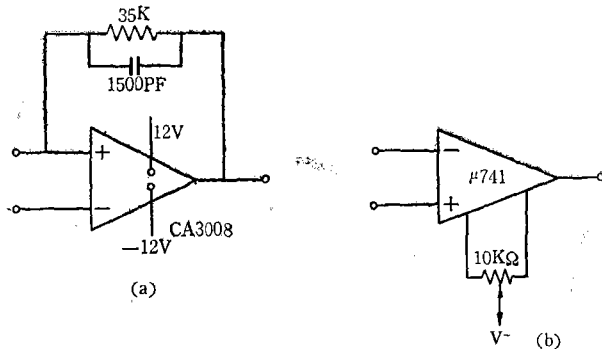


그림 12. 집적회로도 (I. C. Schematic Diagram)

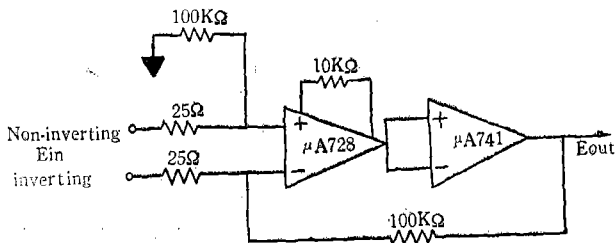


그림 13. 증폭기(Amplifier)

경우에는 작은 크기의 Printed Board에 제작 할수 있다. 낮은 주파수 에서는 효율이 낮지만 이득이 요하게 될때는 두개의 집적회로를 사용해서 간단한 어미 증폭기(pre amplifier)를 제작 할수 있다. 그림(13)에 회로도를 그린다. 이것은 낮은 주파수 반응에 잡음이 큰 것이 생리학이나 의학용에는 적당치 않지만 부산물로 설계한 것을 간단히 생각해본 것이다. 이회로에 대한 간단한 측정 결과는 다음과 같다.

Low frequency 잡음 :  $5\mu V_{rms}$  (10Hz~500Hz)

출력저항 :  $25\Omega$   $R_s = 50\Omega$

출력 Swing :  $\pm 10V$

Common mode 전압 :  $-4 \sim -7V$

open loop 이득 : 4000

#### 4. 결 론

잡음에 대한 신호의 비율에 대한 측정결과와 설계한 회로의 입력저항에 대한 잡음의 크기가  $1\mu V$  이내 이고 유용한 주파수 범위 내에서는 잡음이 매우 적다는 것을 그림으로 보여주었다.

이 증폭기는 원래 다선형접파기의 증폭기 설계 원리를 적용 하였으며 다시 개량하여 저 주파수

에 사용할수 있게 함으로서 의학 및 생리학에 절실히 요구되는 증폭기로 사용할 수 있다는 점이 특이할 점이며, 또한 이에 관련된 기구응용에 일반적으로 사용될 수 있다. 더욱이 동작증폭에 있어서 電位差計 역할을 할수 있는  $10k\Omega$  을 집적회로에 사용하므로써 훌륭한 성능을 보여준다. 연산 증폭기를 집적회로로 사용하면 한개의 printed board 에 전 증폭기를 제작할수 있다. 이것을 이용하여 생리학의 계통조직의 설계연구는 二部로 미룬다.

#### REFERENCES

1. A Lopez & P.C. Richardson "For bioelectric electrodes" p. 99 1969 Vol. BME-16
2. Applications Manual for Operation Amplifier/ Nexus Research, 1968
3. D.C Wyland "FET Cascade technique technique optimizes differential amplifier performance." "Electronics, Vol. 44. 1971
4. L.J. Koester. Nuclear Electronics(Italy 1969)
5. Vernon Hughes, Edward F. MacNichol, Waveform and Design of Electronics.
6. General Electric Company Transistor Manual.
7. RCA and FAIRCHILD components manual.