

## 컴퓨터에 의한 回路設計

正會員 金 惠 鎭\*

## Computer-Aided Design

Kim, Duck Jin, Member

## 1. 序 言

計數型 電子計算機를 利用한 回路設計 (CAD; Computer-Aided Design)는 지나간 5年동안에 커다란 發展을 이룩하였으며 이 期間동안에 IEEE 에서도 3編의 特輯을 내놓았다<sup>(1)(2)(3)</sup>. 지금까지의 CAD의 活用樣相을 크게 나누어 보면

(1) 既存프로그램의 使用

(2) 特定問題의 解決을 위한 特殊 프로그램의 開發

(3) 汎用 software package의 開發 등으로 大別할 수 있다. 첫째 경우는 컴퓨터 메이커 또는 大學研究室에서 이미 開發해 놓은 大型 CAD 프로그램을 活用하는 것으로서 예를 들면 Cornell 大學의 CORNAP 프로그램<sup>(4)</sup>은 線型能動回路網의 state equation, 傳達函數, 周波數應答特性 및 時間應答特性 등의 解析에 利用되고 있다. IBM 社에서 내놓은 ECAP<sup>(5)</sup>(Electronic Circuit Analysis Program)은 線型回路網의 直流解析, 및 過渡解析과 非線型回路의 piecewise-linear approximation에 의한 過渡應答解析을 할 수 있게 되어 있다. 美空軍에서 開發하여 使用하고 있는 大型 프로그램으로서 SCEPTRE 프로그램<sup>(6)</sup>이 있으며 많은 種類의 素子の 等價 model을 가지고 있는 直流定常解析 및 過渡解析을 할 수 있게 만든 것이다. California 大學에서 開發한 NASAP 프로그램<sup>(7)</sup>

은 線型回路의 傳達函數와 過渡應答特性을 解析하기 위한 flow-graph方式의 解析프로그램이다.

上記한 여러 既存프로그램의 活用例의 하나를 들어 보면 尤타州立大學에서는 4學年學生들에게 電子回路設計를 위하여 前記한 CORNAP을 活用시키고 있는데 어떤 錄音狀態로부터의 磁氣픽업의 出力이 알려졌을 때 그의 周波數特性을 2dB以內로 等化시키기 위한 트랜지스터 前置增幅器의 設計를 한다. 이 때 附加的으로 10k $\Omega$  負荷 兩端에 디스토오션이 1%以下, 그리고 雜音 레벨이 特定 出力레벨보다 60dB以下인 狀態下에서 1.0V의 出力電壓을 내도록하는 設計條件을 設칠 수 있다. CORNAP을 使用한 컴퓨터 使用料는 1回 設計에 約 50센트에 不過하다. 그에 所要되는 時間도 數秒以內이다. 이렇게해서 얻은 設計대로 實際로 前置增幅器를 製作하여 實驗한 結果도 設計値와 잘 一致된다고 한다<sup>(8)</sup>.

CAD에 있어서 既存 프로그램의 利用은 매우 便利한 點들이 있다. 그것은 前記한 프로그램들은 debugging이 容易하고 書式이 잘 整理되어 있고 一般성을 띤 回路의 設計에는 매우 適合하게 되어 있기 때문이다. 한편 이러한 프로그램들에는 缺點들도 없지는 않다. 이 프로그램들은 대개가 대단히 큰 프로그램이기 때문에 특히 SCEPTRE 프로그램 같은 것은 記憶容量이 큰 大型 컴퓨터를 使用하지 않으면 안된다. ECAP은 이에 比하면 規模가 작기 때문에 大型 컴퓨터가 아니라도 使用할 수 있는 反面에 計算速度가 느려서 많은 컴퓨터時間을 所要하게 된다. CORNAP은 그 規模가 SCEPTRE 보다는 적지만 ECAP 보다는

\* 高麗大學校 理工大學 電子工學科  
Dept. of Electronic Eng., Sci. & Eng. College of  
Korea University.

커서 兩者의 缺點을 補完할 수 있으나 使用者가 必要로하는 모든 모델을 保有하고 있지 못하다. 以上과 같이 既存의 設計프로그램은 適用 範圍가 限定되어 있다.

둘째의 것은 自己가 保有하고 있는 컴퓨터시스템과 主로 많이 使用되는 設計目的에 適合하도록 特別히 開發된 프로그램들이다. 리러한 類型의 代表的인 것으로 Johns Hopkins 大學의 Home-wood Electronic Jopshop Program<sup>(9)</sup>을 들 수 있다. 이 프로그램은 使用者가 指定하는 回路의 模擬型을 構成하여 周波數特性, 各素子の 消費電力等을 求해주고 이들 計算值를 미리 定한 定格值와 比較까지 해주게 되어 있다. 뿐만아니라 이 프로그램은 各種 部品들의 公差까지를 考慮하여 回路의 全價格을 算出한다. 또 다른 例는 Marquette 大學에서 開發한 DCAP 프로그램<sup>(10)</sup>인데 이것은 電子回路의 直流解析用으로 만들어진 것이며 部品 公差의 影響을 統計的으로 調查할 수 있는 特色을 지니고 있다. 이 종류의 프로그램의 短點은 個別的으로 各 컴퓨터에 適合한 프로그램을 開發하기 위하여 時間, 努力 및 費用을 들여야 하는 點이다

셋째 種類의 프로그램은 回路設計에 關聯된 計算過程에서 共通으로 必要로하는 函數들을 計算하는 汎用 software package의 開發이다. 이 類型의 프로그램의 特徵은 計算過程이 小型 컴퓨터로도 쉽게 處理할 수 있는 簡單한 algorithm을 가지고 構成되어 있다는 點이다<sup>(11)</sup>. 使用者들은 이 경우에 있어서는 간단한 主프로그램을 만들어 여러개의 汎用 software package들을 서로 關聯을 지워주므로써 設計目的을 達成하는것이다. 이 software package들은 廣範圍의 函數들을 包含하고 있으며 目的프로그램의 形態로 컴퓨터 記憶裝置內에 미리 記憶시켜 놓고 sine, cosine 函數들의 subprogram을 부르는 것과 같은 간단한 方法으로 불러내서 使用한다<sup>(12)</sup>. 이 方法의 特徵은 프로그램의 융통성이 크고, 大端히 많은 種類의 設計問題들에 活用可能하다는 것이다. 또다른 特徵은 上記 두 方法에서는 困難하던 것이지만 이 software package를 回路의 最適化(optimization)의 道具로서 使用할 수 있다는 것이다. 이 方法의

한 例로서 回路網理論에의 應用을 들어 보면 時間領域 및 周波數領域解析에 다 같이 活用된다. 먼저 時間領域解析에 있어서는 積分計算 및 微分方程式의 解를 求하는 것이 subroutine의 形態로 되어 있어서 어떤 回路計算에도 使用될 수 있고, scaler 또는 matrix의 微分方程式을 푸는 package는 時變化 및 非線型問題나 時不變 線型回路問題를 푸는데에 利用된다. 一次 matrix 微分方程式을 푸는 프로그램의 使用으로 回路網의 state-variable formulation 研究를 促進시켜 주고 있다. 周波數領域解析에 있어서는 部分分數 展開, 逆變換, 多項式의 絕對值와 位相計算等이 subroutine 形態로 만들어져 있다. 또 實變數와 虛變數의 聯立方程式의 解를 求하는 프로그램등도 subroutine의 形態로 되어 回路網에서 必要로하는 如何한 計算에도 適用可能하므로 回路設計를 매우 쉽게 하여 준다<sup>(13)</sup>.

## 2. 回路解析 및 最適化

앞에서는 컴퓨터를 利用한 回路設計프로그램의 形態를 크게 3가지로 나누어 紹介하였는데 本節에서는 그 形態에는 關係없이 컴퓨터로서 回路問題를 다루는 方法에 對하여 記述하려고 한다.

여기에는 컴퓨터를 利用한 回路解析方法과 回路의 最適化(optimization) 方法의 두가지 方法이 있다. 回路解析에 있어서는 컴퓨터를 하나의 回路 simulator로 活用하는 것인데 미리 定하여 놓은 各種回路모델에 對하여 一連의 入力 data(回路 定數, 入力電壓 또는 電流, 周波數, 能動素子 파라메터等)가 주어지면 여기에 對應하는 出力 data(利得, 周波數特性, 位相, 消費電力, 能率, 임피던스等)를 컴퓨터가 計算해 주는 것이다. 그러므로 設計는 使用者 自身이 cut-and-try 方式으로 入力파라메터中 어느 것을 繼續 變化시켜가면서 컴퓨터에서 그때 그때 얻어지는 出力特性의 變化를 보고 決定하는 것이다. 이 때 어떤 파라메터를 어떻게 變化시킬 것인가는 設計者 自身이 行하여야 하므로 設計者는한 closed-loop인 不連續 feedback 過程의 한 要素로서의 役割을 擔當하는 것이다. 그러므로 回路解析프로그램에 의한

회로設計에 있어서 그 設計의 成敗는 設計者가 入力파라메타와 出力特性間의 相互關係를 얼마나 잘 理解하느냐에 달려 있다. 이 境遇의 CAD는 嚴密하게 表現한다면 回路設計者를 돕기 위한 컴퓨터에 의한 回路解析이라고 해야될 것이다. 그러나 CAD의 또 한가지 方法은 컴퓨터의 回路解析能力을 利用한 回路의 最適化方法이다. 이것은 다른 말로 search algorithm이라고도 말할수 있다. 이 方法에 있어서는 要求되는 어떤 出力特性이 얻어질 때까지 컴퓨터 自身이 回路의 入力파라메타를 修正해 나가는 것이다. 이 境遇에 있어서 設計者는 다만 어떤 파라메타를 變化시키고 어떤 파라메타를 不變으로 할 것인가를 指定해줄 뿐이다. 또한 變化시킬 파라메타에 對하여 上限과 下限을 定해 줄 수도 있다. 前者와 比較하면 이 方法은 嚴密하게 表現한다면 “設計者의 監督下에서 컴퓨터가 調整하는 設計”라고 말할수 있다. 지금까지 開發된 大部分의 CAD는 컴퓨터에 의한 回路解析에 致重되어 왔으며 optimization은 그다지 많지 않았다. 따라서 지금까지는 CAD라고 하더라도 回路設計의 重要한 일은 設計者自身에게 賦課되었었다. 眞正한 意味의 CAD는 亦是 optimization이며 요즘의 關心은 차츰 이 方向으로 돌러지고 있다. 最近에 開發된 것으로서 時分割시스템에 의하여 集中定數 線型 回路網의 임피던스函數의 絶對置와 位相에 對하여 周波數 domain에서 設計를 最適化하는 프로그램인 MATCH 프로그램<sup>(14)</sup>이 있다. 一般的으로 解析프로그램에 比하여 最適化프로그램은 數많은 반복 計算을 要하므로 計算機의 使用時間을 많이 必要로 한다. 그 때문에 하나의 프로그램으로 取扱할수 있는 回路의 모델은 極히 少數로 制限되어있다. 그러므로 가장 頻度가 높은 特定回路에 對해서만 各 機關마다 最適化프로그램을 開發하여 使用하는 傾向이 짙다.

### 3. ECAP 프로그램의 應用例

現在 使用되고 있는 CAD用 프로그램의 하나인 ECAP의 直流解析, 交流解析 및 過渡解析의 簡單한 實際 應用例를 보임으로서 CAD의 理解에 參考되기를 希望한다.

#### 3.1. 直流解析프로그램

그림 1의 抵抗回路網에 對하여 ECAP에 의한 直流解析을 하기 위하여 먼저 回路의 topology를 定義하여 준다. 그러기 위해서 回路의 各 node와 branch에 番號를 붙여 준다. 그 結果 그림 2와 같이 node는  $V_1 \sim V_4$ 로, branch는  $B_1 \sim B_9$ 로 番號가 붙여지고 基準 node인 接地 node는 恒常 0番으로 한다. 다음에는 各 branch의 電流의 方向을 定하는데 그것은 任意로 定할수 있다. 여기서는 任意로 그림 2의 各 화살표의 方向처럼 정

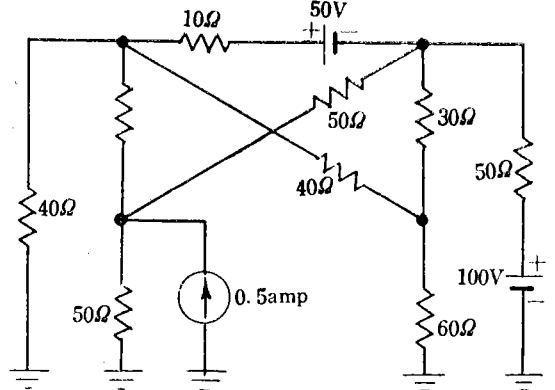


그림 1. 抵抗回路網

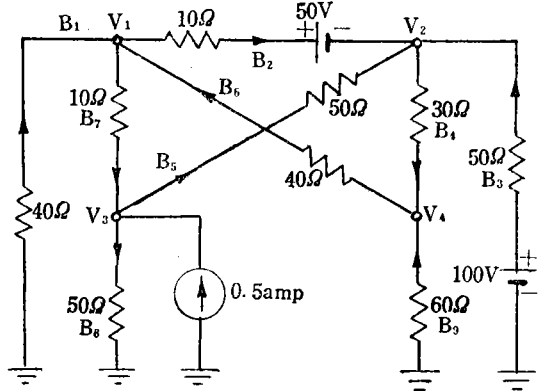


그림 2. 그림 1의 回路網에 node 및 branch 番號를 붙이고 電流의 基準方向을 表示한것

하였다고 하자. 實際로 얻어진 結果가 負의 電流로 되었다면 그 branch의 電流는 化살표의 反對方向이 될 뿐이다. 그림 2의 回路網에 의해서 入力 data를 作成하는데 여기에 必要한 事項은 (1) comments, (2) command, (3) data, (4) output specification이다. Comments는 普通의 FORT RAN에서 쓰는 그대로의 comment statement이

며 IBM 카이드의 第1欄에 文字 C를 記入하고 設  
計者가 프로그램의 名稱을 記入하거나 또는 그밖  
에 무엇이든 記入할 수 있다. 直流解析에 對한  
command statement는 DC ANALYSIS 라고 쓴  
다. 이것은 카이드의 第7~72欄中의 아무데나 편  
치하면 된다. 다음에는 回路網의 topology를 定  
義하는 入力 data statement를 記入한다. 한 카  
이드에 1個씩의 branch에 對하여 branch番號와,  
그 branch 兩端의 node番號 및 그 branch에 包  
含되어 있는 파라메터들을 記入하는데 카이드의  
第1~5欄에는 記號 B 다음에 branch番號를 쓰  
고, 같은 行의 第7~72欄에는 關係된 node番號  
를 記入하는데 그 形式은  $N(m, n)$ 의 모양으로 한  
다. 여기서 N은 node라는 뜻이고,  $(m, n)$ 은  
node  $m$ 에서 node  $n$ 으로 電流의 正의 方向이 定  
해져 있다는 뜻이다. 다음에는 이 node의 抵抗  
値를 記入하기 위하여  $N(m, n)$  다음에 comma  
를 하고 "R="이라고 쓰고 實際의 抵抗値를 ohm

```
DC ANALYSIS
B1 N(0,1), R=40
B2 N(1,2), R=10, E=-50.0
B3 N(0,2), R=50, E=100.0
B4 N(2,4), R=30
B5 N(3,2), R=50
B6 N(4,1), R=40
B7 N(1,3), R=10
B8 N(3,0), R=50 I=.5
B9 N(0,4), R=60
PRINT, CV, BV, BA, BP
EXECUTE
```

그림 3. 그림 2의 回路網의 入力 data

단위로 쓴다. 例컨대 그림 2에서 branch  $B_1$ 에 대  
한 入力 data는  $B1 N(0,1), R=40$ 으로 쓴다.  
이 때 使用하는 數値의 形式은 抵抗, 電壓, 電流  
等に 對해서  $\pm XX, \pm XX., \pm XX.X,$

BRANCH VOLTAGE

BRANCHES	VOLTAGES			
1-4	-0.43309585E 20	0.27234203E 02	-0.16075382E 02	-0.55057687E 01
5-8	0.20727947E 02	-0.65062570E 02	0.65062570E 02	0.36803329E 02
9-9	-0.21581150E 02			

ELEMENT VOLTAGES

BRANCHES	VOLTAGES			
1-4	-0.43309585E 02	-0.22765796E 02	0.83924621E 02	-0.55057687E 01
5-8	0.20727947E 02	-0.21728435E 02	0.65062670E 01	0.36803329E 02
9-9	-0.21581150E 02			

BRANCH CURRENTS

BRANCHES	CURRENTS			
1-4	-0.10827395E 01	-0.22765793E 01	0.16784923E 01	-0.18352559E 00
5-8	0.41455888E 00	-0.54321086E 00	0.65062558E 00	0.23606649E 00
9-9	-0.35968577E 00			

ELEMENT POWER LOSSES

BRANCHES	POWER LOSSES			
1-4	0.46892990E 02	0.51828125E 02	0.14086679E 03	0.10104491E 01
5-8	0.85929527E 01	0.11803117E 02	0.42331361E 01	0.27089687E 02
9-9	0.77624302E 01			

그림 4. 그림 1의 回路網의 解析結果를 表示하는 出力 data

士X, XXE±YY, 또는 XXYEYY等 아무거나 쓸 수 있다. 여기서 X나 Y는 0~9사이의 任意的 數值이나 YY는 컴퓨터에 따라서 制限을 받는다. 그림 2의 branch 2에는 電壓源이 있으므로, 上記 入力 data에 이 값도 添加해야 한다. 그 方法은 다음 例와 같다. 卽 branch 2에 對해서 B2 N(1, 2), R=10, E=-50.0 branch 8에는 0.5A의 定電流源이 並列로 들어 있으므로 이 경우의 入力data는

B8 N(3,0), R=50, I=.5로 쓴다.

以上과 같이 모든 branch에 對한 入力data를 coding sheet에 記入한 結果는 그림 3과 같다.

output specification statement는 여러가지 出力裝置 卽 printer, typewriter, card punch, 들 중에서 어느 것을 擇할 것인가를 指定하고 또 어떤 값을 願하는가를 알려 주어야한다. 出力裝置의 選擇은 PRINT, TYPE, PUNCH 등의 記號에 의하여 前記한 3者中 어느 것을 擇하게 하며 出力 data로서는 NV는 node voltage, CV는 element voltage, CA는 element current, CV는 element voltage, BA는 branch current, BV는 branch voltage, BP를 element power loss를 表示한다. 끝으로 input data의 마지막임을 알려주는 同時에 컴퓨터에게 解析의 開始를 命하는 命令語로서 맨끝에 EXECUTE를 쓴다.

그림 3의 入力 data에 의하여 컴퓨터가 作動한 後 얻어진 出力 data를 그림 4에 例示하였다. 直 流解析프로그램에 있어서 回路파라미터를 修正했 을 때의 ouput data도 얻어 질 수 있는데 紙面 關係로 省略하니 關係된 文獻<sup>(5)</sup> <sup>(15)</sup>을 參考하여 주기 바란다.

### 3.2. 交流解析프로그램

交流解析프로그램은 線型 回路網에 있어서 一定 周波數의 正弦波 電源이 印加되었을 때 time-dependent solution(電壓, 電流, 消費電力)을 求 해준다. 回路素子로서는 콘덴서, 인덕터, 抵抗, 相互인덕턴스, 實効電壓 및 電流, dependent current source 등을 모두 받아 들인다. 이 프로그램에 있어서도 여러개의 파라미터의 自動修正이 可能하다. 卽 周波數의 對數的 自動修正方法을 使用하면 回路의 周波數特性이 얻어진다.

交流解析의 한 例로서 그림 5와 같은 RLC 直 列回路를 생각해 보자. node, branch의 番號와 電流의 基準方向을 그림 5에 表示한바와 같이 定 했다고 假定한다. 交流解析方法도 大體的으로 直 流解析方法과 비슷하다. 틀리는點은 다음 몇가지 事項들 뿐이다. 電源이 이번에는 位相角을 包含

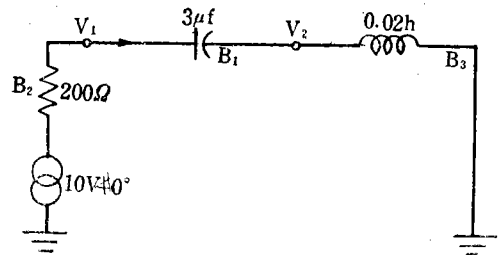


그림 5. RLC 直列回路

하므로  $E = \alpha \angle \theta$ 의 意味를 表示할 수 있도록 되어야 하는데  $\theta$ 는 度로 表示된 값을 使用한다. 그림 5의 branch B2에서는 電源의 位相角은 0度이다. solution control statement인 FREQUENCY = n은 電源의 周波數를 指定해 준다. n은 0을 除外한 어떤 값이던지 使用할 수 있다. 이 例에서는 n은 1200Hz이다. 여기에 쓰이는 2個의 command statement는 AC ANALYSIS와 EXECUTE이다. 앞의 statement는 ECAP의 交流解析프로그램을 불러내는 것이며 뒤의 것은 解析을 위한 컴퓨터 作動의 開始를 命한다. 그림 5의 回路에 對한 完全한 input statements는 그림 6과 같다.

出力 data로서는 element voltages, branch voltages, branch currents, branch power losses

AC ANALYSIS

C RLC CIRCUIT IBM 1130 ECAP

C DATA 3, CASE 8

B1 N(1,2), C=3E-6

B2 N(0,1), E=1/0, R=200

B3 N(2,0), L=.02

FREQUENCY=1200

PRINT, CV, BV, BA, BP

EXECUTE

그림 6. 그림 5의 回路에 對한 input statements

FREQ=0.12000000E 04

BRANCHES		ELEMENT VOLTAGE		
MAG	1-3	0.19507542E 00	0.88249910E 00	0.66538930E 00
PHA		-0.11805448E 03	-0.28054664E 02	0.61945304E 02

BRANCHES		BRANCH CURRENTS		
MAG	1-3	0.44125002E-02	0.44124955E-02	0.44124992E-02
PHA		-0.28054676E 02	-0.28054660E 02	-0.28054676E 02

BRANCHES		BRANCH VOLTAGES		
MAG	1-3	0.19507542E 00	0.47031378E 00	0.66538930E 00
PHA		-0.11805448E 03	-0.11805448E 03	0.61945304E 02

BRANCHES		BRANCH POWER		
MAG	1-3	0.27284845E-11	0.38940226E-02	-0.36379796E-11

그림 7. 그림 5의 回路의 ECAP output

AC ANALYSIS

C RLC CIRCUIT IBM 1130 ECAP  
 C DATA 3, CASE 9  
 B1 N(1,2), C=3E-6  
 B2 N(0,1), E=1/0, R=200  
 B3 N(2,0), L=.02  
 FREQUENCY=1200  
 PRINT, MISCELLANEOUS, VOLTAGE-  
 ES,  
 EXECUTE

그림 8. Admittance matrix 프로그램

等を要求하였다. 勿論 이들 output data 는 크기와 同時에 位相이 주어져야 한다. ECAP에 의한 output data 를 그림 7에 例示하였다.

그림 8과 그림 9는 各各 그림 5의 回路에 對한 nodal admittance matrix 와 equivalent current vector 를 求하기 위한 入力프로그램과 出力 data 이다.

3.3. 過渡應答 解析 프로그램

ECAP의 過渡應答 解析 프로그램은 주어진 驅動函數에 對하여 回路網의 時間應答特性을 求하

ROW NODE	COL NODE	NODAL ADMITTANCE MATRIX	
REAL 1	1-2	0.50000008E-02	0.00000000E 00
IMAG		0.22619463E-01	-0.22619463E-01
REAL 2	1-2	0.00000000E 00	0.00000000E 00
IMAG		-0.22619463E-01	0.15999007E-01
NODE		EQUIVALENT CURRENT VECTOR	
REAL 1-2		0.50000008E-02	0.00000000E 00
IMAG		0.00000000E 00	0.00000000E 00
FREQ=0.12000000E 04			
NODES		NODE VOLTAGES	
MAG 1-2		0.47031378E 00	0.66538930E 00
PHA		0.61945304E 02	0.61945304E 02

그림 9. Admittance matrix 프로그램의 output data

는 것이다. 여기에 포함될 수 있는 回路素子로서는 抵抗, 인덕터, 캐파시터, 固定 또는 time-dependent voltage source, 固定 또는 time-dependent current source, 및 스위치等이다. 其他의 素子는 위와 같은 것들로 等價的으로 表示하면 된다.

이 過渡應答 解析프로그램은 두가지 種類의 計算을 履行한다. 即 하나는 過渡應答內에서 node voltage, element currents, 및 스위치動作時間이 output로서 나타날 수 있는 것이며, 또 하나는 定常狀態의 값을 求해 주는 것이다. 定常解는 파라메터들을 自動的으로 變換시키므로써 일어지는 것인데 캐파시터는 高抵抗으로, 인덕터는 低抵抗으로 置換시키므로써 各各 開回路와 短絡回路를 simulate시켜 가지고 얻어진 直流回路에 對해서 直流解析프로그램으로 計算한다.

한 例로서 그림 10의 Bridged-T filter section을 생각하여 보자. 直流解析의 例에서와 같이 各 node와 branch의 番號를 붙이고 電流의 基準方向도 여기에 表示하였다.

여기에서 使用할 command statement는 TRANSIENT ANALYSIS와 EXECUTE이다. 그리고 出力 statement는 PRINT, VOLTAGES를 쓴다. 그리고 solution control statements는

```
TIME STEP=6E-4
OUTPUT INTERVAL=20
FINISH TIME=.12
```

와 같이 쓴다. 위의 3行中에서 첫째行은 Bridged-T 回路의 過渡應答을 求하기 위하여 ECAP이 使用할 time step을 定해 주는 것으로 이 例에서는 0.6msec로 잡았다. 第2行은 output를 20 time step마다 프린트할 것을 命令했고 第3行은 過渡應答을 計算할 時間의 限界를 規定하는 것으로

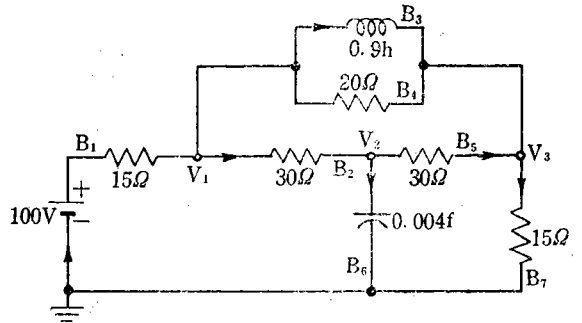


그림 10. Bridged-T filter section

이 例에서는 120msec로 잡았다. 完全한 input statement를 그림 11에 例示하였다. 이 例에서는 初期條件을 주지 않고 있으므로 初期條件은 모두 0이다. 이러한 input에 對한 ECAP의 output data를 그림 12에 例示하였다.

TRANSIENT ANALYSIS

C BRIDGED-TEE FILTER SECTION

- B1 N(0,1) R=15, E=100
- B2 N(1,2), R=30
- B3 N(1,3), L=.9
- B4 N(1,3), R=20
- B5 N(2,3), R=30
- B6 N(2,0), C=.004
- B7 N(3,0), R=15

```
TIME STEP=6E-4
OUTPUT INTERVAL=20
FINISH TIME=.12
PRINT, VOLTAGES
EXECUTE
```

그림 11. 그림 10의 回路에 對한 過渡應答 解析 input statements

```
T=0.00000000E 00
NODES          VOLTAGES
1-3            0.5000738E 02      0.22212348E-01      0.16674091E 02
T=0.11999994E-01
NODES          VOLTAGES
1-3            0.5000000E 02      0.62414007E 01      0.20827598E 02
T=0.23999974E-01
```

NODES	VOLTAGES		
1-3	0.49994339E 02	0.11686655E 02	0.24463428E 02
	T=0.35999931E-01		
NODES	VOLTAGES		
1-3	0.49990089E 02	0.16454296E 02	0.27646099E 02
	T=0.47999836E-01		
NODES	VOLTAGES		
1-3	0.49986991E 02	0.20628620 02	0.30432094E 02
	T=0.59999741E-01		
NODES	VOLTAGES		
1-3	0.49984802E 02	0.24283496E 02	0.32870857E 02
	T=0.71999654E-01		
NODES	VOLTAGES		
1-3	0.49983375E 02	0.27483551E 02	0.35005668E 02
	T=0.83999559E-01		
NODES	VOLTAGES		
1-3	0.49982536E 02	0.30285396E 02	0.36874397E 02
	T=0.95999464E-01		
NODES	VOLTAGES		
1-3	0.49982177E 02	0.32738578E 02	0.38510208E 02
	T=0.10799936E 00		
NODES	VOLTAGES		
1-3	0.49982162E 02	0.34886413E 02	0.39942115E 02
	T=0.11999927E 00		
NODES	VOLTAGE		
1-3	0.49982444E 02	0.36767021E 02	0.41195571E 02
	T=0.1205992E 00		
NODES	VOLTAGES		
1-3	0.49982467E 02	0.36767021E 02	0.41195571E 02
	T=0.12059927E 00		
NODES	VOLTAGES		
1-3	0.49982467E 02	0.36854652E 02	0.41253967E 02

그림 12. 過渡應答 解析의 output data

參 考 文 獻

1) Proc. IEEE (Special Issue on Computer-Aided Design), vol. 55, Nov. 1967.  
 2) IEEE Trans. Education (Special Issue on Educational Aspects of Circuit Design by Computer) vol. E-12, Sept. and Dec. 1969.

3) IEEE Trans. Circuit Theory (Special Issue on Computer-Aided Circuit Design), vol. CT-18, Jan. 1971.  
 4) C. Pottle: "Comprehensive active network analysis by digital computer—a state-space approach," in Proc. 3rd Allerton Conf. Circuit and System Theory, Oct. 1965, pp. 659-668.  
 5) R.W. Jensen and M.D. Lieberman: IBM



- Electronic Circuit Analysis Program*, Englewood Cliffs, N. J. : Prentice-Hall, 1968.
- 6) H. W. Mathers, S. R. Sedore, and J. R. Sents: *Revised Sceptre User's Manual*, vol. I, A. F. Weap. Lab., A. F. Systems Command, Kirtland Air Force Base, N. Mex. Tech. Rept. AFWL-TR-67-124, Apr. 1968.
- 7) L. P. McNamee and H. Potash: *Users Guide and Programmers Manual for NASAP*, UCLA Dept. Eng., Rep. 68-38, Aug. 1968.
- 8) W. L. Jones: "Use of the computer in a senior electronics project laboratory," presented in Event 114, ASEE Annual Meeting, June 22-25, 1970.
- 9) K. J. Lutz: *The Homewood Electronic Jobshop-Instruction Manual*. Baltimore, Md. Johns Hopkins Press, 1969.
- 10) G. M. Barilla: *Direct Current Circuit Analysis Program-Users Manual*, Computing Center, Marquette Univ., Milwaukee, Wisc. : Marquette Univ. Press.
- 11) W. M. Gentleman: "Off-the-shelf black boxes for programming," *IEEE Trans, Education*, vol. E-12, Mar. 1969, pp. 43-50.
- 12) L. P. Huelsman: "Digital computer applications at the University of Arizona, in Proc. Meet. Computer Sci. Elec. Eng. Commission Eng. Educ. Nat. Acad. Eng. Stanford Univ., Stanford, Calif., Oct. 24-25, 1968, pp. 12-14.
- 13) L. P. Huelsman: *Digital Computations in Basic Theory*, New York: McGraw-Hill, 1968.
- 14) H. B. Lee, P. P. Carvey, and D. S. Evans: "MATCH, a new, generally available circuit optimization program," *Frequency Technol.*, vol. 8, Aug./Sep. 1970, pp. 24-29.
- 15) R. V. Jamison: *FORTRAN IV Programming Based on the IBM System 1130*, McGraw-Hill Book Co., N. Y., 1970.