

混成集積回路 技術에 의한 音聲 前段增幅器의 設計와 製作

(Design & Fabrication of Audio Preamplifier Using Thick Film Hybrid Technology)

鄭 善 昊* · 鄭 憲 生**

(Chung, Sun Ho) (Chung, Hun Saeng)

要 約

音聲 前段增幅器를 厚膜集積回路技術을 利用하여 集積回路化하는데에 발생되는 여러가지 技術的인 問題를 實際로 研究開發을 實施한 經驗을 토대로 紹介하였다. 特히 電子計算機를 利用한 回路解釋을 通하여 前段增幅器의 性能을 가장 민감하게 左右하는 抵抗소자를 찾아 내므로써 $\frac{1}{2} \times \frac{3}{4}$ 크기의 아루미나 基板상에 集積된 7개의 抵抗중에서 한개만을 調整하여도 원하는 周波數特性을 얻을 수 있음을 確認하였다. 이로써 7개의 抵抗을 設計值에 맞게 각각 調整하는 作業을 하지 않고 그 중 하나만을 원하는 特性이 나타날때까지 調整하는 機能調整方法을 찾아내어 調整作業에 소요되는 人件費를 $\frac{1}{7}$ 로 減尠할 수 있도록 하였다.

이 외에도 抵抗體와 도체간의 接觸問題라든가, 크로스오버의 寄生容량문제 또는 抵抗調整方法에 따르는 雜音度의 變化問題에 대해서도 詳細히 다루었다.

Abstract

Problems and technologies involved in integrating an audio preamplifier in terms of thick film technology has been discussed in detail. In particular, an attempt has been made to find methods for functional trimming of the amplifier by employing computer analysis. Among seven resistors integrated on a $\frac{1}{2} \times \frac{3}{4}$ alumina substrate, only one resistor was found to be very sensitive to over all performance of the preamplifier. By trimming this resistor to its frequency characteristic requirements, it was possible to cut down trimming labor by one seventh.

Besides, problems concerning resistor conductor contacts, crossover parasitic capacitance and the relations between noise performance and trimming method are discussed in detail.

1. 序 論

厚膜 混成 集積回路 技術은 3가지 集積回路 技術중의 하나로서 生産 工程의 單純性, 生産 價格의 低廉, 높은 信賴度 및 小形化 可能性 등으로 因하여 實用性이 높아 電子工業 內에서의 그 位置가 確固해 가고 있는 實情이다. 韓國科學技術 研究所에서는 世界의 電子工業 技術 發達의 推移에 맞추어 厚膜 集積回路 技術을 導入하여 그 基礎 技術을 習得한 바 있으며, 國內 M社와 研

究契約을 締結하여 厚膜技術의 産業用 電子機器에의 應用에 關한 研究를 實施하여 實際로 M社가 海外 著名會社로부터 받은 前段增幅器에 대한 사양을 토대로 이의 設計 및 製作 技術을 研究 開發하였다.

本稿는 그러한 前段增幅器에 대한 사양서를 目標로, 實際로 設計하여 製作하고 試驗한 課程을 說明하고, 그 課程에서 讀者에게 參考가 될 事項을 要約 報告하면서 特히 厚膜 製造上의 問題와 칩(Chip)型 能動소자의 패키징(Packaging) 作業上의 問題點을 強調하고자 한다. 그러므로 本稿에서 取扱하는 內容은 흔히 볼 수 있는 電子

* 正會員 KIST 集積回路研究室長 ** 同室研究員

接受日字 : 1971年 10月 15日

工學에 관한 새로운 理論이 아니고 電子工學科를 졸업한 엔지니어라면 누구나 알고 있는 電子工學 理論을 基礎로 수요자가 要求하는 商品을 만들어 내는 例示에 지나지 않으나, 알고 있는 回路 解釋 理論을 기초로 設計值의 確認을 電子計算機를 이용하여 실시 하였다는 것과, 製作 技術을 韓國에는 그리 널리 알려지지 않은 厚膜 混成 集積 回路 技術을 使用하여 目標를 達成할 수 있었다는 뜻에서, 장차 유사한 任務에 봉착할 엔지니어 들에게 多少 參考가 되리라는 데에 本稿의 目的 이 있다. 우선 다음 절에서는 사양서에 대한 紹介와 간단한 說明을 하여 開發 目標를 分明히 하고, 第3節에서는 厚膜 集積回路의 製作에 使用할 機器와 材料에 關하여 說明하였다. 다음 第4節에서는 回路 設計 및 電子計算機에 의한 周波數特性, 入力 및 出力 임피단스의 計算에 關하여 紹介하고, 이러한 變數에 가장 예민한 影響을 주는 部品을 찾아내어 이 部品값을 變化 시킬 경우 생기는 影響을 計算 確認하였다. 前段增幅器에 들어가는 7個 抵抗 중에서 한개만을 빼놓고 나머지는 모두 目標值의 20% 內外에 들어갈 경우 調整을 하지 않아도 全般的인 特性에 影響이 別로 없음을 確認하여 調整을 要하는 抵抗의 수를 줄여 소요 勞賃을 節約하도록 하였다. 第5節에서는 厚膜 集積回路의 設計 및 製造 過程을 說明하였고 第6節에서는 完成된 前段增幅器의 特性 結果에 對해 紹介하였다.

2. 開發 目標

M社가 받은 사양서의 內容을 크게 나누면 電氣的 特性에 關한 사양, 部品의 外形 및 諸元에 關한 仕様 및 여러가지 環境 條件 하에서의 信賴度에 關한 사양으로 三分할 수 있다. 이제 이러한 사양 內容을 開發 努力의 目標로 삼고 부수적으로 研究室 自體의 設計 製作 能力 向上을 위하여 別途로 얻을 수 있는 最大 性能의 判定도 아울러 實施하도록 決定하였다.

가. 電氣的 特性

- 1. 電源電壓: 20 V DC
- 2. 周波數 特性: 20~20 KHz, 43±0.5 db
- 3. 使用溫度: -20°C~+75°C

- 4. 入力 임피단스: 60 kΩ
- 5. 出力 임피단스: 150 Ω
- 6. 메인 앰프의 動作 入力電壓: 0.5 V~1 V
- 나. 外部諸元 및 形態

- 1. 체원(그림 1 참조)
22×16×7 mm
- 2. 에폭시 몰딩
- 3. 리드線은 길이 10 mm의 軟銅線

다. 信賴度

- 1. 端子 試驗: 2.5 kg의 하중을 5초간 단자에 걸어 주어도 전기적 接續에 지장이 없을 것.
- 2. 振動 試驗: 팩케이지를 xyz 軸方向으로 600~3000 rpm으로 1分間씩 反復하여 각 方向으로 120分間 振動 시켜도 전기적 特性에 變化가 없을 것.
- 3. 衝擊 試驗: 1.5 m 높이에서 경질 목재에 3회 自然 落下시켜도 特性에 變化가 없을 것.
- 4. 濕度 試驗: 40±2°C의 溫度에서 95~98%의 濕度下에 500時間 保存하였다가 常溫으로 환원시킨 後 1時間 後에 測定하여도 特性에 變化가 없을 것.
- 5. 熱 衝擊 試驗: -25°C에서 30分, 常溫에서 15分, 85°C에서 30分, 常溫에서 15分과 같은 順序로 5회 反復한 後 常溫에서 1時間 동안 두었다가 測定하여 이상이 없을 것.
- 6. 負荷 試驗: 70±2°C의 溫度에서 電源 電壓을 20V로 1000時間 연속 動作시킨 後 1時間 동안 常溫에서 放置한 다음 測定하여 전기적 特性에 變化가 없어야 한다.

이러한 사양 內容은 需要者가 使用할 목적에 따라서 決定하여 設計者에게 提供한 것이다.

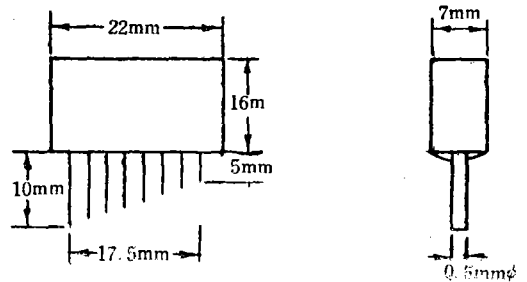


그림 1. 外形 圖

3. 厚膜 製造用 裝備 및 材料

厚膜 作業이라 함은 印刷 基板 상에 각 受動素子의 特性을 갖는 페이스트를 스크린을 利用, 印刷하여 電氣爐에서 燒成시키는 作業이라할 수 있으며, 使用된 裝備 및 材料에 대하여 간략히 알아 보면 다음과 같다.

(1) 裝 備

가. 스크린

設計한 導線 및 抵抗 등과 같은 部品の 印刷패턴을 製作키 위한 스텐레스강으로 만든 그물이다.

표면에 감광 油劑를 발라서 選擇의으로 감광시킨 후 굳혀, 감광되지 않은 部分을 融劑로 닦아내어 원하는 패턴으로 인쇄 可能토록 한 것으로 200, 325메시 싸이즈의 스크린이 使用되었다.

나. 스크린 印刷機(Screen Printer)

패턴이 製作된 스크린과 기판을 지지하여 各種 소자용 페이스트가 기판에 원하는 패턴대로 옮겨지도록 인쇄 하는 裝置로서 PRESCO Model 100 手動식 調節 印刷機가 使用되었다.

다. 連續 燒成爐(Belt Furnace)

爐속의 溫度 분포와 환기 등을 조정하고 벨트 回轉 速度도 變化시킬 수 있는 燒成爐로서 페이스트가 印刷된 기판이 벨트상에 놓여 電氣爐 속으로 通過할 때 원하는 溫度 분포 曲線에 따라 燒成시키는 裝置로서 온도 調節範圍가 500~1200°C 溫度 偏差 $\pm 1^\circ\text{C}$, 벨트 速度 範圍 0.5~5in/min 인 BTU Model 4區域 溫度 定置 連續爐가 利用되었다.

라. 抵抗 트리머

燒成 抵抗體의 抵抗값 調節에 使用되며 S, S

White Model 100 空氣分射式 自動抵抗 트리머가 利用되었다.

마. 본다(Bonder)

다이 接着 및 線 용접에 利用되며 熱壓着式 및 超音波式 본다가 있다.

바. 기 타

設計된 圖形을 스크린 製作이 可能하도록 縮小시킬 수 있는 寫眞機, 印刷된 페이스트를 乾燥시킬 수 있는 乾燥爐, 기타 電氣 및 機械의 試驗測定器具 등이 使用되었다.

(2) 材 料

가. 磁器 基板(Ceramic Substrate)

厚膜 回路에 使用되는 基板은 94~96%의 純度를 가진 알루미나와 4~6%의 칼시아, 마그네사 또는 실리카가 包含된 것으로서 表面이 20~30마이크로 인치 程度의 屈曲이 있는 것이 使用되고 있다.

나. 페이스트(Paste)

導體, 抵抗體, 誘電體, 保護 皮膜用이 있으며 表 1에 使用된 페이스트가 說明되어 있다.

다. 트란지스타 칩

低 雜音型이며 電源 電壓에 대하여 充分한 耐電壓을 갖고 周波數 特性이 良好하며 電力 增幅器를 作動시킬 수 있는 充分한 水準의 增幅度를 갖는 트란지스타로서 모토로라의 MMCS 5088을 選擇하였다.

라. 其 他

寫眞 縮小를 위한 패턴 製作에 利用되는 루비리스(Rubylith), 能動素子를 保護하기 위한 실리콘 레진, 厚膜 電子 回路를 保護하기 위한 에폭시와 外部 連結을 위한 直徑 0.7 mm의 軟銅線인 리드가 準備 되었다.

表 1. 페 이 스투 種 類

區 分	組 成	品 番	用 途	燒成溫度	維持時間	제조사
導 電 材 料	金	#8115	다이 및 線熔接 導 線	950°C	5-10分	듀퐁社
	白 金 - 金	#7553		1000°C	5-10分	
抵 抗 材 料	Pd-PdO-Ag-glass	#7832	抵 抗 體	760°C	6-7 分	"
絕 緣 材 料	glass	#8185	保 護 膜 重疊 導線分離	500°C	10分	"
	glass	#8299		850°C	10分	

4. 回路 設計 및 電子計算機의 應用

直結 方式 및 RC 結合 增幅器의 回路設計를 簡略化 하기 위하여 一般化된 RC 結合 回路의 周波數 特性, 入力 및 出力 阻抗을 h 파라메타를 利用하여 計算하도록 하고, 이 計算式을 利用하

여 開發 目標에 맞는 回路의 設計 제원을 얻고, 製品의 電氣의 特性에 가장 影響을 끼칠 수 있는 部品를 豫測토록 하였다. 그림 2에 圖示된 바와 같은 等價回路에 대하여 出力 電壓 利得 및 入, 出力 阻抗을 計算하면

$$A_v = \frac{j\omega C_1 R_1}{(1+j\omega C_1 R_1) \left[\left(R_2 + h_{11} + \frac{h_{12} h_{21}}{h_{22}} \right) A - \left(R_2 - \frac{h_{12}}{h_{22}} \right) B \right] + R_1 A}$$

$$Z_{in} = R_1 + \frac{1}{j\omega C_1} - \frac{R_1^2 A}{\left(R_1 + R_2 + h_{11} + \frac{h_{12} h_{21}}{h_{22}} \right) A - \left(R_2 - \frac{h_{12}}{h_{22}} \right) B}$$

$$Z_{out} = -\frac{1}{j\omega C_3} \cdot \frac{1 - j\omega C_3 R_5 (E-1)}{1 - j\omega C_4 R_5 (E-1) + \frac{C_4}{C_3}}$$

여기서

$$A = \frac{h_{22}}{R_2 h_{22} + h_{21}} \left[\left(R_2 + R_3 - \frac{1}{h_{22}} \right) B - R_3 C \right]$$

$$B = \frac{1}{R_3} \left[\left(h'_{11} + \frac{h'_{12} h'_{21}}{h_{22}} + R_3 + R_4 + \frac{1}{j\omega C_2} \right) C - \left(R_4 - \frac{h'_{12}}{h'_{22}} \right) D \right]$$

$$C = \frac{h'_{22}}{R_4 h'_{22} + h'_{21}} \left[1 + \left(R_4 - \frac{1}{h'_{22}} \right) D + \frac{C_4}{C_3} + \frac{1}{j\omega C_3 R_2} \right]$$

$$D = \frac{1}{R_L} + \frac{1}{R_5} \left(1 + \frac{C_4}{C_3} + j\omega C_4 \left(1 - \frac{1}{\omega^2 C_3 C_4 R_2 R_5} \right) \right)$$

$$E = R_5 \left[R_4 + R_5 - \frac{1}{h'_{22}} - \frac{\left(R_4 + \frac{h'_{21}}{h'_{22}} \right) \left(R_4 - \frac{h'_{12}}{h'_{22}} \right)}{R_3 (1-F) + R_4 + h'_{11} + \frac{h'_{12} h'_{21}}{h'_{22}} + \frac{1}{j\omega C_2}} \right]^{-1}$$

$$F = R_3 \left[R_2 + R_3 - \frac{1}{h_{22}} - \frac{\left(R_2 - \frac{h_{12}}{h_{22}} \right) \left(R_2 + \frac{h_{21}}{h_{22}} \right) \left(R_1 + R_5 + \frac{1}{j\omega C_1} \right)}{\left(R_1 + R_5 + \frac{1}{j\omega C_1} \right) \left(R_2 + h_{11} + \frac{h_{12} h_{21}}{h_{22}} \right) R_1 + \left(R_5 - \frac{1}{j\omega C_1} \right)} \right]^{-1}$$

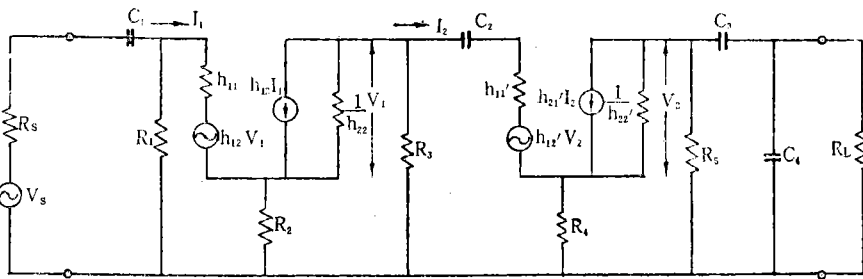


그림 2. 一般 2段 增幅器의 等價回路

良好한 周波數 特性, 回路設計의 簡潔 및 厚膜 製造上의 容易性을 考慮하여 直結 方式에 의한 2 段 增幅回路를 採擇하고, 增幅度의 安定, 周波數 特性 改善, 非線形 歪曲의 減少, 雜音 減少, 入 出力 阻抗의 改善을 위하여 負饋還 回路를 넣

었다. 第1段 TR의 動作點은 $I_c = 1.25mA$, $V_{CE} = 2V$ 第2段 TR의 動作點은 $I_c = 6.8mA$, $V_{CE} = 3.5V$ 에서 採擇하였으며 1KHz에서 測定한 各 段 트랜지스타 定數值를 表2에 說明하였다.

本 稿에서는 回路設計 計算 過程은 省略하기로

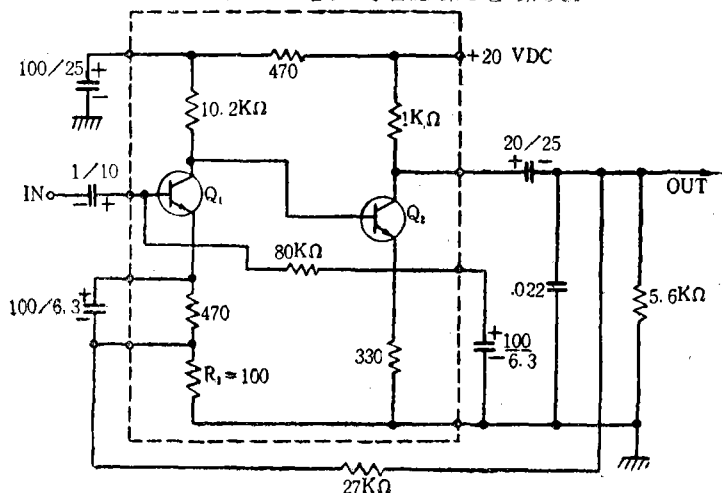


그림 3. 前段增幅器 回路圖(點線內 集積化)

하고 設計된 回路(그림 3)의 各 值數를 위에 求한 計算式에 넣어 컴퓨터를 利用 計算하여 電氣的 性能을 豫測키로 했으며 이에 대한 結果值를 表 3에 例示하였다. 表 3에 나타난 바와 같이 出力 電壓 利得이 $R_2=100\Omega$ 시 42.5 db, 入力 임피단스 58.4 k Ω , 出力 임피단스 145 Ω 으로 開發 目標值에 近似한 特性을 얻을 수 있음을 알 수 있으며 特히 R_2 의 變化에 따라 電氣的 特性에 銳敏한 影響이 끼쳐짐을 發見할 수 있다. 表 4는

表 2. 트랜지스터 定數

區分	h_{11}	h_{12}	h_{21}	h_{22}
Q_1	$1 \times 10^{-4} \Omega$	1×10^{-4}	350	$2.7 \times 10^{-5} \mathcal{G}$
Q_2	$2.5 \times 10^3 \Omega$	1.3×10^{-4}	440	$1.6 \times 10^{-4} \mathcal{G}$

Motorola MMCS 5088 NPN

表 3. 電氣的 特性 計算

F=1 KHZ

R(2)	GAIN	Zin	Zout
10.0	0.566 E+02	0.156 E+05	0.214 E+03
40.0	0.492 E+02	0.329 E+05	0.164 E+03
70.0	0.452 E+02	0.469 E+05	0.151 E+03
100.0	0.425 E+02	0.584 E+05	0.145 E+03
130.0	0.404 E+02	0.681 E+05	0.141 E+03
160.0	0.388 E+02	0.76 E+05	0.139 E+03
190.0	0.374 E+02	0.834 E+05	0.138 E+03

表 4. 周波數 特性 計算

R(2)=100.00

F	GAIN	Zin	Zout
20.0	0.424 E+02	0.534 E+05	0.200 E+03
224.0	0.425 E+02	0.584 E+05	0.144 E+03
4460.0	0.425 E+02	0.584 E+05	0.143 E+03
6680.0	0.425 E+02	0.583 E+05	0.141 E+03
8900.0	0.425 E+02	0.582 E+05	0.137 E+03
11120.0	0.425 E+02	0.580 E+05	0.134 E+03
13340.0	0.425 E+02	0.578 E+05	0.130 E+03
15560.0	0.425 E+02	0.576 E+05	0.125 E+03
17780.0	0.424 E+02	0.573 E+05	0.121 E+03
20000.0	0.424 E+02	0.571 E+05	0.117 E+03

R_2 100 Ω 시 周波數 特性을 計算한 것으로 利得이 20~20KHz에서 43-0.6db, 入力 임피단스 約 60 K Ω , 出力 임피단스 120 Ω ~200 Ω 이 됨을 보여준다. 따라서 本 開發品은 그림 3에 圖示된 回路로서 決定하면 開發 目標에 近接한 製品을 만들 수 있으리라 豫測하고 製作하기로 하였다.

5. 厚膜 混成 集積回路 方式에 의한 製作

厚膜 回路의 製作 工程은 스크린을 使用한 印刷와 磁器燒成이 中心이라 말할 수 있으며 一般의 方法에 따라 製作이 行해지게 된다.

1) 設計 段階

導線의 設計
 抵抗의 設計
 콘덴사의 設計
 크로스오바의 設計

2) 厚膜 製造 段階(導線, 抵抗, 保護膜, 콘덴사 및 크로스오바)

印刷
 乾燥
 燒成

3) 抵抗의 調節

4) 個別 能動 및 受動素子의 附着

다이 附着
 線 熔接
 솔더링

5) 包裝 段階

能動素子가 附着된 部分에 수지 피복.
 리드의 附着
 에폭시 물딩

以上 略述한 厚膜 製造 方式에 따라 本 開發品이 製作되었으며 製作된 回路는 그림 3의 點線內의 回路만을 集積化 시키고, 厚膜으로 製作하기에 容易하지 않은 容量이 큰 콘덴사와 케환 回路는 外部에 附着하여 融通性을 갖도록 하였다. 다음에 厚膜 集積化 過程을 段階別로 說明 하도록 한다.

(1) 設 計

가. 考慮事項

本 開發品の 設計時 考慮한 事項은 다음과 같다.

(가) 導線의 幅 및 線間 間隔을 可能한 限 좁게 하여 줌으로써 充分한 空間을 利用하여 設計의 融通性을 갖도록 하며

(나) 導線의 重疊 部分(크로스오바)을 省略하여 不必要한 寄生效果 및 作業을 除去토록 하며

(다) 패드를 넓게하여 다이 및 리드 附着이 容易케 하고

(라) 抵抗體 配列은 스퀴지(Squeege) 動作 方向과 트리밍 實施를 考慮에 넣고

(마) 기관 크기의 10배로 擴大하여 設計함으로써 正確한 패턴의 製作에 도움을 주도록하였다.

나. 導 線

導線용 페이스트는 주성분이 白金-金이며 燒成 溫度 1000°C, 接着 강도 5~12 lbs/in, 납땀이 可能하고, 실리콘 다이 및 금선 熔接이 可能하고, 各種 抵抗 材料와 接合시 異狀이 없는 듀퐁社의 #7553을 使用하였다. 導線 幅이는 17mil로 하고 線間 回路 間隔을 14 mil 以上으로 하여 最大 有效 面積 確保와 단락으로 인한 異狀이 일어나지 않도록 하였으며, 導線 패턴은 實際 크기의 10배로 擴大 設計하였다. 좀더 良好한 다이 부착과 선 용접을 爲해서 금 페이스트를 利用하여 본딩 패드의 크기가 24×24 mil 이 되도록 設計하였으며 트랜지스터 칩의 알루미늄 패드로 부터 線을 容易하게 延長시킬 수 있도록 패드를 配列하였다.

다. 抵抗體

抵抗 페이스트는 팔라듐-酸化 팔라듐-銀-유리를 주성분으로 하고, 면적 비저항이 $7K\Omega/\square$, 抵抗溫度係數(TCR)가 +300 ppm 인 듀퐁社의 #7832 페이스트를 使用하였으며 實際 設計值로서는 $6.5K\Omega/\square$ 의 面積 比抵抗을 取함으로써, 設計의 餘裕와 抵抗值 調節을 容易하게 하였다. 특히 R_2 의 抵抗값을 充分히 작게 設計하여 줌으로써 電氣의 特性 檢查 作業과 동시에 抵抗值 調節이 可能하도록 하였다. 또한 抵抗값 調節을 容易하게 하고, 幅이 좁을때 일어나기 쉬운 不安定을 除去하기 爲하여 幅을 40mil 以上으로 하고 길이는 150mil 以上, 6스퀘어 以下로 하여 安定된 比抵抗값을 維持하도록 하였으며, 導線과의 중첩面을 12mil 以上으로 하여 接觸抵抗으로 인한 抵抗值 變化를 줄이도록 하였다.

라. 保護膜

抵抗 페이스트는 溫度, 濕度, 熱衝擊 等に 極히 敏感한 反應을 보여 주기 때문에 보호막을 입혀 抵抗體를 保護하여야 하며 抵抗體 보다 5 mil의 幅을 增加시켜 設計하였다.

(2) 寫眞 縮小

10배로 擴大 設計된 각 패턴을 네가 필름(Nega Film) 製作을 爲하여 루비리스를 패턴 形態대로 絶斷하여 導線, 抵抗, 다이패드, 보호막 設計 패턴을 撮影하되 필름에 옮겨진 패턴의 크기가 願하는 크기가 되도록 縮小率을 調整한다.

(3) 스크린 製作

스크린에 感光 유제(AZOPLATE CORP 製品)를 均一하게 발라 常溫에서 20~30分間 充分히 乾燥시킨 後(乾燥時 스크린 두께 1.8mil) 前項에서 撮影된 네가 필름을 利用하여 感光시킨 다음 感光 안된 部分을 約 40°C의 溫水를 분사하여 유제를 除去하면 願하는 패턴이 나타나게 되는데, 본 實驗에서는 325메시 스크린에 導線 패턴을, 抵抗및 다이 패드를 200메시, 그리고 보호막은 165메시 스크린을 利用했다.

(4) 厚膜 製造

가. 導線

페이스트 #7553을 利用하여 기판에 印刷한 後 125°C에서 15分間 乾燥시켜 45分間の 週期和 最大 溫度 1000°C에서 10分間 維持 하도록 燒成한 다.

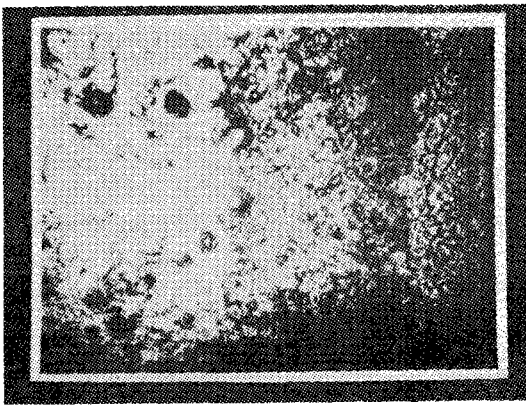


그림 4. 導體와 抵抗 페이스트의 接合狀態(×240)(導體 파라핀-온(右側)과 抵抗體 #7832(左側)의 接合狀態를 찍은 것이며 抵抗體 表面의 有機物 때문에 일어난 기포 部分을 左上壇에서 볼 수 있다)

나. 다이 패드

페이스트 #8115를 利用하여 印刷한 後 125°C에서 15分間 乾燥시킨 後 最大 溫度 950°C에서 10分間 燒成 시킨다.

다. 抵抗體 製造

抵抗 페이스트는 타 소자 材料에 비해 길이, 두께, 燒成 溫度, 混合 狀態, 도체와의 接合 狀態(그림 4), 粘性, 周圍環境 等に 極히 敏感하다. 特히 抵抗값을 決定하는 가장 큰 要素는 溫度로서, 最終 段階에서 燒成 되어야 할 것이며 抵抗體와 結合하는 導體 材料 等に 注意를 기울여 페이스트 製造者의 指示에 따라 作業하는 것이 重要하다.

또한 페이스트는 使用하기 前에 롤 믹서(Roll Mixer)에 充分히 섞여 쓰므로서 安定된 抵抗值을 具現할 수가 있었으며, 其他 製造 工程에서 隨伴되는 影響으로서 납땀, 다이付着, 保護皮膜 等의 高溫 作業이나 가스, 플릭스, 에폭시 등과의 化學 反應도 燒成 抵抗體에 影響을 끼치는 要素가 됨을 發見할 수 있었다. 본 實驗에 使用된 페이스트는 #7832(듀폰사)로서 45分 週기에 7分間 760°C에서 燒成시켰다.

라. 保護膜

듀폰사의 #8185 페이스트를 使用하여 印刷한 後 125°C에서 15分間 乾燥시켜 20分 週기에 最大 500°C에서 4分間 燒成시킨다.

(5) 抵抗값의 調節

기판상의 6個 抵抗을 各各 測定하여 분말 공기 분사식 트리머로서 抵抗值을 調節하게 되며, 트리머의 鬚은 幅이 넓게 트림될 수 있는 것을 選擇하므로써 雜音度 및 失敗率을 減少 시킬 수 있다(그림 5).

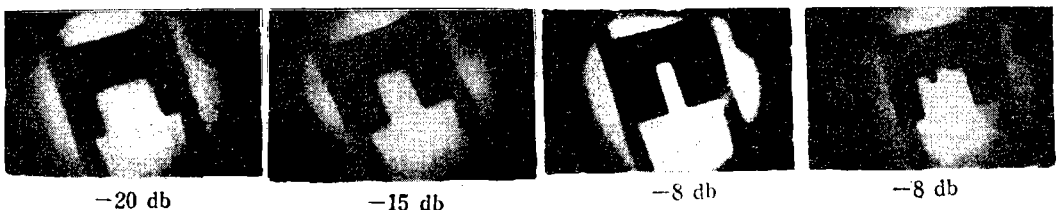


그림 5. 트리밍 形態에 依한 雜音度(Birox 1012를 25 KΩ으로 트리밍 하였을 시의 電流 雜音度를 실측한 일례로서 左에서 右 方向으로 갈수록 커짐을 알 수 있다)

計算 結果 R_2 抵抗 소자의에 타 抵抗值는 回路 特性에 많은 影響을 끼치지 않음이 判明되었기때 문에 實驗에서는 R_2 抵抗 外의 全 抵抗은 設計值 대로 Trim 調整 하였다.

(6) 다이 接着 및 線 熔接

트랜지스터 칩은 금 패드 위에서 超音波를 利用한 熱 壓着式으로 接着했으며 特히 칩은 크기가 10 mil×15 mil의 극소 형으로서 알루미늄 패드가 3mil×3mil에 지나지 않아 超音波 스티치 본딩이 極히 困難하므로 0.8 milφ의 金線을 利用하여 볼 본딩을 實施하였음을 밝힌다.

(7) 실리콘 레진 保護膜

실리콘 레진을 付着된 트랜지스터 칩 및 線에 皮膜하여 70°C에서 30分間, 175°C에서 90分間을 乾燥시켜 주므로써 소자를 機械 및 熱 衝擊으로부터 保護할 수 있도록 했다. 特히 칩형 能動 소자의 特性이 칩 自體, 헤다에 付着時, 靚의 種類에 따라, 알루미늄 기판에 付着 後 레진 皮膜時에 各各 變化가 있음이 發見되어 回路 設計時에는 패키지 條件을 맞춘後 트랜지스터의 特性을 檢討하여 設計하여야 될 것임을 밝혀둔다.

(8) 電氣的 性能 試驗

그림 6의 불럭 다이아 그램에서와 같이 裝置하고 抵抗值를 트리밍하므로써 性能 試驗 및 調節을 동시에 할 수 있도록 하였다.

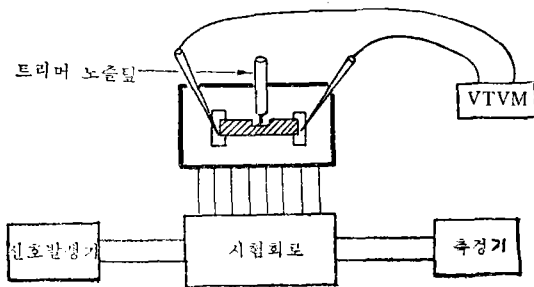


그림 6. 電氣特性 試驗裝置

(9) 실리콘 러버 皮膜

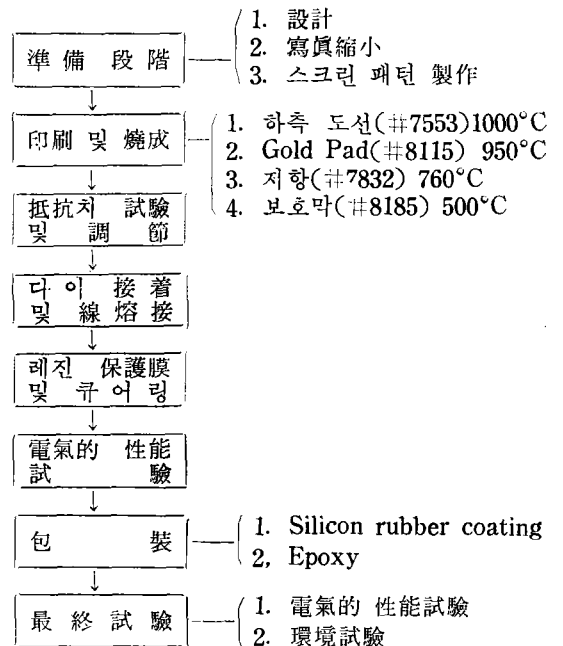
기판을 에폭시 몰딩으로 패키지 하기 前에 실리콘 러버(Silicon Rubber)를 입혀 주므로써 기판을 衝擊으로부터 保護하고 기판과 에폭시 간의 서로 다른 열 膨脹에 의해서 생기는 變形을緩衝토록 함으로서 기판면 상의 소성 回路와 靚을 保護할 수 있다. 피막 方法은 ECCOCIL 4350

(100gr, EMERSON & CUMING INC)과 CAT-ALYST 25(0.5~1 gr)을 混合하여 피막한 後 250°C에서 4時間, 常溫에서 24時間, 150°C에서 6時間 保管하여 完成할 수 있다.

(10) 包 裝

실리콘 러버 주형을 開發코져 하는 外部 제원에 따라 製作하여 알루미늄 기판을 固定한 後 STYCAST 2651M(100gr)과 CATALYST(8 gr, EMERSON & CUMING INC)을 配合하여 먼저 주형 내에 約 $\frac{1}{3}$ 까지 레진을 붓고 $10^{-3} \sim 10^{-4}$ 程度의 진공과 70°C의 條件으로 레진 속의 空氣를 逐出한 後, 다시 용기에 레진을 完全히 채우고 10~20分間 空氣를 再 逐出하여 常溫에서 5時間 放置한 다음 200°F에서 6時間, 250°F에서 4時間 保管토록하여 에폭시 몰딩이 끝나도록 했다. 以上으로 후막 製造 課程에 對해 說明하였으며그림 7은 上記 說明을 간추린 것이다.

그림 7. 厚膜 混成 回路 製作 過程



6. 測 定

完成된 製品의 電氣的 性能 測定은 에폭시 몰딩을 하기 前에 이루어졌다. 그에 對한 結果를 다음에 略述하면,

그림 8은 그림 3의 回路에서 R_2 외의 값을 固

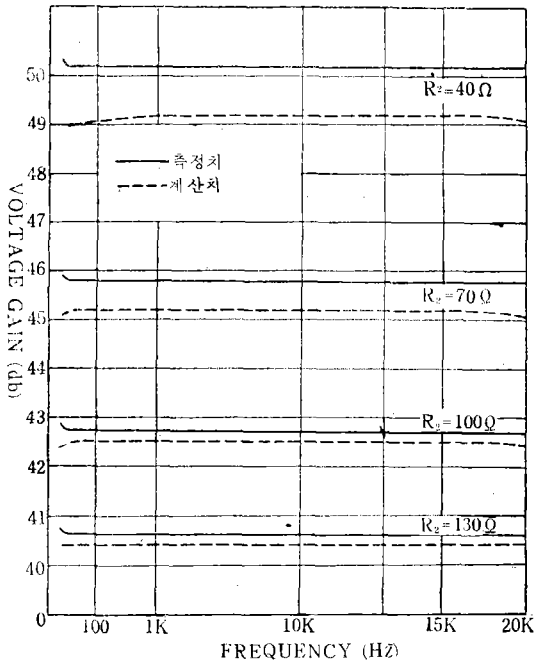


그림 8. 周波數 特性

定시키고 R_2 를 變化시키면서 測定한 周波數 特性으로서, 計算 結果에서 豫測한 바와 같이 R_2 가 電氣의 特性에 決定的 役割을 擔當함을 알 수 있으며 70 Ω ~130 Ω 의 範圍에서는 實측치와 計算值가 1db 이내의 오차를 갖고 있을 뿐이다. R_2 100 Ω

表 5. 電氣의 特性測定 結果

항 목	결 과	조 건
전 앞 이 득	43±0.5db	f=1KHz, 출력전압 =1 volt
최대무의출력	최소 5V(RMS)	f=1KHz
소 비 전 류	최대 9.6mA	
입력임피단스	60k Ω	f=1KHz
출력임피단스	150 Ω	f=1KHz
주 파 수 특 성	±0.5db (20Hz ~20KHz)	f=1KHz 기준, 출력전압=1 volt
자 유 진 압	최대 2.0mV	입력 22k Ω 터미네이트
의 율	최대 0.2%	f=1KHz, 출력전압 =1 volt

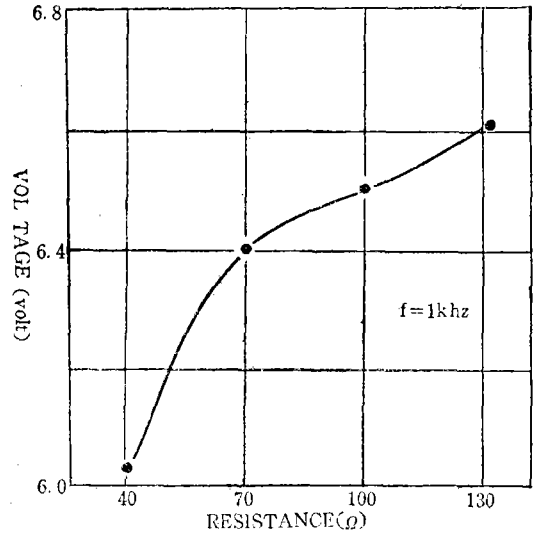


그림 9. 最大無歪 出力 電壓

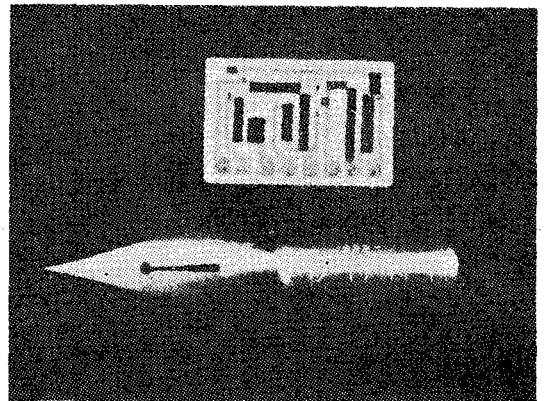


그림 10. 製品(包裝前)

에서는 計算과 實測值가 42.5 db, 42.7 db 로서 開發 目標인 43±0.5 db 에 極히 근사한 結果를 보이고 있음을 알 수 있다.

그림 9는 R_2 에 對한 最大 無歪 出力 電壓에 對한 測定值로서 R_2 增加에 따라 無歪 出力 電壓도 增加하고 있으며, R_2 가 100 Ω 에서는 6.5 Volts (rms)의 높은 값을 얻을 수 있었다.

表 5는 電氣의 特性을 測定한 結果를 綜合한 것이다. 예복시 몰딩 後 端子 試驗, 振動 試驗, 衝擊 試驗, 濕度 試驗이 이루어 졌으며 그 結果 電

氣의 特性에는 초기값에 對하여 電壓 利得 $\pm 1\text{db}$ 消費 電流 $\pm 10\%$ 의 양호한 結果를 가져왔다.

7. 結 言

위에서 詳細히 記述한 후막 技術에 依한 回路의 設計, 製作 및 試驗 方法은 從來의 方法에 比하여 몇가지 特殊한 點을 指摘할 수 있으나 大體的으로는 대동소이 하다고도 할 수 있을 것이다. 부연 하건데, 從來의 回路 製作 作業은 合成樹脂(蠟놀 또는 에폭시) 基板상에 接着되어 있는 銅薄을 선택 부식한 후 各種 回路 부품을 납땀 方法에 依하여 부착하는 것이 골자인데 반하여 厚膜集積回路 方式에 의한 回路의 製造 作業은 아무거나 기판 위에 願하는 패턴(또는 도형)으로 各種 回路 부품을 선택 印刷한 後 燒成하여 製作하고, 이러한 소성 方法으로 製作할 수 없는 能動 소자는 包裝이 되지 않은 칩형 소자를 直接 부착시키고 線 熔接 및 보호막을 입혀 包裝하므로써 集積 密度를 높일 수 있다는 點에서 크게 大조를 이룬다고 할 수가 있다. 그러므로 從來의 回路 製作 方法에 比하여 후막 집적회로 製作 方法은 제작 工정이 훨씬 複雜하며 材料의 選擇, 印刷 方法의 통제 및 正確한 소성 온도 곡선의 維持 等 製作 課程中 正確히 통제 되어야할 變數가 많아서 초심자에게 자칫 용기를 잃게 할 可能性이 없지 않으나 2~3個月의 教育 訓練으로 어느 程度의 基礎가 있는 사람이라면 쉽사리 所要 技術을 習得할 수가 있으며 특히 薄膜 集積回路 技術이나 半導體 集積回路 技術에 比較할 때 複雜하다거나 어렵다는 말을 할 수 없을 程度로 쉽다. 후막집적회로 技術의 特徵은 다른 집적회로 技術에 比하여 製造 課程이 단순하고 容易하며, 所要 施設 投資費가 가장 적게들 뿐만 아니라 노동 집약도가 높고 能力面에서 융통성이 많아서 韓國과 같은 與件에 가장 잘 맞는 技術이다. 본 고에서 取扱한 후막 技術에 의한 회로의 製作法은 후막 기술이 應用 됨으로 生産原價가 切下되고 小形化

되며 性能과 信賴度를 높히 줄 수 있는 수천가지 예중의 일부에 지나지 않는다. 오늘날 先進國에서는 各種 産業用 기기의 電子 회로 부품이 후막 기술에 의해 製造되고 있으며(電子 計算器, 精密測定 機器 등), 價格 競爭이 가장 激熱한 민생용 전자기기 중에서도 TV 등에 후막 技術의 使用度가 漸次로 增大되고 있으며, 후막 회로의 高 電壓 및 高 電流 取扱 能力은 自動車 전기 부품의 製造에도 적합함이 入證되어 自動車用 電氣부품 제조에도 應用되고 있는 實情이다. 본 稿에서 論議한 후막 집적회로 기술에 의한 회로 製造 方法이 후막 技術의 內容을 예로서 紹介 하므로써 電子 工業界의 관심을 환기시키고 후진성의 굴레를 벗고져 努力하는 우리들의 努力에 보탬이 되기를 바란다.

參 考 文 獻

- 1) Hamer, Donald W: "The fundamentals of thick film technology" The text of a seminar given at state of the Art, Inc.
- 2) W.G. Dryden: "Characterization of thick film Resistive For Maximum Production" Proceedings 1970 Electronic Components Conference pp, 412~418.
- 3) Jon A. Van Hise: "Process Variables in Thick Film Resistor Fabrication" July 1970 Solid State Technology.
- 4) M. S. CHAUSI: "Optimum design of the shunt series feedback pair with a maximally flat magnitude response" IRE Transactions on circuit theory.
- 5) Paul R. Van Loan: Thick Film Resistor Glaze of precision properties" The electronics Compoment conference 1969.
- 6) C. Y. Kuo: "The contact Resistance in thick film Resistors."