

MOS IC와 Bipolar IC의 比較

韓國科學技術研究所

權 寧 惠 *

1. 序 論

集積回路(IC)의 急速한 發達로 大小電子回路는 漸進的으로 IC化 되어가고 있다. 그 中에도 IC의 發展을 促進시킨것은 Digital 回路이며 이 回路는 單調하고 反復이 많기때문에 IC化가 쉽사리 되었던 것이다. 電子計算機, 通信機器등에 많이 쓰이는 이 Digital IC는 그 수요가 莫大하기 때문에 海外의 많은 半導體會社들이 앞을 다투어 研究開發한 結果 現在에는 所謂 LSI(Large Scale Integration)를 實現하였고 계속 그 技術을 다듬고 있다.

集積回路에 쓰이는 Transistor에는 세가지 종류가 있는데 그들은

가. Bipolar Transistor

나. MOS Field Effect Transistor

다. Junction Field Effect Transistor이다.

이들 中에서도 Digital IC에 쓰이는 것은 Bipolar Transistor와 MOS FET인데 같은 機能의 回路를 Bipolar Transistor를 써서 IC化 할수도 있고 MOS FET 만을 써서 IC化 할수도 있다. 前者를 Bipolar IC라 하고 後者를 MOS IC라고 한다. 여기에서 대두되는 問題는 그림 같은 機能의 回路를 IC化하는데 이것을 Bipolar IC로 하느냐 그렇지 않으면 MOS IC로 하느냐 하는 點이다. 이것은 마치 집을

짓는데 벽돌집을 짓느냐 보목크집을 짓느냐 하는 것과 비슷한 問題이다. 亦是 經濟性和 그 밖의 長短點을 검토하여 決定할 問題이다. 實際로 이러한 決定은 다음의 몇가지 點을 검토한 끝에 내린다.

가. 製作의 難易

나. 經濟的 打算

다. 信賴度

라. 回路의 特性(특히 速度特性)

미. 消耗電力

다음에 以上과 같은 觀點에서 Bipolar IC와 MOS IC를 자세히 比較하겠다. 以上 論議는 모두 Digital IC에 限한 것이다.

2. 製作工論

製作工程은 어느것이든 Planar Process를 쓰는데 Bipolar IC의 경우가 MOS IC의 경우보다 훨씬 복잡한 工程을 갖는다. 구체적 比較를 위하여 아래에 主要工程을 列舉해 보면,

Bipolar IC의 경우

- ① 酸化(Oxidation)
- ② 사진蝕刻(Photoresist Process)
- ③ 埋設層擴散(Buried Layer Diffusion)
- ④ Epitaxy(N/P)
- ⑤ 酸化
- ⑥ 사진蝕刻
- ⑦ Isolation 擴散
- ⑧ 酸化
- ⑨ 사진식각
- ⑩ Base Contact 擴散

*工學博士. 美國 Bell 研究所로부터 KIST에 招聘 研究員으로서 와 있었다.

- ⑪ 酸化
- ⑫ 사진蝕刻
- ⑬ Base와 Resistor擴散
- ⑭ 酸化
- ⑮ 사진蝕刻
- ⑯ Emitter와 Collector Contact 擴散
- ⑰ 酸化
- ⑱ 사진蝕刻(各接點들)
- ⑲ Al 증착
- ⑳ 사진蝕刻(金屬薄膜線路形式)

MOS I.C의 경우

- ① Epitaxy (N/N⁺)
- ② 酸化
- ③ 사진蝕刻
- ④ Source-Drain 擴散
- ⑤ 酸化
- ⑥ 사진蝕刻
- ⑦ Gate 酸化

- ⑧ 사진蝕刻(接點들)
- ⑨ 特別洗滌
- ⑩ Al 蒸着
- ⑪ 사진蝕刻(金屬薄膜線路 形成)

이와 같은 工程을 거쳐 完成된 製品의 斷面圖는 그림 1과 같다.

첫째 여기에서 뚜렷한 것은 Bipolar IC를 만드는 데는 그 製造工程이 많다는 것이다. MOS IC 보다 거의 두 배나 더 복잡한 工程을 거쳐야 Bipolar IC를 만들수 있다. 그렇기 때문에 Bipolar IC를 만들기는 MOS IC를 만들기 보다 배나 힘든다는 것은 明白한 事實이다. 또 Bipolar IC는 工程이 많기 때문에 生産品이 合格品이 되느냐 不合格品이 되느냐 하는 문제에서도 不利하다. 生産工程이 많으면 많을수록 그 生産品의 Yield 即 合格率은 줄어든다.

그러면 왜 Bipolar IC는 MOS IC 보다 많은 工程을 거쳐야하나 하는 點을 考察해 보면

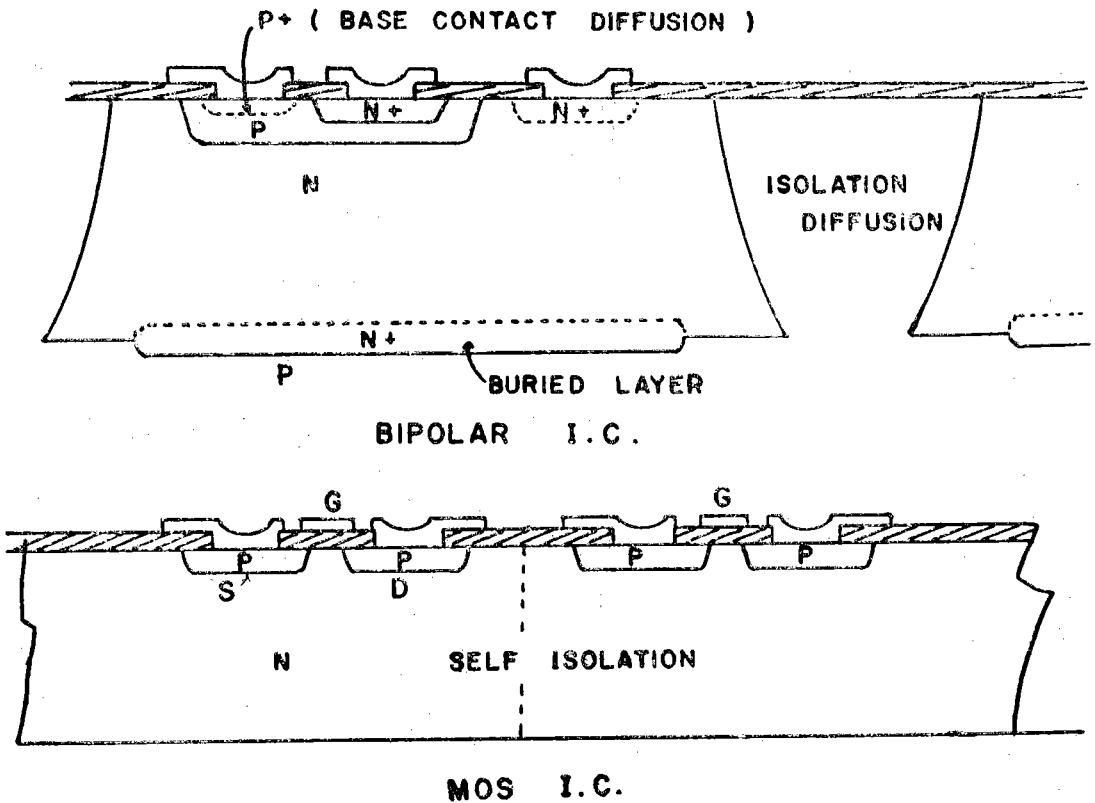


그림 1. Bipolar IC와 MOS IC

가) MOS Transistor는 같은 Silicon 基板 위에 많이 만들어 놓더라도 이들이 電氣的으로 隔離(P-N junction으로) 되어있어 그대로 回路를 形成할 수 있으나 Bipolar Transistor들은 서로 Collector끼리 短絡되어 있어 어떤 回路를 構成 하려면 이들을 격리시키기 위하여 所謂 Isolation Diffusion을 해야한다. 이런 方法으로 격리된 모양이 그림 1에 보여져 있다.

나) Bipolar Transistor의 Collector Series Resistance를 減少시키려고 埋設層擴散(Buried Layer Diffusion)을 해야 하는데 MOS FET는 그게 必要없다(그림 1).

다) Bipolar Transistor의 Base는 比較的 高抵抗이므로 금속(Al)과 Ohmic Contact Base를 만들려면 소위 Contact Enhancement Diffusion을 해서 低抵抗으로 만들어야 하는데 MOS FET의 Source Drain은 이미 低抵抗擴散이므로 그럴 必要가 없다.

라) Bipolar Transistor는 構造上 Base와 Emitter의 擴散을 따로따로 해야 하는데 MOS FET의 Source와 Drain은 同時에 擴散한다.

이와 같이 Bipolar IC는 전부 다섯번의 擴散을 해야 하는데 比하여 MOS IC는 單 한번의 擴散으로 充分하기 때문에 製造工程이 簡單하다.

3. 速度特性和 電力消耗

製作面에서는 Bipolar IC가 훨씬 複雜하지만 그 反面에 速度特성에 있어서는 MOS IC보다 훨씬 좋다. Digital IC의 속도 특성은 각 Transistor의 주파수특성과 直結되는데 Silicon의 경우 Bipolar Transistor는 f_T 가 최고 6~7GHz 정도인데 比하여 MOS FET는 겨우 數百 MHz가 現在 實現可能한 정도이다.

Bipolar Transistor의 速度特성을 制限하는 要素는 다음과 같다.

가) Emitter Time Constant, $C_e r_e$

여기 C_e 는 Emitter의 入力容量이고 r_e 는 그 直列抵抗이다.

나) 電子(或은 Hole)의 Base 및 空乏層 通過 時間

다) Collector Time Constant, $C_{sc} r_{sc}$

여기 C_{sc} 는 Collector의 Junction 容量이고 r_{sc} 는 同直列抵抗

라) Minority Carrier가 Base나 Collector에 注入되었을때 再結合에 걸리는 時間. 이것은 Base-Collector가 正方向으로 加壓되어 Transistor가 飽和狀態로 동작될 경우이다.

以上の 制限點들을 改善하려면 다음과 같이 Transistor의 구조개선 및 特殊處理를 해야한다.

가) Emitter와 Collector의 Junction Capacitance와 Series Resistance를 감소시킬 것.

나) Base의 幅을 되도록 좁게 할 것.

다) 耐壓에 支障이 없는 限 Collector의 不純物 농도를 높여 저항을 나추고 (r_{sc} 가 줄어든다) 空乏層을 좁힌다.

라) 금(Au)을 뒤에서 擴散하여 Base 및 Collector에서 Minority Carrier Life Time을 줄일 것. 即 이것은 電子와 Hole의 再結合을 促進시킨다.

마) 寄生容量을 되도록 줄인다.

이와 같은 改善條件들을 만족시키기 爲하여 各素子들은 점점 小型化되어 現在에는 極限에 (技術이 제한하는) 達하고 있다. 또 위에 各條件들은 同時에 만족시키기는 어려운 때가 많다. 서로 利害가 相反되는 경우가 생기기 때문이다. MOS FET는 Bipolar와는 달리 다음의 몇 가지 點 때문에 速度特성의 制限을 받는다.

가) 入出力의 RC值 即 Gate와 Source-Drain의 RC值

나) Hole의 移動度(Mobility)-P-Channel Device의 경우

다) Gate와 Drain사이의 Feedback容量

라) 線路和 基板사이의 寄生容量
가)의 制限을 벗어나려면 素子를 되도록 작게 하고 접속저항을 줄여야 함은 勿論이다. MOS IC는 거의 모두가 P-Channel Device를 쓰는데 이것은 Silicon의 表面性質때문이다. 그래서 결국 Hole이 Source와 Drain사이의 길(Channel)을 놓았다 없었가 하려면 그 속도는 이 Hole들의 移動度の 制限을 받는다. 그러나 만일 N-Channel의 Device를 쓸수만 있다면 電子의 移動도가 正孔의 그것보다 거의 3배나 되기 때문에 速度特性도 그만큼 改善될 수 있다.

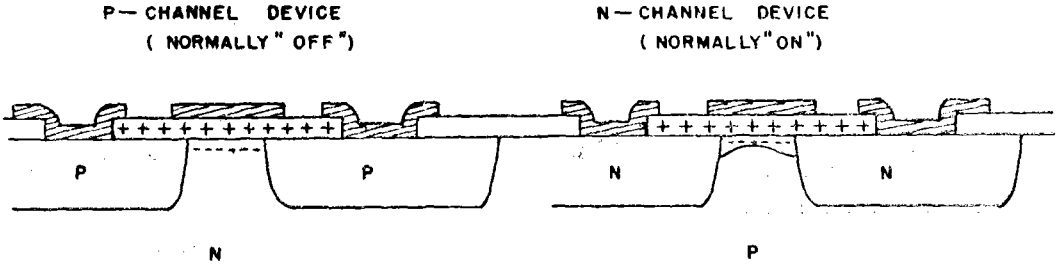


그림 2 P-, N-Channel MOS Device

MOS IC에 P-Channel Device만을 쓰는 이유는 그림 2에서 보는바와 같이 Silicon의 酸化皮膜의 性質때문이다. 即 SiO_2 皮膜속에는 항상 남아돌아가는 陽 ion이 있어 아래의 Silicon 基板表面에 電子를 끌어 올린다. 결국 N-type의 基板에다 P-type의 Source-Drain을 擴散하면 P-channel Device가 되는데 이때 Source와 Drain사이에는 Gate에 陰電壓을 加하지 않는限 電流가 흐르지 않는다. 따라서 이 Device는 좋은 Switch의 구실을 할 수 있는 것이다. 그러나 反對로 P-type 基板을 써서 Source-Drain을 Ntype로 하면 Gate에 電壓을 加하지 않아도 酸化皮膜속의 陽 ion들에 依하여 끌려 올라온 電子들이 N-Channel을 만들어 Source와 Drain사이를 短絡한다. 결국 이러한 Switch는 늘 閉路되었다가 電壓을 加해야만 開路되기 때문에 前者(P-Channel Device)보다 쓸모가 적은 것이다.

그 밖에 MOS IC의 速度特性을 改善하려면 寄生容量을 줄여야 함이 가장 重要하다.

現在 Bipolar IC의 速度特性은 그 제조기술의 完熟으로 거의 그 理論的 極限值에 達하고 있다. 그러나 MOS IC는 아직도 그 제조기술의 未熟으로 因하여 極限值에 達하지 못하고 있으며 앞으로 現在 存在하는 Bipolar와 MOS IC사이의 速度特性的 差異는 많이 解消될 것으로 보인다.

電力消耗의 면에서 따지면 Bipolar IC의 경우가 MOS IC보다 훨씬 不利하다. Bipolar Transistor는 Base 電流가 흘러야 動作하는데 反하여 MOS FET는 Gate에 加하는 電壓만으로 動作하기 때문에 電力消耗가 훨씬 적다. 電力消耗가 크면 그만큼 機器設計時에 그 機器의 溫度上昇을 막기위하여 또는 Silicon 基板의 發生

熱을 除去하기 爲하여 특별한 考慮를 해야한다. 大型 Computer의 경우 이러한 熱除去를 爲하여 強制冷却을 하는 경우가 많다.

MOS IC는 P-Channel과 N-Channel Device로 補償回路를 만들어 쓰면 거의 電力消耗를 없앨 수 있다. 現在 이러한 MOS IC의 長點을 살려 大型 Computer의 記憶장치(memory)를 이 MOS 補償回路로 代置하려는 노력이 經주되고 있다.

4. 信 賴 度

Transistor는 眞空管에 比하여 壽命이 훨씬 길다. 壽命이 길다함은 即 信賴도가 크다는 말과 마찬가지로이다. 그런데 IC가 發明된후 그 信賴도는 不連續素子(Discrete Device)로 回路를 만드는 것 보다 더욱더 增大되었다. 그러나 그 信賴도가 無限대로 커진것은 아니다 따라서 集積回路대로 그 信賴도가 問題가 되는것이다. 여기에 Silicon IC가 劣化되어가는 重要한 原因들을 列擧해 보면 다음과 같다.

1) 長期使用에 따라 回路線路로 使用한 金薄膜이 物理 또는 化學的 變化를 일으켜 開路現象을 일으킨다.

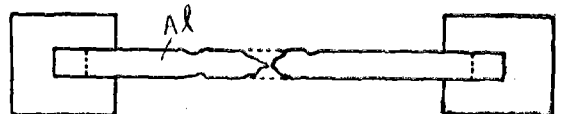


그림3. 알루미늄線路의 電流作用에 依한 開路

2) 異質金屬의 接合點이 高抵抗의 合金으로 變한다 (Al과 Au의 接點)

3) 不純物오염에 依하여 表面에서 高抵抗短絡

을 일으켜 回路 사이에 누설電流가 흐른다

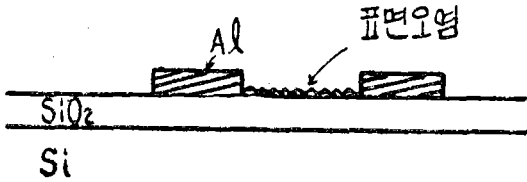


그림 4. 표면오염에 의한 短絡

4) 荷電物質로 表面이 오염되어 그直下에서 Channel을 형성하는 경우

5) 酸化皮膜속에 오염되어 있던 陽 ion들의 移動으로 일어나는 不安定狀態

6) 金屬(Al)과 Silicon의 接面에 結晶의 不完全點(Defect)이 존재하면 그런 結합을 통하여 合金된 부분이 成長하여 결국 그 밑의 P-N Junction을 短絡시킨다.

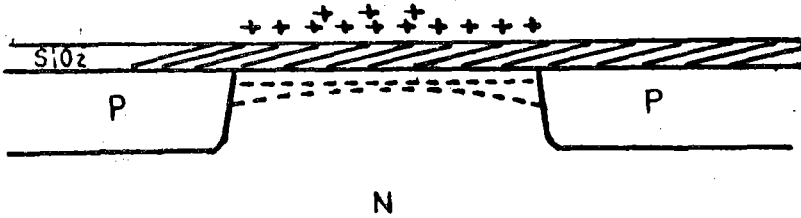


그림 5. 荷電不純物에 의한 逆轉層(Inversion Layer)의 生成

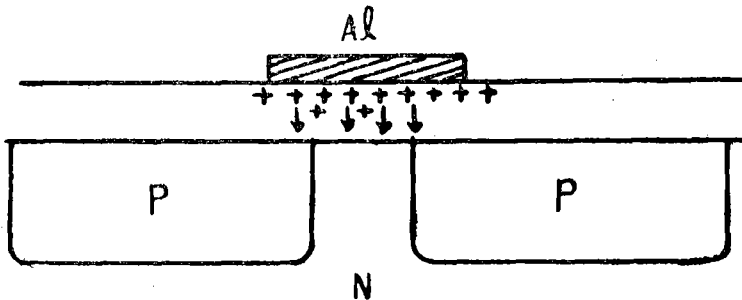


그림 6. 酸化皮膜속에 오염되어 있는 陽 ion들의 移動으로 MOS FET의 Threshold Voltage가 變한다

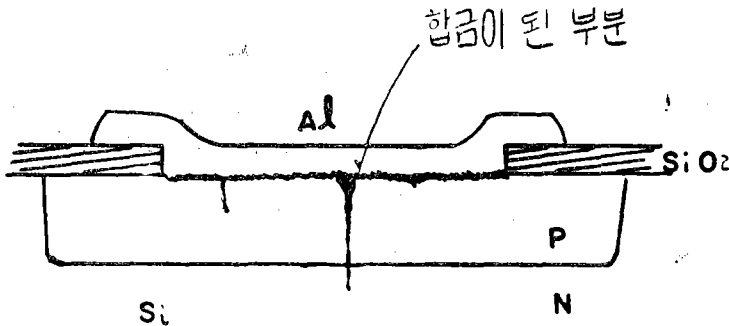


그림 7. 轉位(Dislocation) 같은 結晶의 結합을 따라 合金層이 번져나 가면 P-N Junction을 短絡한다.

히 MOS IC가 信賴度가 좋지 않은 理由는 Bipolar Transistor가 固體内部의 現象을 利用한 것인데 反하여 MOS FET는 固體表面現象을 利用한 것이기 때문이다. 大部分의 害로운 오염은 表面으로 부터 오기 때문에 MOS FET는 特別히 이에 敏感한 것이다. 그림 6에서 보는바와

以上에 列舉한것이 Silicon IC의 信賴度를 減하는 要素이다. 이들은 Bipolar IC나 MOS IC의 어느것에만 或은 共通으로 適用되는데 特

酸化皮膜속에 오염된 陽 ion에 의한 MOS FET의 不安定한 Threshold Voltage는 크게 MOS IC의 信賴度를 손상시키며 이러한 不安定은 거의 不可避하다. 왜냐하면 아무리 깨끗한 酸化皮膜을 만들려해도 현재의 기술로는 도저히 이 陽 ion들을 除去할 수 없기 때문이다. 그래도 꾸준한 技術의 發達로 현재는 상당히 그 信賴度가 向上되었으며 앞으로 계속 改善될것이다. 어쨌든 지금 現在로는 Bipolar IC의 경우가 훨씬 信賴度가 높은 것만은 事實이다.

5. 設計上 差異點

集積回路的 設計의 觀點에서 보면 MOS IC가 斷然 有利하다. 그 理由는 첫째 MOS FET는 電氣的으로 또는 幾何學的으로 구조가 간단하고 對稱이다. 따라서 Source와 Drain은 바꾸어도 상관 없다. 이에 比하여 Bipolar Transistor는 非對稱이므로 Collector와 Emitter를 바꾸어서 使用할 수는 없다.

(B)

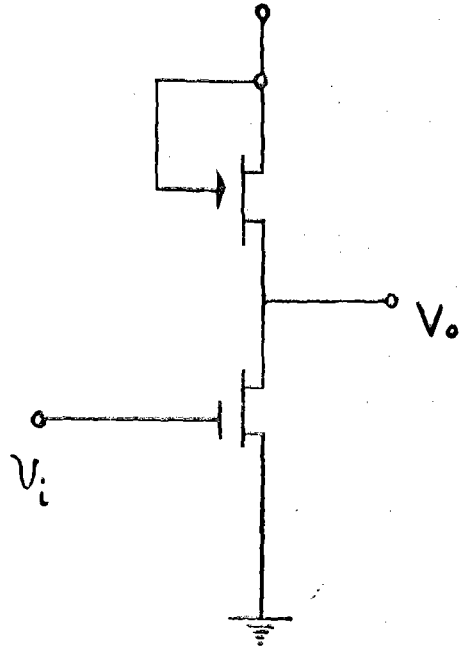
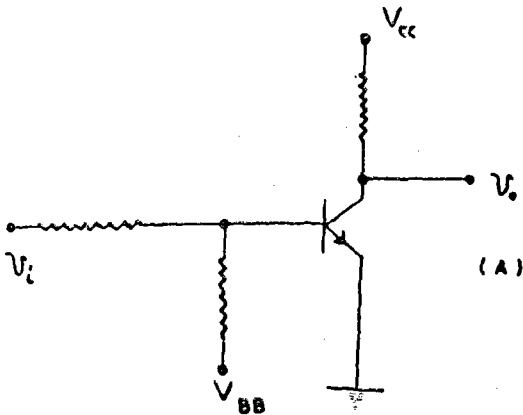


그림8. Bipolar (a)와 MOS(b) Inverter

둘째 Bipolar IC는 Transistor와 Resistor가 그 構成要素인데 反하여 MOS IC는 MOS FET만이 그 構成要素이다. MOS IC에서는 必要한 抵抗을 MOS FET의 Drain과 Gate를 短絡하여 얻을 수 있기 때문이다(그림 8b). 또 Gate에 一定한 Bias를 주어도 必要한 抵抗値를 얻을 수 있다.

Bipolar IC에서는 Base擴散時 抵抗을 同時에 擴散시켜 使用한다. 이런 抵抗은 거의 모두가 Silicon 基板의 相當한 面積을 차지한다. 그 뿐아니라 設計時 各素子를 적당히 나열하는데 보다 힘이 더든다. MOS IC는 MOS FET들을 規則的으로 羅列하면 되기 때문에 훨씬 設計에 簡便하다.

셋째 같은 機能의 回路를 Bipolar로 하면 MOS로 하는 경우 보다 素子數가 많이 必要하다. 따라서 必要한 Silicon 基板의 面積이 커진다.



IC 내에서 單位素子가 차지하는 面積도 Bipolar의 경우가 MOS FET의 경우보다 훨씬 크다 그림 1에서 대강 그 比較를 할 수 있다. 結局 같은 機能의 回路를 Bipolar IC로 하면 MOS IC로 하는 경우보다 훨씬 더 넓은 面積을 차지하게 되며 5倍以上의 面積을 必要로 한다.

그림 8은 가장 간단한 MOS와 Bipolar IC에 쓰이는 Inverter의 回路圖이다. 이 그림에서 보는 바와 같이 Bipolar로 하면 抵抗과 Transistor等 많은 素子를 必要로 하는데 MOS로 하면 두개의 MOS FET만이 必要하게 된다.

結果的으로 MOS IC는 Bipolar IC보다 設計가 容易하고 또 같은 面積에 對한 回路密度가 다섯배 이상 크기 때문에 LSI(Large Scale Integration)에 適合하다

6. 結 論

以上 論點한마를 간단히 추리면 제 1표와 같이 된다.

다음 表에 기재된 것 이외에 MOS는 Bipolar에 比하여 放射性耐力이 弱하다. 이 點은 軍事用이나 宇宙開發用으로 MOS IC를 쓸 수 없는 치명적인 短點이 된다.

제 1 표

項目	種類	Bipolar I.C	MOS I.C
製作의 難易		어렵다	쉽다
速度特性		빠르다	느리다
信賴度		크다	작다
電力消耗		크다	작다
回路密度		작다	크다
設 計		어렵다	쉽다
經濟性		비싸다	싸다

綜合的으로 생각해 볼때 Bipolar IC는 속도 특성이 좋고 信賴도가 높다. 따라서 큰 速度와 높은 信賴도를 必要로하는 大型 Computer 通信用, 軍事用, 宇宙開發用等に 쓰인다. MOS IC는 제작이 용이하고 回路密度가 커서 LSI에 適合하며 또 電力消耗도 작고 무엇보다 廉價이다. 이 때문에 MOS IC는 消費市場用 計測器나 桌上計算機等に 널리 使用되고 있으며 앞으로 技術이 發達함에 따라 速度특성과 信賴도가 改善되면 점점 市場이 커질것은 當然한 일이다. 이미 大型 Computer의 Memory를 MOS IC로 바꾸려는 努力은 相當한 進척을 보이고 있는데 이것은 MOS IC의 消耗電力이 작은것과 製作 설계가 容易하여 LSI化할 수 있다는 點 그리고 廉價라는 點에 자극을 받은 때문이다.