論 文

論 文 69-6-1-3

트랜지스터 對數增幅器의 解析

(Analysis of Transistorized Logarithmic Amplifier)

李 相 培
(Lee, Sang Bae)

要 約

하이브리드-π 等價回路를 使用하여 共通 에미터 트랜지스타를 饋還素子로 하는 對數增幅器의 傳達函數와 安定에 必要한 入力容量 C_1의 값을 求하였다.

이 增幅器에서는 入力電流와 出力電壓이 對數關係를 가지고 있으며 C_1과 r_{ce}에 依하여 時定數가 決定된다. 이 시스템이 安定하기 爲한 C_1의 最小値를 誘導하였다.

ABSTRACT

Detailed analysis has been developed concerning the transfer function and stability condition of the logarithmic amplifier using a common emitter transistor as a feed-back element.

The analysis shows that input current vs output voltage transfer characteristics is accurately logarithmic through entire operating current, and the time constant depends on input capacitance and collector-emitter equivalent resistance. Also the minimum value of input capacitance required to stabilize the system is derived.

1. 序 論

對數特性을 갖는 增幅器는 廣帶域에 걸쳐 變化하는 信號를 測定하는데 많이 應用되고 있다. 即 相似型電子計算, 電壓計, 對數增幅器, 原子力計測과 레이다에서와 같이 펄스電流를 취급하는 곳에 많이 利用된다.

이 增幅器에서는 電流와 電壓間에 對數關係를 갖는 對數素子들이 使用되고 있는데 이 素子들은 通常 入力回路나 增幅器의 饋還루프內에 挿入하므로써 入力電流를 出力電壓으로 變換시킨다.

大部分의 應用分野에서는 넓은 範圍에 걸친 正確한 對數變換特性과 빠른 速度가 要望되고 있으며 낮은 電流範圍에서는 이에 따르는 雜音이 또한 問題視된다.

對數素子로서는 二極眞空管과 多極管(eletrometer tube)의 格子와 陰極空間을 利用하며 半導體의 境遇에는 接合다이오드와 接合트랜지스타를 素子로 하여 電流와 電壓間의 對數特性을 얻는다.

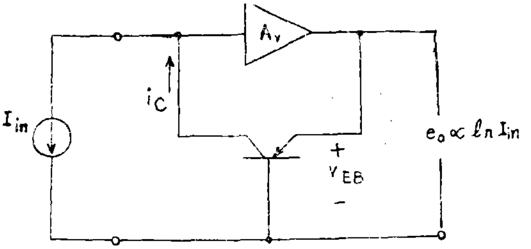

그림 1 對數增幅器의 基本回路

Fig. 1 Basic circuit of logarithmic amplifier.

*原子力研究所 電子工學研究室
Electronic Division,
Atomic Energy Research
接受日字 : 1969年 5月 8日

그림 1은 對數增幅器의 基本回路이다. 演算增幅器와 饋還素子로서 베이스共通 트랜지스타를 使用하였으며 콜랙터電流와 에미터-베이스 電壓間에 對數關係를 利用하고 있다. 그림 1의 回路에서 에미터-베이스間 電壓이 順方向으로 걸리고 콜랙터-베이스間 電壓이 零인 條件下에서 콜랙터電流 i_c와 에미터-베이스間 電壓 V_{EB}사이에는 다음과 같은 關係가 成立한다.

$$i_c = I_1\left[exp\left(\frac{qV_{EB}}{KT}\right)-1\right] \cdots\cdots\cdots\cdots\cdots\cdots (1)$$

따라서 $V_{CB}=o$이고 $ext\left(\frac{qV_{EB}}{KT}\right) \gg 1$ (常溫에서 $V_{EB} \geqq 0.1\ volt$)인 條件下에서는 다음과 같이 쓸 수 있다.

$$ln i_c = ln I_1 + \frac{q}{KT}V_{EB} \cdots\cdots\cdots\cdots\cdots\cdots (2)$$

現在까지는 트랜지스타를 素子로 하는 對數增幅器의 傳達函數에 關한 詳細한 解析이 없었다. 이 論文에서는 에미터共通 트랜지스타를 饋還素子로 使用하는 對數增幅器에 關한 傳達函數를 求하고 이를 使用하여 安定度問題를 다루려한다.

2. 對數增幅器의 傳達函數

饋還素子로서 에미터共通 트랜지스타를 使用한 對數增幅器의 基本回路를 그림 2에 보였다.

傳達函數를 求하기 爲하여 그림 3과 같은 하이브리드-π 等價回路를 利用할 수 있다. 이 等價回路에서 使用된 各成分은 다음과 같다.

r_{ce}=콜랙터와 에미터間의 等價抵抗

$r_{b'c}$=逆電壓에 對한 베이스 콜랙터 接合抵抗

$r_{b'e}$=베이스-에미터入力抵抗

$C_{b'c}$=擴散容量과 空乏層容量을 合한 콜랙터와 베이스間의 等價容量

g_m=相互콘덕턴스, $g_m=\frac{q|I_c|}{KT}$

R_1=演算增幅器의 等價入力抵抗

r_o=演算增幅器의 等價出力抵抗

R_L=負荷抵抗

I_{in}=入力印加電流

C_1=入力容量

C_o=出力容量

A_v=演算增幅器의 電壓利得, $A_v=\frac{A_o}{1+sT_A}$

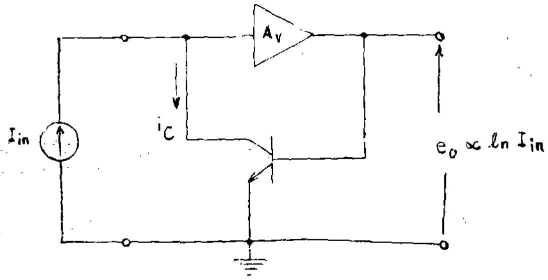

그림 2 基本對數增幅器

Fig. 3 Basic logarithmic amplifier

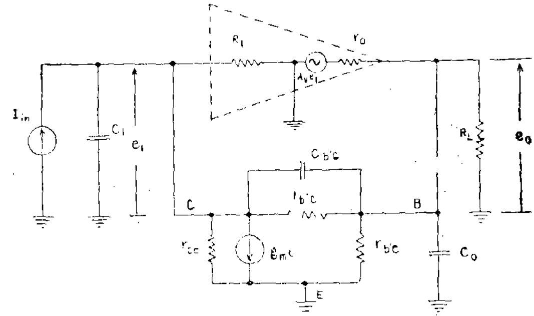

그림 3 對數增幅器의 等價回路圖.

Fig. 3 Equivalent circuit diagram of a logarithmic amplifier.

하이브리드-π 等價回路에서 入力과 出力 節點에 對한 節點方程式으로부터

$$e_1(s)=\frac{I_{in}(s)-g_m e_o(s)+e_o(s)\,(1/r_{b'c}+sC_{b'c})}{\frac{1}{R_1}+\frac{1}{r_{ce}}+\frac{1}{r_{b'c}}+s(C_1+C_{b'c})} \cdots\cdots\cdots\cdots (3)$$

$$e_o(s)=\frac{\frac{A_v e_1(s)}{r_o}+e_1(s)\left(\frac{1}{r_{b'c}}+sC_{b'c}\right)}{\frac{1}{r_o}+\frac{1}{R_L}+\frac{1}{r_{b'e}}+\frac{1}{r_{b'c}}+s(C_o+C_{b'c})} \cdots\cdots\cdots\cdots (4)$$

위 두式을 푸로우線圖로 그려보면 그림 4와 같다.

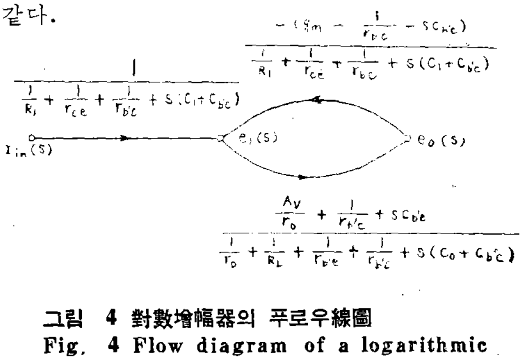

그림 4 對數增幅器의 푸로우線圖

Fig. 4 Flow diagram of a logarithmic amplifier.

演算增幅器가 電壓源으로 動作하고 있을때 적은 電流에 對하여 다음과 같은 假定을 세울 수 있다.

$R_1 \gg r_{b'c}$

$R_1 \gg r_{ce}$

$r_o \ll R_L$

$r_o \ll r_{b'c}$

$C_1 \gg C_{b'c}$

$C_o \gg C_{b'c}$

이 條件을 考慮하여 傳達函數 $T(s)=\dfrac{e_o(s)}{I_{in}(s)}$를 求하면

$$T(s)=\frac{1}{\left(g_m-\dfrac{1}{r_{b'c}}-sC_{b'c}\right)}\cdot\frac{1}{1+\dfrac{\left[1+sC_1\left(\dfrac{r_{ce}\,r_{b'c}}{r_{ce}+r_{b'c}}\right)\right](1+sC_or_o)}{A_v(g_mr_{b'c}-sC_{b'c}r_{b'c})\left(\dfrac{r_{ce}\,r_{b'c}}{r_{ce}+r_{b'c}}\right)}}\cdots(5)$$

푸로우線圖에서 루프傳達 LT(s)를 求하면,

$$LT(s)=\frac{A_v(g_mr_{b'c}-sC_{b'c}\,r_{b'c})}{\left[1+sC_1\left(\dfrac{r_{ce}\,r_{b'c}}{r_{ce}+r_{b'c}}\right)\right]}\cdot\frac{\left(\dfrac{r_{ce}\,r_{b'c}}{r_{ce}+r_{b'c}}\right)}{(1+sC_or_o)}\cdots\cdots(6)$$

따라서 傳達函數 T(s)는

$$T(s)=\frac{1}{\left(g_m-\dfrac{1}{r_{b'c}}-sC_{b'c}\right)}\;\frac{LT(s)}{1+LT(s)}\cdots\cdots(7)$$

$A_v=\dfrac{A_o}{1+sT_A}=\dfrac{1}{1+sT_A}$이고 $K_c=g_mr_{ce}$, $r_{b'c}=\beta_or_{ce}$로 表示할 수 있으므로

$$LT(s)=\frac{K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)\left(\dfrac{\beta_o}{1+\beta_o}\right)}{\left[2+sC_1r_{ce}\left(\dfrac{\beta_o}{1+\beta_o}\right)\right](1+sC_or_o)}\cdot\frac{1}{(1+sT_A)}$$

$$T_1=C_1r_{ce}\left(\frac{\beta_o}{1+\beta_o}\right)$$

$T_o=r_oC_o$라고 놓으면

$$LT(s)=\frac{K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)\left(\dfrac{\beta_o}{1+\beta_o}\right)}{(1+sT_1)\ (1+sT_A)\ (1+sT_o)}\cdots(8)$$

이 式이 루프 傳達을 나타내는 一般的인 表現式이다.

對數增幅器에서 動作電流는 大略 $10^{-12}\sim10^{-3}$ amp 程度이며 β_o는 恒常 1보다 훨씬 큰 範圍에서 動作되므로, 時定數 T_1이 T_A나 T_o보다 커서 루프傳達에서 支配的이다.

모든 動作範圍에서 適用되는 루프 傳達에서 單一 폴이 支配的이므로 다음과 같이 쓸수있다.

$$LT(s)=\frac{K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)}{1+sT_1}\cdots\cdots(9)$$

따라서 傳達函數는

$$T(s)=\frac{1}{g_m-\dfrac{1}{r_{b'c}}-sC_{b'c}}\cdot\frac{\dfrac{K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)}{1+sT_2}}{1+\dfrac{K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)}{1+sT}}$$

$$=\frac{K_c}{g_m\left[1+sT_1+K_c\left(1-s\dfrac{C_{b'c}}{g_m}\right)\right]}\cdots\cdots(10)$$

$T_1=C_1r_{ce}$를 代入하고 $g_m\gg\dfrac{1}{r_{b'c}}$, $C_1\gg C_{b'c}$, $K_c\gg1$인 條件을 使用하면

$$T(s)=\frac{\dfrac{1}{C_1}}{s+\dfrac{g_m}{C_1}}\cdots\cdots(11)$$

$$e_o(s)=\frac{\dfrac{1}{C_1}}{s+\dfrac{g_m}{C_1}}I_{in}(s)\cdots\cdots(12)$$

3. 對數增幅器의 安定度

對數增幅器의 動作電流中 큰 電流에서는 安定問題가 일어나게되며 Routh의 安定度 判別法을 써서 閉루프 安定度를 檢證하여 安定을 爲한 値를 定하려한다.

$$LT(s)=\frac{K_c\left(1-\dfrac{C_{b'c}}{g_m}\right)}{(1+sT_1)\ (1+sT_A)\ (1+sT_o)}=-1$$

이라 놓으면 閉 루프 特性方程式은

$$(1+sT_1)\ (1+sT_A)\ (1+sT_o)+K_c\left(1-s\frac{C_{b'c}}{g_m}\right)\left(\frac{\beta_o}{1+\beta_o}\right)=o$$

$$T_1T_AT_os^3+(T_1T_A+T_AT_o+T_1T_o)s^2+$$

$$\left(T_1+T_A+T_o-K_c\frac{C_b{'}_c}{g_m}\right)s+1+K_c=o \cdots (13)$$

安定度를 檢證하기 위한 Routh配列은 다음과 같다.

$$\begin{array}{lll} s^3 & T_1T_AT_o & T_1+T_A+T_o-K_c\frac{C_b{'}_c}{g_m} \\ s^2 & T_1T_A+T_AT_o+T_1T_o & 1+K_c \\ s^1 & \left(T_1+T_A+T_o-K_c\frac{C_b{'}_c}{g_m}\right)-\frac{T_1T_AT_o(1+K_c)}{T_1T_A+T_AT_o+T_1T_o} & \\ s^0 & 1+K_c & \end{array}$$

이 Routh配列에서 시스템이 安定하기 爲하여 即 모든 根이 複素平面의 左側半面에 位置하기 爲하여는 첫 컬럼의 符號가 變하지 않아야 된다. 모든 파라미터는 正의 實數이기 때문에 시스템이 安定하기 爲하여는 $\left(T_1+T_A+T_o-\frac{K_c\, C_b{'}_c}{g_m}\right)-\frac{T_1T_AT_o(1+K_c)}{T_1T_A+T_AT_o+T_1T_o}$ 도 亦是 正이 되어야한다.

即 $T_1+T_A+T_A+T_o-\frac{K_c\, C_b{'}_c}{g_m}>\frac{T_1T_AT_o(1+K_c)}{T_1T_A+T_AT_o+T_1T_o}$

萬一에 $\frac{1}{T_o}\gg\frac{1}{T_1}+\frac{1}{TA}$인 條件이라면

$$\frac{T_1+T_A-K_c\frac{C_b{'}_c}{g_m}}{T_o}>K_c \cdots\cdots\cdots\cdots\cdots (14)$$

여기에 T_1과 T_o를 代入하고 $\frac{\beta_o}{1+\beta_o}\approx 1$이라놓으면

$$\frac{C_1r_{ce}+T_A-K_c\frac{C_b{'}_c}{g_m}}{r_oC_o}>K_c \cdots\cdots\cdots\cdots (15)$$

이條件에서 增幅器를 安定시키기 爲한 C_1의 最少値를 求할수 있다.

$$C_1r_{ce}+T_A-K_c\frac{C_b{'}_c}{g_m}>K_c\ r_oC_o$$

$$C_1>\frac{1}{r_{ce}}\left(K_cr_oC_o-T_A+K_c\frac{C_b{'}_c}{g_m}\right)\cdots\cdots\cdots (16)$$

따라서

$$C_1min=\frac{1}{r_{ce}}K_c\left(r_oC_o+\frac{C_b{'}_c}{g_m}-\frac{T_A}{K_c}\right)$$

$g_m=\frac{q|I_c|}{KT}$, $r_{ce}=\frac{K_c}{g_m}=K_c\frac{KT}{q|I_c|}$를 代入하면

$$C_1min=\frac{q|I_c|_{max}}{KT}\left(r_oC_o+C_b{'}_c\frac{KT}{q|I_c|_{max}}-\frac{T_A}{K_C}\right)\cdots\cdots\cdots\cdots (17)$$

여기서 $|I_c|_{max}$은 對數 트랜지스터의 最大動作電流이며 이 電流에서 C_{1min}을 求하여야 되기 때문이다.

4. 結　　論

트랜지스터를 使用한 對數增幅器의 傳達函數와 安定度問題에 對하여 살펴보았다. 이 시스템의 傳達函數(11式)는 全動作電流에 걸쳐서 入力電流와 出力電壓이 對數關係를 갖고 있음을 알 수 있다. 그러나 選擇한 트랜지스터의 特性이 本文의 假定에 부합되지 않는다면 對數特性에 相當한 差異를 가져오게 될 것이다. 時定數T_1을 決定해 주는 要素가 入力容量과 r_{ce}임을 알 수있다.

시스템을 安定시키기 위한 最少入力容量(17式)은 Overshoot를 同伴할 수 있으므로 最少Overshoot를 考慮하여 充分한 餘裕를 두어야 할 것이다.

참고문헌

1. G.A. Gilmour, "New Developments in Logarithmie Amplifiers," IEEE Trans. Nucl. Sci. NS-14 (1), February, 1967.

2. J.F. Gibbon and H.H. Horn, "A Circuit with Logarithmic Transfer Response Over 9 Decades, IEEE Trans. Circuit Theory, CT-11(3), September", 1964.

3. L.S. Horn and B.I. Khasanov, "On Transter Characteristicl of Logarithmic Amplifier," Nucl. Inst. and Methods, 40, 1966.

4. W.L. Paterson, "Multiplication and Logarithmic Conversion by Operatioal Amplifer-Transistor Circuits," Rev. Sci. Inst. Vol. 34 No.12 December. 1963.

5. M.Y." El-Ibiary, "Semiconductor Logarithmic DC Amplifer,"IEEE Trans, Nucl. Sci. NS-10 (2), April, 1963.