

特 輯

I C 的 動 向

編 輯 部

IC는 軍用 宇宙用으로 開發되어 發達되어 왔는데 電子計算機, 電子스위치, 計測機器, 傳送機器, 消費者用機器 등 이의 實用化는 急速度로 擴張되어 가고 있어 電子工業을 段階的으로 볼때 眞空管時代, 트랜지스터時代에 다음가는 第3의 IC時代를 形成하게 되어 가고있다.

이 IC의 定義라든가 構造등에 대하여는 本誌 第四卷 第一號에서 金俊鎬氏가 仔細하게 說明한 바 있다. 그러므로 여기서는 重複되지 않는 限에서 IC의 現況과 其他問題 點들을 생각하기로 한다.

IC의 動向을 보면 論理回路에 限하여서는 設計方法은 거의 標準化되었고 이것을 使用하는 시스템이라든가 實裝方法이라든가 하는 第2段階를 研究의 對象으로 하고있다. 이것을 위해서 Large Scale Integration이란 高度의 IC化가 研究되어 實用에 採用하도록 하고있다.

그런데 線形回路에서는 進歩가 늦어지고 있지만 여러가지 增幅器가 나오고 있는 實情이다. IC에서 要求되는 性能은 機器마다 다르겠지만 高速스위치化, 高壓化 등이 必要한데 IC의 몇 性能中에서 超高密度化에 의해서 布線에 따르는 필스應答速度의 遲延을 없애고 다시 1種類의 回路를 多數使用할수 있다는 特色을 살린것이 電子計算機라 할수 있다.

Dallas市에 있는 Texas Instruments社는 1960年 中期부터 IC를 市販하기 시작하였다. 同社의 主要한 使用者로는 Minuteman B 컴퓨터用的 Autonetics社와 Litton社의 TFX 컴퓨터用과 Sperry社의 Loran C 受信機 등을 들수 있다. Mountain View에 있는 Fairchild社의 Micrologic gate의 前身 DCTL(Direct Coupled Transistor Logic)은 그後 RTL(Resistor Transistor Logic)

素子로 代替되었다. 同社는 IC를 Apollo 및 Phoenix 計劃을 위해서 供給하여왔다. 그後 많은 論理回路를 發表하여 해를 거듭함에 따라 擴大하게 되어가고 있다. Phoenix에 工場을 가진 Motorola社에서는 最初 平均遲延時間 6nS의 電流 Mode를 갖는 論理回路를 製造하고 있었는데 그後에 修正한 TTL (Transistor Transistor Logic) 및 DCTL과 DTL (Diode Transistor Logic)回路를 만들고 있다고한다. RCA社는 1963年 부터 每年 數百萬弗에 달하는 投資를 하여 IC를 育成하였고 IC市場에의 進出은 他社보다 빨랐지만 Micromodule 計劃에 長期關聯되어 IC에의 움직임은 늦었다. Sermorville에 IC工場을 集中하고 있는데 同社의 廣範圍한 長期研究目標은 MOS의 回路設計에 重點이 두어지고 Si MIC와 能動的인 薄膜素子를 完成하여 薄膜 IC의 分野도 目標로하여왔다. 그後에 美國의 IC의 技術的 動向은 顯著하게 進展되어 信賴度 hybrid에서 Si Monolithic으로 Large Scale Integration, Linear Circuit로의 擴大, MOS IC 등의 問題에 直面하면서 現在에 이르고 있다.

트랜지스터의 큰 輸出國으로서 자랑하고 있던 日本은 IC에서는 美國에 뒤져 처음에 試作되어 發表된것은 1961年(電試研究報告 No. 660)이었다. 그後에 各社에서는 研究의 投資가 계속되었고 最近에는 이에對한 關心이 急激하게 增加하였다.

그한 理由로는 IC가 消費者用機器에도 使用되기 시작하였기 때문이다.

몇개의 有名메이커의 現況을보면 富士通信機製造社에서는 薄膜 Analog 回路 및 Digital Monolithic回路는 生産段階에 있고 Analog Monolithic回路는 開發段階에 있다. 生産量은 1~2萬個/月이고 開發이 끝나는것부터 順次生産에 移行되고 있다. 日立社에서는 CML (Current Mode

Logic) DTL, TTL, MOS IC, Linear IC에 대해서 開發段階에 있고 生産量豫定은 1967年度에 10萬個, 1968年度에 90~50萬個, 1969年度에 80~100萬個로 잡고있다. 協同電子技術研究所에서는 HIC, MIC의 TTL; hybrid型 diode module 등이 生産段階에 있고 MOS IC가 開發段階에 있다. 三菱社에서는 DTL, HLTTL이 生産段階에 있고 Linear IC, MOS IC, LSI등을 開發하고 있다.

또 NEC社는 論理回路에서 monolithic으로 DTL, TTL(一部) CML(一部)등을, 線形回路로는 Video Amp, Hearing Aid Amp, Operational Amp, 電源安定回路등 約 10種을 生産段階에 있으며 生産量은 月産 10萬個이다. 開發段階에 있는 것은 MOS-Logic CML Differential Amp IF Amp等이다.

其他 沖電氣社, Sony社, 三洋電氣社, 東芝社 등에서 또 비슷한 事項들을 開發하고 있고 一部 生産에 들어가고 있다.

Si monolithic과 hybrid

受動素子の R, C를 각각 薄膜으로 만들고 이것에 既成의 能動素子(Tr, Di)를 부친 hybrid構造와 Si monolithic의 어느것이 有利한가 하는 것은 1965년까지 많은 時間을 두고 議論의 對象으로 하였다. IBM社는 처음부터 薄膜技術에 重點을 두고 360型 計算機를 獨自의 hybrid回路만으로 構成하여 이 生産을 繼續하고있다. IBM은 이 製造技術을 SLT (Solid Logic Technology)라하고 이 680型의 SLT는 傳播遲延時間 1.5nS로 두장의 세라믹蓋板上下 4面에 回路를 構成하고 있다. hybrid回路의 長點으로는 ①容量이 작은 것이다. 半導體 IC에서는 isolation用으로 p-n 接合容量이 들어가 超高速動作이 되지않고 1nS 以下の 回路가 有利하게 된다.

② 高抵抗이 만들어진다 抵抗으로는 Ni-Cr 薄膜이 가장 靚프이고 1M을가까이의 抵抗이 되는데 半導體 IC에서는 10³~20k옴이다.

③ hybrid의 構成部品の 精度가 높고 溫度係數가 작다.

④ hybrid는 마스크등의 變換이 容易하다 1965年初期에는 이 兩者는 共存하여 高性能回路에는

hybrid를 採用하고 回路性能이 그렇게 嚴格하지 않고 多數를 要求하는 경우 Si monolithic을 使用하여 왔다.

그러나 그後 monolithic의 價格이 싸게되고 또 特性도 向上하였으므로 RCA 기타의 電子計算機 메이커의 數社가 商業通信 科學用的 것을 monolithic으로 만들고 있다. monolithic의 收容密度의 크기, 安價, 低消費電力, 潛在의 高速性으로 보아 monolithic은 거의 모든 用途에 使用되게 될 것이라는 確實한 傾向이 보여지고 있다.

Large Scale Integration

펜실바니아大學에서 1966年2월에 열린 國際 固體回路會議時 Keynote 討論會席上에서 LSI도 論議되었는데 여기서 「이미 hybrid이나 Si monolithic이나 하는것은 議論되지 않는다 마이 크로波와 같은 特殊한것을 除하고는 美國이 直面하고 있는 LSI를 實現하는데는 Si monolithic밖에 方法이 없다」라고 하고있다.

또 1966年은 Si monolithic으로 어느 程度까지 IC化할수 있는가를 論하는 段階라고 IBM의 J. C. Logue가 使用者의 立場에서 말하고 있다.

計算機用 digital IC의 製造技術은 顯著하게 改善되어 實裝密度는 從來部品을 使用한 경우에 比하여 大幅으로 증가 하고 또 gate 當의 speed가 1nS以下에 達할수 있는것은 곧 實現 될것이다. 그렇게 布線長을 어떻게 하면 짧게 할수 있느냐 하는 問題가 일어난다. 이것의 한 解決策으로서 LSI가 생각되고 이 LSI는 IC의 集積度를 높여 IC를 回路 또는 部品の 分野에서 裝置의 分野까지 擴大하려고 하는 것이다.

例를 들면 하나의 chip上에 加算器, Counter register등의 靚시스템까지 만들려고 하는것으로 시스템을 設計하는 立場에서 생각하면 LSI는 原價를 輕減하고 性能을 向上시켜 信頼度를 增加시키고 새로운 시스템의 構成을 可能케 하는 點에 興味가있다. LSI는 1 Package內의 回路數가 增加하므로 가령 Packaging의 費用이 다소 增加하여도 1回路當의 原價는 減少한다.

LSI 回路收容의 첫目標은 한 chip에 100個이다. 이個數가 너무 많게되면 價格이 크게되므로 이 程度로 우선 定한것같다.

또 問題로하는 計算機가 어느程度 多數製造되고 있는가에 의해서 LSI化에 따라서 增大하는 費用의 比重이 달라진다고 한다. 이러한 點에서 LSI는 原價上 小型機에 대해서는 有利하고 大型機에 대해서는 반드시 有利하다고 볼수없다.

LSI의 利點은 그의 超小型化에 있고 따라서 漂遊容量의 遷移인덕턴스 및 布線上에서의 遲延時間을 短縮할수있는 點이다. 또 高性能回路的 超小型化에는 必然的으로 放熱問題를 일으키는데 適當하게 LSI를 設計하여 高性能을 要하지 않는 部分에는 필수로 低電力화되도록 設計하여 全體로서의 消費電力을 작게 抑縮하는것이 必要하다.

LSI의 重要한 한 應用面은 高速度記憶裝置이다 記憶素子는 單位素子가 작아 簡單하고 布線도 規則性이 높다고 하는 點에서 任意接續技術(Si wafer 上의 部品의 良否를 조사하여 좋은것을 選擇하여 接續하는 任意接續技術)이 應用되어 LSI에 適當하다고 생각되고 있다.

線形回路

線形回路에서는 digital 回路에 比하여 廣範圍하게 自由로 選擇되는 高精度部品 끼리 微細한 均衡으로 構成되고 또한 所期の 性能을 實現시키기 위하여 精密한 調整을 必要로 한다.

따라서 技術上의 制約이 極히 많은 線形回路에서는 디지털에 比하여 시스템間的 統一이 없으므로 品種이 많고 少量生産의 傾向으로 되지 않을수 없다.

線形 IC를 設計할때에 한 原理는 desensitization(素子の 許容値를 緩和시키는것)이다.

여기서 考慮하지 않으면 안될 半導體素子가 갖는 本質的 溫度依存性和 回路定數의 許容度의 問題에 대해서는 monolithic構造를 취하는 回路素子の 數를 증가시켜 feedback 또는 dual構造 등에 의해서 解決하는 方法이 많이 채용되고 있다.

많은 制約을 받지않는 限에서 IC化의 本來目的을 達成키 위해서는 어떠한 線形回路가 適合한가 알아볼 必要가 있다.

디지털의 경우에 比하여 시스템當의 部品數가 훨씬 적기때문에 回路의 集積度를 높이는 方向

으로 하는 것은 一般으로 期待할 수 없고 또 인덕턴스의 超小型化는 實現이 안되어있고 大容量 또는 좋은 콘덴서의 實現이 안되어 있기때문에 이들 L, C등을 포함하지 않는 回路에 適合하다고 볼수있다. 例를 들면 다음과 같은 것들이다.

① 小型經量을 目的으로 하는 回路(補聽器 등)

② 消費者用機器中の 標準回路(라디오, TV, 音響機器 등)

③ 多目的 使用回路(DC Amp, 差動 Amp 등) 消費者用 IC에 대해서는 經費에 엄격한 制約이 있고 線形回路이기 때문에 回路 파라미터에도 큰 制約이 있게된다. 現在의 半導體 IC技術은 이러한 面에서 볼때 아직 完全한것이 아니고 例를 들면 抵抗值 50K옴의 以上, 편차 $\pm 5\%$ 以下는 實現이 困難하고 100pF 以上의 콘덴서도 같은 實情에 있다.

半導體 IC에 의한 消費者用 IC의 方向으로 하는 受動素子の 制約과 製造上의 難點을 克服하여 本格的인 IC로 하는 方向과 또 하나는 受動素子를 減수목 除外하여 Multi Tr-Diode Circuit를 主體로 하는 方向이다. 此外에 低廉化, 回路變更에 容易함, 受動素子制約의 緩和등을 위해서 半導體 IC가 아닌 薄膜, 厚膜 hybrid IC의 方向도 있다. 위의 두 方向中 前者는 RCA의 Video Amp CA 3009~3014등이 그 代表例이고 後者는 GE의 IC라디오의 構造가 典型的인 1例이다.

半導體 monolithic IC에서 本格的인 IC Amp를 생각할때 多機能, 汎用性, DC에서 VHF帶까지의 넓은 周波數帶의 카버, 溫度에 대한 安定性 등을 고려하여 基本的 回路構成으로써 差動 Amp 型式이 취해지고 있다. RCA에서는 基本回路로 差動 Amp를 擇하는 理由를 다음과같이 들고 있다.

① 두개의 Tr을 同時에 상당히 接近시켜서 만들기 때문에 V_{BE} , β 가 잘 맞는다.

② 差動 Amp 型式에서는 콘덴서를 거의 必要로 하지 않는다.

③ 差動 Amp 型式에서는 大抵抗을 必要로 하지 않는다. 또한 增幅度는 抵抗의 絕對值로가 아니라 抵抗比의 函數로할 수 있다.

④ 他回路型式에 比하여 多樣性이 豊富하다.

DC에서 VHF까지 使用可能하며 檢波, 變調, 混合 기타 많은 回路에 使用할 수 있다.

또 消費者用 IC를 設計할때 重觀해야 할 點은 첫째 抵抗이나 콘덴서를 될수록 적게한 回路構成으로 한것이고 둘째는 될수록 多目的 IC로 하고 또 構造를 간단히 하여 같것등이다. AM의 간단한 라디오 세트라도 IC화하려면, 周波數變換部, IF部 出力部の 各回路機能으로 나뉘이고 이 각각은 하나의 MIC로 構成한다면 상당히 集積度가 높은 IC가 된다. 또 라디오 세트에서 電子回路部品이 코스트면에 占하는 比率은 낮고, 스피커, 안테나, 배리콘, IF트랜스등의 部品の 率이 높으며 또 세트의 全體價格도 상당히 低廉하다. IC를 使用하여도 性能的으로 그렇게 큰 差가 없을때에는 IC化할 意味가 없어진다. 또 트랜지스터 라디오는 部品の 小型化가 進展되어 있으므로 回路의 一部만을 IC化하여도 크기에는 小型化를 그렇게 期待한 수 없다. RCA가 消費者用 IC로서 라디오보다는 어느程度 IC를 吸收할 餘地가 있는 TV로 擇한것은 이러한 理由에서 일것이다.

受動素子에 대해서도 例를 들면 L, C를 除하고 R만을 Multi-R回路網으로 하여 薄膜抵抗이라든가 Cermet抵抗으로 만들고 이 Multi-Tr, Diode chip와 hybrid로 構成하면 코스트나 形狀面에서 많은 良好點이 期待된다. 現在 本格的인 消費者用線形 IC의 新品種을 開發하려고 할때 約 5萬弗의 開發費와 約 1年의 期間이 必要하다고 한다. 전혀 새로운 開發이 아니라도 IC回路의 一部를 變更하여 特性 기타를 變更하려고 해도 상당한 經費와 期間이 必要한것은 事實이다.

IC生産에서 큰問題로 되는것은 chip에서 10~12핀의 外部리드線에의 配線工程이다 상당히 精密한 bonding machine이 開發되고 있는데 12端子에의 配線(보통 25 μ 의 金 또는 Al線)은 하나 하나 手動으로 行하는 것은 變환이 없어 이 配線의 自動化는 좀처럼 進展이 되지 않고 있다. 이 解決策으로서 現在 可能性이 높은 것은 flip chip 法이다. IC chip이든 Tr chip이든 flip chip 型式으로 하여 超音波 bonder로 한번에 chip 全體를 bonding하는 방식이 IC의 cost down에 크게

기여할 것이다.

MOS IC

IC는 複雜化하면 할수록 하나의 일, 例를 들면 gate에 要하는 費用은 減少한다. 또 內部結線은 增加하기 때문에 外部에의 리드線數도 적게 되고 package費用과 檢査費用이 低減된다. MOS IC의 한 問題는 스위치速度가 낮은 것이고 한 chip上의 回路에서 1段當 30ns 또는 그 以上の 遲延이 있고 chip가 다른경우에는 100~200ns의 遲延이 있으므로 小型의 低速度 計算機에 有利하다고 생각된다.

그러나 表示나 릴레이 驅動 Amp와 같은 特殊回路가 全體回路中에 占하는 比率이 크므로 이와같은 回路에 P-n接合트랜지스터를 使用할 必要가 發生하고 다른 回路에 MOS IC를 使用하는 意味는 의문으로 된다. 이러한 생각에 立脚하던 MOS IC는 論理素子로서는 그렇게 期待하지 않는것이 좋을것이라는 것이다.

MOS IC가 Si monolithic에 比하여 좋은 點은

① MOS IC는 回路中에 抵抗素子를 使用하지 않는다. 다른 負荷用的 MOS 트랜지스터의 2端子의 特性이 利用된다. 이때의 抵抗値는 그 트랜지스터의 g_m 에 反比例하고 또 g_m 은 同一製作條件에서는 電極形狀에 의해서 決定되므로 形狀으로 抵抗値를 變更할 수 있다. 半導體 IC에 使用하는 擴散抵抗에 比하면 數分の1의 面積으로 같은 抵抗이 된다. 擴散抵抗은 IC에서 큰 面積을 占하고 있으므로 MOS IC에서는 小面積으로 IC가 組立된다.

② 相補型的 MOS를 使用하여 記憶素子를 만들면 靜止狀態에서의 消費電力이 대단히 작아진다.

MOS IC는 速度面에서 보면 빠른것에는 適合치 않으므로 LSI에는 最適이라고 할수는 없으나 應用回路로서는 素子數가 많은 J-K flipflop, memory등의 檢討가 充分히 行하여져 왔다. 例를 들면 100bit의 shift register, 4bit 16word의 memory, 1細胞를 NAND NOR, FF로 構成된다고 하는 경우 數10의 細胞로 되는 IC가 發表되고 있다. 이들은 NAND 및 NOR回路가 基本으로 되어 만들어진다.

酸化膜과 Si間의 電子狀態의 安定性에 대해서는 各方面에서 研究가 進行되고 있다. 그 解決策의 하나로 酸化物代身에 窒化物을 使用한 MNS構造도 檢討되고 있는데 Si_3N_4 에 대해서는 알카리耐性이 強하고 電子照射에 強한것등 安定度가 높은 報告가 있지만 化學및치로 加工困難한 點이 未解決이다. 한편 다른 絶緣物인 MIS(Metal Insulator Si) 構造도 檢討되고 있다.

信 賴 性

初期 開發當時에는 宇宙開發을 對象으로 하였기 때문에 超小型化의 우선 目標은 小型이고 輕量인 것이었다. 그러나 IC의 用途가 各種 機器에 擴張되어 감에 따라 小型, 輕量일것은 물론이고 信賴性과 經濟性이 크게 擡頭하게 되었다. 超小型電子回路의 信賴度는 그것을 構成하는 部品素子의 信賴度, 設計의 信賴度, 製造工程管理의 良否, 여기에 使用基準이 좋은가 나쁜가에 關係한다. 그리고 信賴度의 良否는 샘플의 性能試驗, 노여진 環境과 使用條件에 의한 性能變化의 追加試驗, 使用者로부터의 情報등에 의해서 判定한다. 信賴度試驗의 프로그램은 보통 ①供試品들의 種類마다 既往의 故障率에서의 豫測 ②強制壽命試驗과 보통상태에서의 壽命試驗과의 相關關係를 파악한後의 強制壽命試驗에 의한 信賴度豫測에 의해서 行하고 있다. 원래 超小型電子回路의 原料는 半導體技術과 回路部品技術의 方面에서 이미 잘 알려진것이 많고 또 製造工程도 急피할시일成長이라든가 하는 잘 알려진 것이 많았으므로 信賴度에 있어서는 처음부터 期待를 갖고 있었다.

集積回路의 故障모드로서 다음을 들수있다.

① 金線과 Al線型式에 依해서 發生하는 purple plague(電極劣化現象이며 紫色을 띠운것에서이 이름이 붙음)

② 機械的스트레스에 起因하는 Al의 SiO_2 膜에 의 附着力의 缺乏에 의하는 open-bond

③ 高溫에서 5~6,000時間以上 動作시키면 Al의 相互接續의 open. 이것은 굽히는것과 洗淨-乾燥의 不完全에서 온다.

④ 기타 SiO_2 中의 Si이 露出하는것 이것은 pattern의 layout가 서툴어서 bonding이 chip의

表面에서는 너무 接近하기 때문이다. 回路의 集積度가 높아짐에 따라 回路內에서의 相互配線은 늘고 外部로의 電極數는 素子數에 비해 줄어드는데 金屬線을 使用한 接續에서 金屬間化合物을 發生하지 않도록 金屬을 摻한것 (例, Al-Al)과 wireless bonding등이 이의 解決策이다.

最近에는 더 改善되었을 것이지만 故障率은 Motorola, Fairchild, Texas Inst. 등의 製品들에서 1000時間當 0.05~0.005%의 範圍에 있다. 이것은 트랜지스터의 0.01~0.001%/1000時間에 肉迫하고 있다.

經 濟 性

1957年頃, 美軍의 날로 增大하는 複雜한 要求에 充當된 電子시스템(例, 多重化通信系의 端局裝置, 情報處理를 하는 컴퓨터등)을 中部品으로 만드는것은 극히 困難하고 高價로 될것이라고 判斷되었다. 이들 困難을 打破하기 위하여 電子裝置의 設計와 製造에 IC技術을 使用하던 크기, 무게의 必然的減少와 어느程度의 消費電力의 減少가 생각되었다. 그런데 研究進展에 따라 全體經費가 低減되는것이 分關하여졌다. 특히 高信賴度이고 低價格으로 된다는것은 小型化에서 중요한 意義를 갖는 것이다. 1961~1962年頃에는 半導體 IC의 FF回路가 1個에 9~12萬원이었던 것이 1964년에는 Fairchild의 例로 보면 100個以上을 한번에 만드는 것이면 1個에 800~2,300원으로 되었다. 또 62年頃에는 chip一個에 素子 10個정도가 包含되었는데 現在는 數 10個로 되어 素子 1個當의 價格이 約 1/10로 되었다. 4~5年後에는 chip 1個當에 包含되는 素子數를 1,000個라고 보면 그때의 價格은 지금의 1/10로 될것이라 한다. A. D Little社의 調査에 의한 IC工場出荷의 平均單價推移를 보면 1964年の 平均 18.5弗의 單價가 1969년에는 1弗정도로 되며 急速한 IC의 價格低下가 있을것을 豫測하고 있다.

앞에서와 같이 裝置의 超小型化 自體에 보다 經濟的要求를 充足할 수 있는 點이 意義를 부여야 하고 따라서 人工衛星과 같은 것은 小型輕量이면서 經濟性이 있어야 한다. 裝置의 設計에 있어서는 適切한 經濟的 尺度를 使用하여 裝置費, 保守費등 시스템의 全體經費가 最小로 되는 條件에서 裝置의 크기, 信賴度, 價格이 均衡되도록 設計할 必要가 있다.