

半導體에 關하여

染 谷 勳

本講演內容은 지난번 本學會에서 招請한 日本電子工學界 代表中 染谷 勳氏가 서울大學校講堂에서 行한 學術講演內 容을 翻譯한 것임.

日本電電公社, 電氣通信研究所, 次長

1. 序 論

點接觸 트랜지스터는 1948년에 發明되었다. 그후 트랜지스터 技術의 놀라운 進歩가 이루어졌으며 相異한 動作 機構를 가진 各種의 트랜지스터가 發展되어 왔다. 이들 半導體 素子들은 各種의 電子學 分野에 널리 使用되고 있으며 工業發展의 必須의인 要素가 되어 있다.

日本の 트랜지스터 全 生産量은 世界最大 生産國中의 하나로 잘 알려져 있다. 第一圖는 日本과 美國에서의 Ge 및 Si 트랜지스터에 對하여 全 生産量의 增加量 및 總價格의 減少量을 表示한다. 또한 第二圖와 같이 生産量의 增加에 따라서 트랜지스터 一個當 平均 生産價는 急激히 減少되고 있다. 이 生産價의 減少는 生産施設의 擴充 및 生産失敗率의 減少에 基因된 것이며 世界 市場에서의 切열한 價格 競爭相을 말해 주고 있다. 生産量의 大部分은 Radio에 使用되는 Ge 트랜지스터이다. 이는 價格 競爭의 產物로 Ge 트랜지스터의 技術이 發展되었음을 의미한다. mesa 型 트랜지스터와 같은 高級 트랜지스터의 數는 많지 않음을 알 수 있다.

한편 Si 트랜지스터의 工業的 用途가 最近 急히 팽창

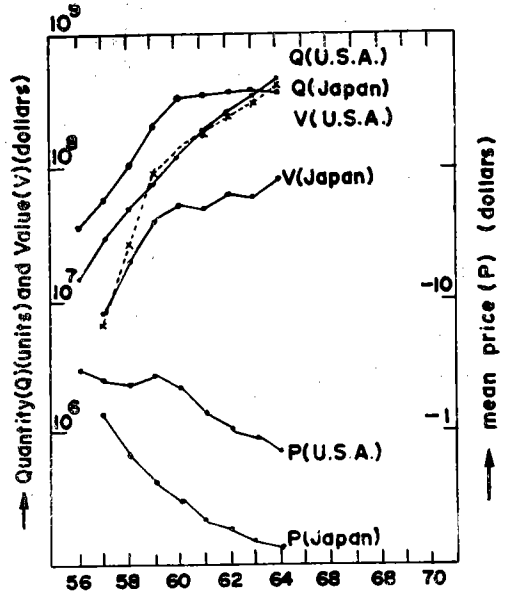


Fig 2

되고 있다. 工業的으로 高性能을 가진 Si 트랜지스터는 測定 機器, 計算器 및 通信 機器에 널리 利用되고 있다. Si 트랜지스터의 優越性을 아래에 記한다.

- 1) 보다 적은量의 collector 遮斷電流로 因한 機器 設計의 容易性.
- 2) 動作 溫度가 높아서 高電力 取扱이 可能. (Ge에서는 80~100°C 이나 Si에서는 170~200°C)
- 3) collector에 加할 수 있는 逆電壓이 높다.
- 4) Si 트랜지스터의 表面이 酸化 硅素로 被覆되어 性能 低下를 防止하며, 이에 따라 壽命이 길어진다.

Si 트랜지스터는 未來의 solid circuit에 널리 使用될 것이며 電子學에서 가장 重要한 半導體가 될 것이다. 제 3 도는 最新 트랜지스터의 最大 出力과 遮斷 周波數의 關係를 表示한다.

트랜지스터와 diode는 電力 損失이 적어서 多量의 能動的인 素子가 必要한 電子 計算器 및 electronic exchange에 매우 適合하다. 그의 reliability가 높아야 함은 물론이다. Si 트랜지스터의 失敗率은 美國에서 2×10^{-9} /hour

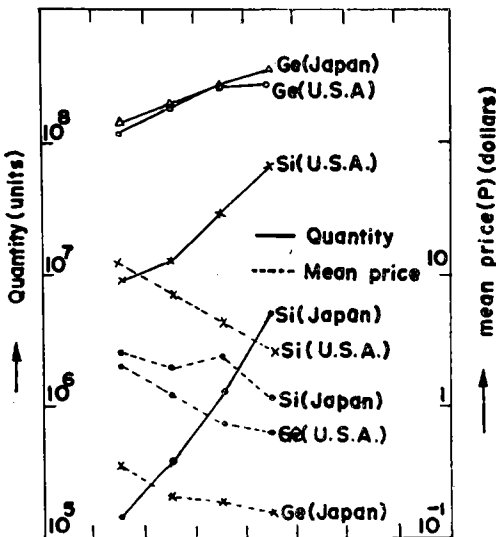


Fig 1

以下이다.

트랜지스타의 廣範圍한 使用과 더불어 抵抗體 및 콘덴서의 크기가 축소되었으며, 中繼機나 channeling equipment와 같은 通信 施設의 크기와 무게가 크게 減少되었다. 그러나 最近의 solid circuit 技術의 發達은 더

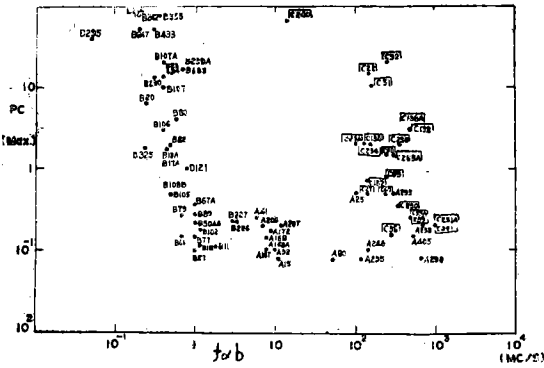


Fig 3

욱 裝置를 縮小시킬 수 있는 可能性을 만들어 준다. 이 분야에서는 모든 回路 素子の 連結方法이 同一한 過程에 依해서 進行되며, 全回路의 reliability는 높아지게 될 것이다. 現在의 製作 失敗率을 改善한 후 solid circuit의 生産價는 個個의 트랜지스타를 使用한 回路보다 廉價이라 기대된다.

2. 트랜지스타의 原理

金屬은 自由電子의 數目 特性이 定해지는데, 良好한 絶緣體는 모든 外殼 電子가 原子內 bond에 完全히 拘束되어 自由電子는 한 개도 없다. 이러한 絶緣物에서 電氣的 電導는, 高溫에서 數個의 電子가 bond로 부터 熱的으로 分離되므로써 이루어 진다. 이렇게 되면 絶緣體는 眞性 半導體가 되어버린다. 곧 絶緣體와 眞性 半導體사이에는 뚜렷한 區分이 없다는 것을 알 수 있다. 이 bond만 破壞되면, 室內 溫度에서도 相當한 量의 電導가 일어날 것이며, 이때 이 金屬體는 半導體에 屬한다.

게르마니움은 半導體의 좋은 例가 된다.

Ge 원자는 4개의 "共有 電子 bond"를 가졌으며, 순수한 게르마니움은 이 bond가 熱的으로 容易하게 破壞되지 않는 限 絶緣體이다. 게르마니움內의 不純物에 依한 電導는 매우 重要하다 5개의 外殼 電子를 가진 原子(P, As, Sb)가 母體 格子의 게르마니움 原子 代身 들어간다면, 4개의 電子는 格子의 bond에 依해 收容되지만 1개의 電子는 室溫에서도 自由스럽게 된다. 이러한 不純物을 donor라 부르며 이때의 電子 電導를 n-型이라 부른다.

3개의 外殼 電子를 가진 原子(B, Al, Ga, In)가 格子에 들어 갈때는 格子 bond는 完充되지 못하여, 電子

는 完充되지 못한 bond로 移動하게 되며, 그자리는 비어 있게 된다. 이 빈자리(hole)는 反對方向으로 移動되어 간다고 生覺할 수 있다. 이렇게 hole을 만드는 不純物을 acceptor라 부르며 이때의 電導를 hole이 陽電荷와 같이 移動하기 때문에 p-型이라 부른다.

電導가 主로 hole의 移動에 依한다면 P型 半導體, 電子에 依한 것은 n型 半導體라 부른다. 同一한 크리스탈內에 p型 및 n型的 領域이 있을 때 그 境界를 p-n

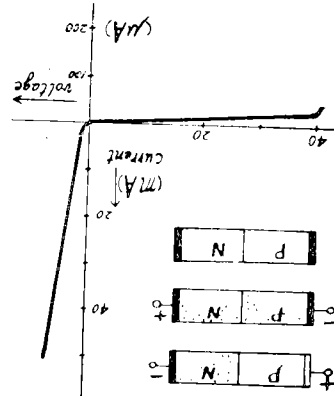


Fig 4 p-n Junction

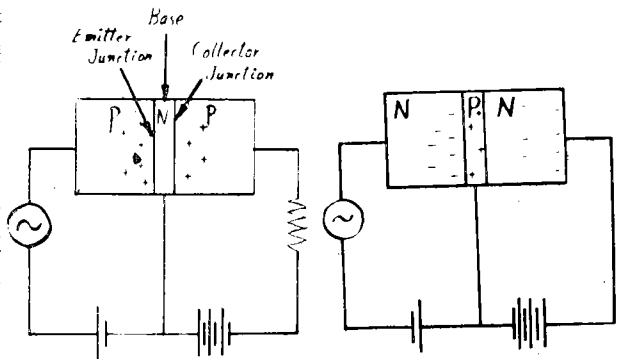


Fig 5 junction이라 부른다.

Fig 6

p-n junction을 통해 흐르는 電流의 性質은 第4圖로 說明될 수 있다. p型 領域이 n型 領域에 對하여 陽電位이면 hole과 電子는 junction을 向하여 各各 移動한다. 단일 p型 搬送子가 더 많다면 junction을 通過하는 大部分의 電流는 hole에 依한 것이다. 한편 p型 領域이 n型 領域에 對해서 陰電位이면 hole과 電子는 各各 junction과 逆方向으로 흐르게 되며, junction 領域을 通過하는 電荷는 없다(barrier 領域).

junction 트랜지스타는 두개의 p-n junction을 제 5도와 같이 "sandwich" 모양으로 結合시킨 것이며, 表示된 것은 p-n-p 트랜지스타이다. collector를 base에 對해 陰電位로 걸어주었을 때, 단일 emitter가 陽電位가 아니라면 흐르는 電流는 거의 없다. emitter가 陽電位때 emitter에 依해 注入된 少量의 hole은 base를 통해 擴

散되며 collector에 끌리게 된다. 따라서 collector 電流는 增加된다. 高電力 collector 回路의 電流가 低電力 emitter 回路에 依해서 制御될 수 있으며, 곧 電力 增幅이 이루어진다. 제 6도의 n-p-n 트랜지스터는 極성이 反對가 되어 陰電位의 emitter가 電子를 注入하고, 陽電位의 collector가 이 電子를 받는다는 點外에는 위의 說明과 同一하다.

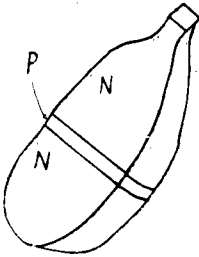


Fig 7 Grown Junction Transistor

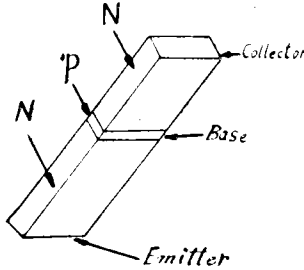


Fig 8 Grown Junction Transistor

3. 트랜지스터의 種類

1) Grown junction 트랜지스터

pulling up 方法에 依하여 게르마니움의 單一 格子를 成長시키는 과정에서, n型 不純物(Sb, As) 및 p型 不

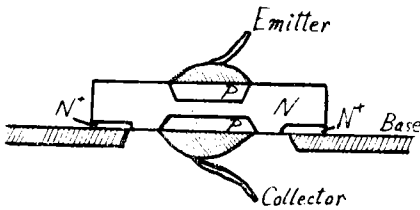


Fig 9 Alloy Transistor

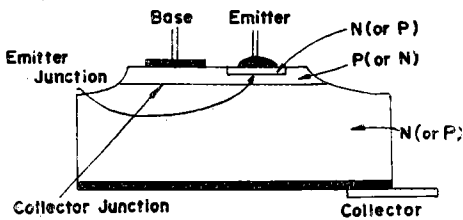


Fig 10 Mesa-Transistor

純物(Ga)은 直列로 適當하게 加해지며, 제 7도와 같이 3種의 層(PNP)으로 構成된 單一 格子를 만든 후, 이를 微少한 部分으로 切斷하여 제 8도와 같이 電極을 各部分에 連結한다. 이 型의 트랜지스터를 grown junction 트랜지스터라 부르며 最近 數年間 radio에 널리 使用되어 왔다.

2) Alloy 트랜지스터

이 型의 트랜지스터는 grown junction 트랜지스터의 뒤를 이어 發展되었다. Indium과 같은 小型 金屬球를 Ge 單一 크리스탈 板의 兩便에 놓고서 熱로써 이 球를 溶解시켜 Ge과 合金을 만드는 것이다.

이를 冷却시키면 제 9도와 같이 合金物의 새로운 再結晶層이 생긴다. 이 類型의 트랜지스터는 高周波用으로 製造되며 radio에 많이 使用된다.

이 類型의 製造는 grown type보다 容易하다. 이 alloy 트랜지스터의 遮斷周波數는 主로 base層의 두께 W_b 에 依해 定해진다. emitter와 collector junction의 平行板을 20~30 μ 以下の 距離로 接近시킨다는 것은 어렵우며 이에 따라 遮斷周波數도 通常數 10 MC 以下이다.

3) Mesa 트랜지스터

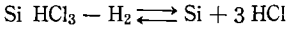
트랜지스터의 周波數 特性을 改善시키기 爲해 base層의 두께 W_b 를, 例를 들면 1 μ 以下로, 縮小시킴이 要求된다. 이는 不純物을 半導體의 單一 크리스탈에 擴散시키는 方法에 依해서 可能하게 되었다. 集中의인 研究後, Mesa 트랜지스터는 數年前부터 開發되었다.

Ge Mesa 트랜지스터는 다음과 같이 製造된다. Sb를 p型 게르마니움의 單一 크리스탈에 擴散시켜서 p型 母體 上部에 n型 層을 만든다. 그러한 후 Al을 emitter의 位置에 놓고 Ge과 合金을 시켜 p型 層을 만든다. 電極은 제 10도와 같이 연결한다. 擴散 過程은 매우 느려서, 반복 過程으로 極히 얇은 base層을 均等하게 만들기는 比較적 容易하다. 1000 MC 以上の 遮斷周波數를 가진 Ge Mesa 트랜지스터가 現在 製造可能하다.

Ge 대신 Si을 使用한다면 emitter는 擴散에 依해서 만들어질 수 있다. 이 과정에서 擴散은 二重으로 加해지며, 이 트랜지스터를 二重擴散 型이라 부른다. 이 方法의 可能性은 尙혀 Si O₂의 特性때문이다. Si 크리스탈의 表面에 만들어진 Si O₂層은 B나 P의 擴散을 阻止시킨다. 따라서 p型 單一 크리스탈 上部에 n型 base層을 만드는 最初의 擴散이 일어난 후 酸化作用에 依하여 base層 上部에 Si O₂層이 만들어 지기 때문에 emitter를 만들어 줄 곳의 Si O₂層을 弗化 水素를 使用하여 녹여야만 한다. 以上の 過程에서 트랜지스터는 擴散에 依해서만 만들어질 수 있다. Mesa란 제 10도의 모양과 같은 언덕을 의미한다.

4) Epitaxial 트랜지스터

最近 epitaxial 法이 發展되고 있다. 이 方法은 半導體 크리스탈 上部에 相異한 不純物 領域을 갖는 單一 크리스탈의 薄膜을 만드는 技術을 말한다. Si 크리스탈에 對하여는 tri-chlorosilan(Si HCl₃) 및 수소 的 混合 氣體가 使用된다. 이 混合 氣體가 1200°C 的 溫度로 加熱된 Si 單一 크리스탈에 注入되면 다음 反應式에 依하여



Si 는 Si 單一 크리스탈의 表面에 結晶化되며 새로운 膜이 만들어진다. 만일, P 나 B 的 鹽化物이 氣體內에 混合되어 있다면 새로 만들어진 膜은 各各 n型 或은 p型 이 된다.

이 方法을 利用하면 低抵抗 特性의 單一 크리스탈 上部에 高抵抗性의 얇은 單一 크리스탈 層을 만들 수 있다. epitaxial 方法에 依해 製造된 트랜지스터는 同一한

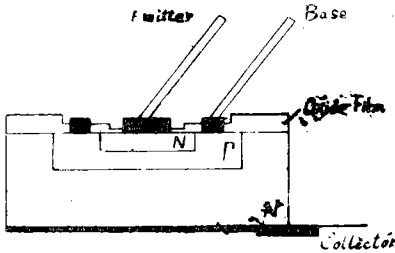


Fig. 11 Planar Transistor

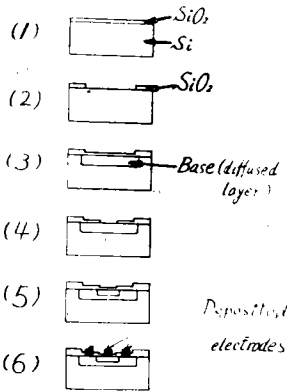


Fig. 12. Manufacturing process of Silicon planar Transistor

特性의 低抵抗을 갖는 Base 를 갖게 되며 더 높은 주파수 및 더욱 빠른 switching 速度로 動作한다.

5) Planar 트랜지스터

mesa 트랜지스터와 planar 트랜지스터의 構造上 差異點은 collector junction 이 wafer 的 表面으로 속 뛰어나 왔다는 點 外에는 없다. 실리콘 mesa 트랜지스터를 製造할 때 不純物은 wafer 的 全表面에 擴散되었다. 한편 planar 트랜지스터 製造時 不純物은 base 層을 만들기 爲

하여 마련된 Si O₂ 層 上部의 窓을 通하여 擴散된다. NPN 트랜지스터를 만드는 경우 Ga 은 두꺼운 Si O₂ 層을 通해서도 擴散되기 때문에 p型 base 層을 만들어 주기 위하여 Ga 을 不純物로 使用할 수 없다. 제 12 도는 planar 트랜지스터의 製造 過程을 說明하고 있다. (1) wafer 的 表面에 酸化物 被膜이 생겼다. (2) 弗化 水素酸으로 Si O₂ 를 녹혀 窓을 만든다. (3) 窓을 通하여 B 를 擴散시킨다. Si O₂ 薄膜이 表面에 다시 생긴다. (4) 다시 弗化-水素酸에 依하여 Si O₂ 層에 窓을 만든다. (5) 酸素 gas 內에서 P 가 이 窓을 通하여 擴散되며 역시 Si O₂ 的 層이 表面에 생긴다. (6) 다시금 窓이 만들어지고 이 窓을 通해 電極이 連結된다. photo etching (寫眞 蝕刻)法을 使用하면 Si O₂ 層에 窓을 正確히 만들 수 있으며 1 個의 硅素 wafer 에 數百個(通常 100~500 個)의 트랜지스터가 同時에 製造된다.

planar 트랜지스터의 特性은 collector junction 이 wafer 表面上的 Si O₂ 에 依해 被覆됨으로서 트랜지스터의 主特性, 特히 Icbo 는 周圍의 影響을 거의 받지 않게 되며 이에 따라 低 雜音 트랜지스터를 쉽게 얻을 수 있다는 점이다.

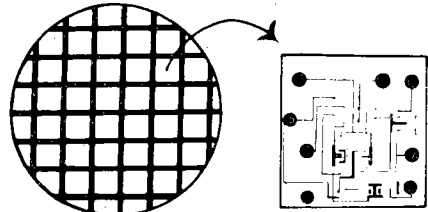


Fig. 13.

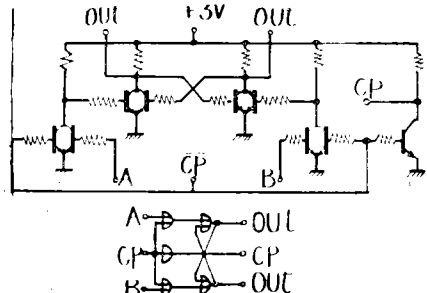


Fig. 14.

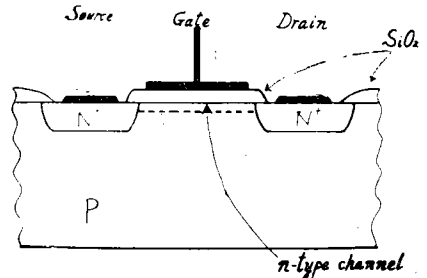


Fig. 15. Mos Transistor

6) Solid Circuit.

planar 트랜지스타의 製造 過程을 좀 더 發展시키면 統合回路를 構成할 수 있게 된다. 數種의 트랜지스타, diode, 抵抗體 등이 Si 平板위에 만들어지며, 이들 사이의 絶緣은 p-n junction에 逆으로 bias를 걸어 주므로써 可能하다. 또한 金屬의 薄膜을 附着시키므로써 回路가 完成된다.

제 13 도는 solid circuit의 一例이다. 이들은 各各 제 14 도에 표시된 바와 같은 複雑한 회로로 構成되어 있다. 2年前 Fairchild Co.가 이것을 만들었다. 오늘날, 같은 過程으로 더욱 複雑한 회로가 製造된다. 直徑 2.5 cm의 Si 圓板上에 擴散과 附着作用을 차례로 適用시켜 多數의 回路 유닛트를 同時에 製造한다.

線路 및 抵抗體를 連結하는 境遇에 있어서의 問題點이란 漂遊 容量이며 이로 인하여 動作 周波數에 制限을 받게 된다. 最初 段階에서 最高 周波數는 10 MC 以下로 생각되었으나, 現在는 100 MC 程度로 豫想된다. 트랜지스타를 포함한 모든 部分品이 同一한 過程으로 製造된다면 solid circuit의 生産價는 낮을 것으로 豫想된다. 그러나 現在 製造 失敗率은 좋지 않다.

이 原因은 Si 크리스탈의 缺陷에 直面할 可能性이 크게 增加되어 各種의 素子에 使用된 表面積이 比較的 넓을 때, 各回路 unit間的 均等性을 維持하기가 어렵기 때문이다. 最近 solid circuit의 技術이 改善되었으며, reliability가 10^{-7} 이 되어 unit當 價格이 5~20 弗이 될 것이라는 報告가 있다.

solid circuit의 技術은 日本에서도 集中的으로 研究되고 있으며 各種의 計算器 回路가 이 技術을 利用하여 製造되었다. 信號 傳播 時間이 15 n 秒밖에 안 걸리는 高速度 低準位 論理(LLS)회로가 만들어 졌다는 報告를 받고 있다.

7) MOS 트랜지스타

最近 電界 效果를 利用한 트랜지스타의 一種이 注目을 받고 있는데 이를 MOS 트랜지스타라 부르며, 構造는 제 15 도에 表示되어 있다. n型의 source 및 drain 部分은 多量의 n型 不純物을 p型 Si에 擴散시켜 生成한다. gate 電極 下部에는 酸化硅素膜이 있으며, 이 SiO₂ 膜이 p型 硅素의 表面과 接하는 매우 얇은 層은 n型 特性을 가지며, 이를 n型 channel이라고 부른다. 이 channel은 常用 트랜지스타에 恒常 나타나며 트랜지스타 作用에 惡影響을 미친다. 그러나 本 트랜지스타에는 이 channel이 有効하게 使用된다. source와 drain間에 電位差가 생기면 이 channel을 通하여 電流가 흐르게 되며 이 電流는 gate에 걸린 電壓에 依하여 制禦된다. 이 트랜지스타는 金屬膜(M), 氧化物(O) 및 半導體

(S)로 構成되어 있어서 MOS 트랜지스타라 불리운다. 이 트랜지스타의 入力側 임피던스는 매우 높으며, 相互 容 容 단단스 gm 및 電界—效果—트랜지스타의 gm/c 역시 channel 層의 微少한 두께로 因하여 通常 높다. 이러한 特性의 一例를 다음에 記한다.

入力側 임피던스	10 ¹⁵ Ω
入力側 容量	7 μμF
gm	2000 μμS
rise time	10 ns

이 類型의 트랜지스타는 solid circuit의 素子로서 期待되는 바 크다.

8) 其 他

트랜지스타는 增幅 및 發振에 使用될 뿐만 아니라 switching 回路에도 使用된다. 後者の 境遇 switching 速度를 增加시킨다는 것은 重要한 일이다. 高周波用 트랜지스타와 마찬가지로 emitter와 collector의 微少 面積 및 얇은 表面層이 要求된다. 또한 電流가 遮斷되었을 때 base 層에 注入된 帶電 搬送子(電子 或은 hole)를 區別하는 것이 必要하다. 이는 貯藏 時間의 短縮을 意味한다. 이러한 原理에 立却한 改善策으로 base 層 가까이 金を 附加시키면 매우 效果가 있으며 金은 副 搬送子再結合의 中央部分에 있어서 注入된 帶電搬送子를 減少시킨다. 高速度 트랜지스타로서 오늘날 switching 速度가 10 n 秒나 되는 例가 있다..

4. Microwave 半導體

1) 可變 容量 diode

p-n junction(diode)에 逆 bias가 걸렸을때 junction의 交流抵抗은 매우 높으며 이것의 임피던스는 障壁容量

Operating	Operating temperature	Noise temperature	Gain Bandwidth
13 Gc	room t	75° K	
	liquid N	27° K	
	liquid He	98° K	
6 Gc	room t	150° K	} 2068
	liquid N	38° K	

Fig 16 Noise temperature of parametric amplifiers

에 따라서 變한다. diode의 이 容量은 p-n junction에 加해지는 電壓의 變化에 따라 變한다. 即 diode는 可變 容量體와 같이 動作되어서 parametric 增幅器, 周波數 變換器, 周波數 選倍器, 및 周波數 共振器로서 使用된다.

parametric 增幅器에서 障壁容量은 周波數 f_p 의 microwave 電力 發振器에 依해서 動作을 始作하며, diode에 共振 周波數 f_s 와 $f_p - f_s$ 를 갖는 共振 回路를 連結한다

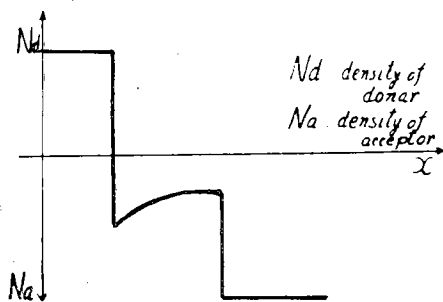


Fig 17 Distribution of impurity in super abrupt junction

면 周波數 f_s 의信號는 增幅된다.

이 現象 自體는 過去부터 잘 알려져 있었지만 diode 에 依한 microwave 增幅은 1954年 ECL 에서 처음으로 成功하였다. 거의 同一한 時期에 美國에서도 이를 發見 하였다. 이 增幅器는 熱 陰極이 없으므로 雜音이 至極 히 적다. 이들 增幅器의 特性을 제 16 도에 例로서 表示 한다.

可變 容量을 가진 diode 를 使用한 周波數 透培器(이를 varactor 라 부른다)도 역시 注目된다. 이들은 크리스탈 발진기에 依해 安定化된 microwave 周波數 電力을 供給하며, 얻어지는 出力은 S 帶域에서 約 2watt X 帶域 에서는 0.2 watt 程度이다.

이 高周波用으로 使用되는 diode 는 遮斷 周波數 f_c 가 높고, 可變 容量의 係數 r 가 큰 것이 要求된다. 遮斷 周波數 f_c 를 높이기 爲하여 diode 의 容量值 및 抵抗值을 減少시키기가 要求되며, 可動性이 크고, 誘電常數가 작은 GaAs 를 使用하는 것이 効果적이다. 만약 最近 發展된 低抵抗性 크리스탈上部에 高抵抗性 크리스탈 薄層을 만들어 주는 epitaxial 方法을 使用한다면 높은 f_c 와 높은 break down 전압을 얻을 수 있다.

GaAs 에 epitaxial 方法 및 擴散 過程을 適用시키던 遮斷 周波數가 300 GC 이나 되는 diode 를 얻을 수 있다. 100 GC 周波數에서 break down 電壓이 200 V 以上이며 電力容量이 1 W 以上이나 되는 報告도 받고 있다. 제 17 圖는 super abrupt junction diode 의 junction 部分에 分布된 不純物의 狀態를 表示하고 있다. 이 diode 의 可變

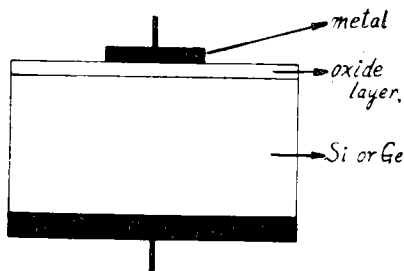


Fig 18 Mos Transistor

容量 係數는 매우 크다.

特殊 表面層을 가지는 diode 도 있어서, 이를 surface varactor 라 부르며 제 18 圖에 表示되어 있다.

半導體의 크리스탈 上部에 얇은 酸化物 膜이 만들어 지고 電極이 이 膜에 附着된다. 이 diode 는 MOS diode 라고도 부른다. 이 膜은 얇아야 하고 高電壓에 對해서도 安全하여야만 한다. 製作 處理를 잘 하면 小容量이며 可變係數가 큰 diode 를 얻을 수 있다.

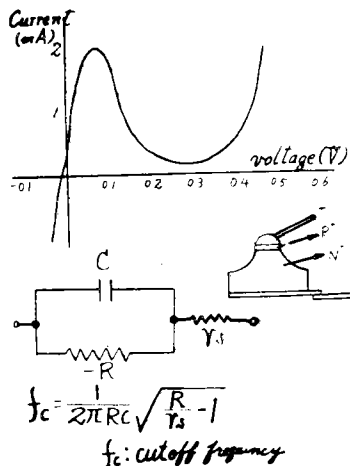


Fig 19 Characteristic of tunnel-diode and equivalent circuit

2) Tunnel(에자끼) diode

Tunnel diode 에서 副 搬送子는 使用되지 않으며, 比較의 높은 周波數에서 陰性 抵抗을 使用할 수 있다. 그러나 이것은 高濃度의 不純物을 가진 p-n junction 으로서 100~200 Å 單位의 極히 좁은 空層을 가지기 때문에 障壁容量은 約 1 μ F/cm² 가 된다. 따라서 遮斷 周波數를 매우 높게 維持하기 爲해서 diode 의 容量 및 junction 領域을 충분히 작게 하여야만 된다.

tunnel diode 의 特性은 제 19 도에 表示되어 있다. 順方向으로 電壓을 加하고 動作點을 負抵抗의 中央部分에 制限한다면 그 等價 回路는 제 19 圖에 表示된 바와 같이 생각할 수 있다. 重要한 diode 의 常數는 RC 및 遮斷周波數 f_c 로서

$$f_c = \frac{1}{2\pi RC} \sqrt{\frac{R}{T_s} - 1}$$

各種의 半導體 素子中 tunnel diode 는 가장 높은 周波數에서 發振器와 增幅器로 動作한다.

2,3年前 GaAs tunnel diode 를 사용하여 93~103 GC 의 발진 및 50 GC 에서 出力 25 μ W 를 얻었으며 最近 200 μ W 를 얻었다는 報告를 받았다. Ge 의 tunnel diode 를 使用하여 67.2 Gc 의 發振器 및 11.5 Gc 에서 飽和 電力이 -25 dBm 이고 雜音指數가 6 dB 인 增幅器를 獲

得했다고 報告되고 있다.

Tunnel diode 는 高周波 發振器 및 增幅器 素子外에도 高速度 switching 素子로서 注目을 받고 있다. 이것은 將來 PCM 通信 裝置에 高速 switching 素子로서 널리 使用될 것이다.

3) 트랜지스터

最近 트랜지스터의 高周波 特性이 훌륭히 改善되어 왔다. 트랜지스터 增幅器는 diode 增幅器에 비해 方向性을 갖는다. 트랜지스터는 3 個의 電極을 가졌기에 header 에 裝置하는데 難點이 있다. 線路의 漂遊 誘導作用을 除去하기 爲하여 同軸 構成이 研究되고 있다.

Material Type	Si		Ge	
	NPN	PNP	NPN	PNP
Gain at 1Gc(dB)	15.1	16.4	20.0	21.2
Max. Oscillating Freq. (Gc)	5.7	6.6	10.0	11.5

Table 1. Theoretica Possibilities Of Microwave Transistors

Material	Manufacturer	Name of Transistor	f _{max} (GC)
Si(NPN)	Texas Instrument	2N2865	2
(NPN)	RCA	TA-2333	2
(PNP)	Motolora	XP-508	2
(NPN)	NEC	V-212	2
Ge(PNP)	BTL	2174	7
(PNP)	TI	TIX-3000	7

Table 2. Microwave Transistor

高周波 트랜지스터 動作을 爲해서 emitter 영역의 감소 및 base 幅의 감소(emitter 와 collector junction 의 距離)는 重要하다.

또한 emitter 電極의 幅을 減少시키고 base 電極을 emitter 의 兩側에 매우 接近시킴으로써 base 抵抗을 減少시키는 것이 必要하다. 트랜지스터가 動作될 수 있는 最大 周波數에 對해 各種의 理論的 計算이 수행되었으 며, 表 1 에 기록된 값들이 算出되었다.

이 값과 비교되어, 現在 技術에 依한 結果值가 表 2 에 表示되어 있다. 日本에서 1.5 GC 의 f_{omax} 트랜지스 타가 製告되고 있다.

4) Metal base 트랜지스터

트랜지스터의 動作 周波數을 신속히 增加시키는 研究는 繼續되고 있다. 一例로 metal base 트랜지스터를 들겠는데 이는 트랜지스터의 base 를 金屬膜으로 代置시킨 것이다. molybdenum(몰리브덴)을 附着시킨 薄膜을 두개

material	melting pt (°C)	Forbidden Bande eV	mobility (cm/vsec)		ε
			electron	hle	
C		56	1800	1200	5.5
Si	1420	1.12	1450	500	12
Ge	937	0.67	3800	1899	16
GaP	1350	2.25	110	75	10
GaAs	1240	1.35	7000	400	12
GaSb	1050	0.7	5000	1000	14
InP	1070	1.28	3400	50	11
InAs	940	0.29	30000	250	12
InSb	525 ^{07(room)} 125 ^{0°K}		70000	1000	16

Table 3. Physical properties of semi-conductors

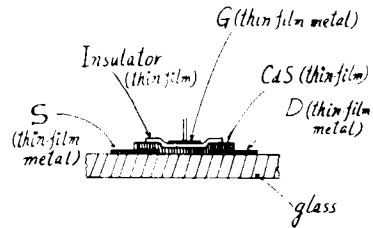


Fig. 20

의 Si 單一 크리스탈 사이에 sandwich 모양으로 삽입시킨다. 200 Å 의 두께를 가진 金屬膜으로 電子가 注入되면, 이 電子量의 數 10 퍼센트만 이 膜을 通過한다. 이 트랜지스터의 動作이 實現되면 最大 動作 周波數은 10 배나 增加될 것이다.

5) Gunn 効果

衝擊的인 高壓 電界(2,000~4,000 V/cm)를 GaAs 의 單一 크리스탈에 加할 때 매우 높은 周波數의 發振現象이 Gunn 氏에 依해 발견되었다. 周波數은 0.5 GC 에서 10 GC 의 범위를 갖고, 出力은 1 GC 에서 0.5 W 이고 3 GC 에서 0.15 W 를 갖는다. InSb 의 單一 크리스탈도 같은 特性을 가진다. 半導體의 單一 크리스탈에 強電界를 加함으로써 microwave 發振을 얻을 수 있다는 것은 흥미 있는 일이다.

5. 새로운 半導體 物質

最近 3 價 혹은 5 價 原子의 化合物 半導體가 特殊한 目的에 使用되고 있다. 3 價 原子(Al, Ga, In) 및 5 價 原子(P, As, Sb)의 化合物은 半導體의 性質을 갖는다. 이 들중 낮은 溶解點을 가지며 單一 크리스탈로 製造되기 쉬운 InSb, InAs, GsSo 는 이미 研究되어 있다. 또한 높은

은 溶解點을 가지는 GaP의 單一 크리스탈도 蒸氣 生成 方法으로 만들어 진다. 이들 半導體는 電子의 高 易動 度를 가져서 高周波用으로 適合하다. 表 3은 이들 半導體의 物理的인 特性을 나타낸다. Laser diode는 GaAs의 p-n junction으로서 양끝이 正確히 平行하도록 잘 研 磨되어 있다.

2價 原子와 6價 原子의 化合物도 흥미있는 特性을 가진다. 제 20圖는 CdS를 사용한 薄膜 트랜지스타를 表示한다. 電極 S 및 D, 그리고 CdS는 그림에 보였듯이 유리板에 附着되어있으며, 電極 S와 D 사이에 흐르는 電流는 制禦電極 G에 걸린 電壓에 依하여 制禦된다. 이것은 一種의 電界 効果 트랜지스타로서 擴散처리로서 製造됨으로 solid circuit에 使用됨이 기대된다. 이의 特性은 眞空管과 꼭 같다. 報告된 바에 依하면 相互 conductance가 25 mA/V, 入力 容量은 50 pF 以下이며 利 得의 帶域幅이 12 MC이다.

6. 結 論

이곳에 記述한 半導體 技術의 發達は 電子學 全 分野

에 커다란 革命을 가져왔다. 通信 技術 分野에서는 모든 機器의 크기 및 電力容量이 적어지므로써 經濟的으로 되었고 그들의 reliability도 역시 增加되었다. 電子 switching 裝置는 半導體의 發展없이는 實現될 수 없었을 것이다. 이미 發展되어 있는 케이블 및 無線傳送裝置는 새로운 半導體 素子를 使用함으로써 더욱더 經濟的으로 될 것이며 移動 通信과 같은, 새로운 通信提供이 새로운 半導體 機器를 利用함으로써 더욱 經濟的으로 될 것이다.

이 技術의 發展은 全 世界的으로 行해지고 있으며, 各國間의 情報 및 技術의 交換은 相互 繁榮을 더욱 촉진시켜 왔다. 이러한 發展이 各國의 國民에게 가져다 준 利益은 그들이 處한 環境에 따라 다르겠지만 이 發展이 그들의 生活水準을 向上시키는데 貢獻한 것만은 틀림없다. 東南 아세아의 모든 國民들도 電子學의 發展을 充分히 利用할 때가 곧 오기를 희망하는 마음 간절하다.