

MOS 型 電界効果 트랜지스터

差動增幅器에 關한 小考

(An Analytical Consideration of the MOS Type Field-Effect Transistor Differential Amplifier)

鄭 萬 永* 朴 桂 永**

(Man Yung Chung · Ke Young Park)

ABSTRACT

This paper provides the analysis of the differential amplifier using the insulated gate, metal-oxide-semiconductor type field-effect-transistor(MOS FET), for its active element and the power drift of the amplifier.

From these analytical considerations some design standards were found for the MOS FET differential amplifier available for the measurement of the very small current (pico-ampere range).

A differential amplifier was designed and built in the view of above considerations. Its equivalent input gate voltages of the thermal drift and the power drift were $0.57\text{mV}/^\circ\text{C}$ in the range of $25^\circ\text{C}\sim 60^\circ\text{C}$ and $8.8\text{mV}/\text{V}$ in the range of 20% drift of its original value, respectively.

1. 序 論

放射線에 依한 Ion化 現象을 利用한 電離箱에서와 같은 直流 微小電流의 測定은 放射性 同位元素의 性質, 落塵, 또는 數種의 電子加速裝置 X-Ray 發生裝置에 關한 研究에 必要한 것으로 그 測定裝置로서는 眞空管式 Electrometer, Vibrating-Capacitor Electrometer를 들 수 있다.

眞空管式 Electrometer는 普通 携帶用에 使用되며 Grid Leak 電流值가 大概 $10^{-14}\sim 10^{-15}$ Amp. 程度이다. 高級의 Vibrating-Capacitor Electrometer는 約 $10^{-17}\sim 10^{-16}$ Amp.에 該當하는 Drift Rate를 가지나 너무 高價이다.

Metal-Oxide-Semiconductor Field-Effect-Transistor(以下 MOS-FET라 함)의 入力 Impedance는 P-N Junction FET와 달리 Gate와 Source, Drain間에 있는 SiO_2 絶緣層 때

문에 그 值가 10^{15} ohm 程度이므로 眞空管과 完全히 代置 可能하고 Filament 電源이 不要하며 따라서 이로 因한 Drift가 없으며 Drain 電流值가 0.4 mA 程度이므로 電池의 消耗率이 매우 적다. 特히 MOS-FET 한 變을 使用한 差動增幅器는 周圍溫度變化에 依한 Thermal Drift를 거의 零으로 할 수 있으며 直線性이 좋고 電源 電壓에 依한 Drift도 減少시킬 수 있다.

이 MOS FET의 價格은 個當 20弗程度이나 앞으로 量産된다면 이 價格보다는 훨씬 低廉하게 될 것이며 Integrated Circuit의 開發과 더불어 複合 MOS-FET(Monolithic Device)를 使用한다면 價格은 더욱 低廉하고 回路도 簡單할 뿐만 아니라 個個의 MOS-FET를 使用할 때 보다 Input off set Voltage를 75% 程度 減少시킬 수 있음이 發表되었다.⁽³⁾

本 論文에서는 MOS FET 한 變을 使用한 差動增幅器에 關하여 解析하고 直流 微小電流의 測定에 適合하도록 設計 試作하였으며 Thermal Drift 및 Power Drift를 最少로 하고 直線性을 좋게 하였다.

2. MOS-FET의 動作 原理와 等價回路

MOS-FET는 Conducting Channel 兩端에 Source와 Drain 電極이 抵抗性 接觸을 이루고 Conducting Channel 위에는 SiO_2 絶緣層으로 덮혀 있고 그 위에 金屬 Gate 電極으로 構成되어 있다.

Gate 電極과 Channel은 마치 平行板 蓄電器와 같으며 Gate 電極에 電界를 加하면 Channel 內의 Carrier의 性質에 따라 그 密度가 달라져서 Channel의 傳導度가 增加 또는 減少하게 된다.

便利上 Depletion Type MOS-FET의 動作原理를 說明한다. Drain 電壓의 낮은 領域(이때 Gate-Source間 電壓 $V_{GS}=0$ 이다)에서는 Channel의 傳導度는 抵抗性을 나타내며 그림 1의 A-B部分으로 表示된다.

Drain 電流가 더욱 增加하여 B點을 넘어서면 Channel

* ** 原子力研究所 電子工學研究室
Electronics Division,
Atomic Energy Research Institute

內에서의 IR 電壓降下는 Gate 와 Channel 間에 電位差를 形成하며 Drain 側에 接近할수록 그 電位差는 增加한다.

Gate 와 Channel 間의 電位差가 增加함에 따라 Channel 內의 Carrier 는 Deplete 되고 따라서 Drain 電流의 增加率은 減少하게 된다. 이러한 狀態가 B-D 部分이며 이 部分을 Pinch-Off 領域이라 한다. Drain 電流가 漸增하여 D 點을 넘으면 Breakdown 되고 Drain 電流는 急激히 增加한다.

上述한 바와 같이 Channel 은 內部的 IR 電壓降下에 依하여 Pinch-off 되었으나 外部로 부터 Gate 에 電壓을 印加하여서도 可能하다. 理論的으로 IR 電壓降下와 同等的한

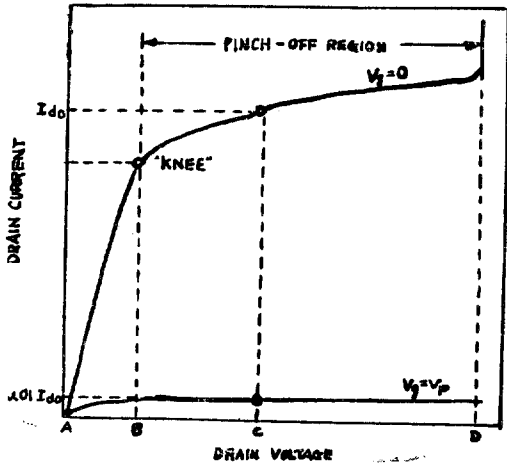


그림 1. Common-Source Voltage-Current Relationship for MOS-FET

電壓을 Gate 에 印加하면 Channel 은 Pinch-off 하게 된다. 一般的으로 Pinch-off 電壓은 $V_c(off)$ 로 表示되며 任意的 Drain 電壓에서 Drain 電流가 Gate 電壓이 零일 때 值의 1%되는 Gate 電壓과 같다.

MOS-FET 를 高 入力抵抗 電壓增幅器로 使用할 때는

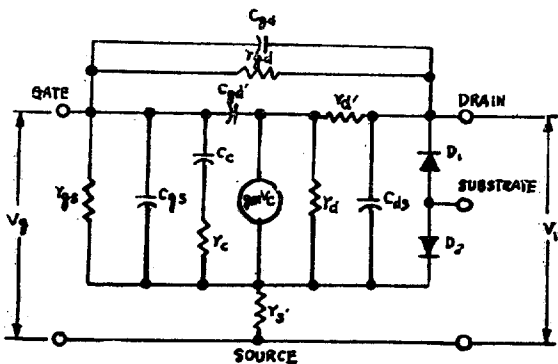


그림 2. Common Source Equivalent Circuit for FET

普通 Pinch-off 領域에 動作시키고 抵抗性 領域은 Chopper 等 電壓制御 抵抗素子로서 使用된다.

MOS-FET 의 Pinch-off 領域에서 等價回路는 그림 2와 같다. 이 等價回路의 簡單化한 等價回路는 그림 3과 같이 그릴 수 있다. 出力抵抗 $1/gos$ 值는 Gate Bias 에 따라 變化하고 Bias 值가 負로 갈수록 커진다. 代表的인 $1/gos$ 特性曲線은 그림 4와 같다. 따라서 $1/gos$ 值가 負荷抵抗值에 比하여 매우 크면 그림 3에서 r_D 를 省略할 수 있고 簡單한 Current Source 로 놓을 수 있다.

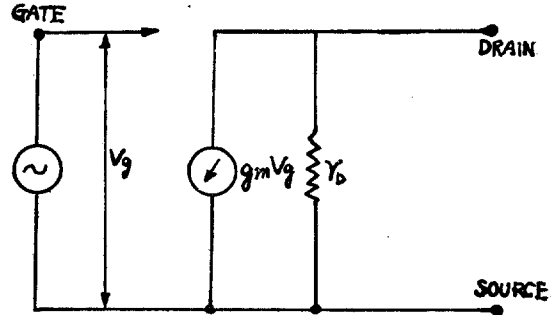


그림 3. Simplified Common Source Equivalent Circuit for D.C and Audio Frequencies

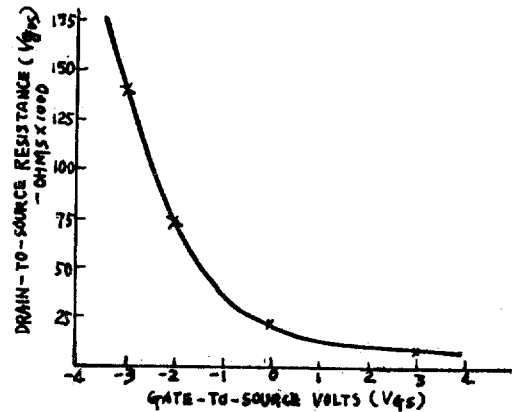


그림 4. Typical Drain-to-Source Resistance Characteristic for RCA 3N 99

3. MOS FET 差動增幅器의 解析

그림 5 의 Source 結合 對稱型 差動增幅器에서 負荷抵抗 R_{D1} 및 R_{D2} 를 MOS FET 의 出力 Impedance 에 比하여 充分히 작게 取하면 그 等價回路는 그림 6과 같이 圖示할 수 있다.

3.1. 同一 對稱 素子 差動增幅器

簡單한 境遇 同一 對稱 素子로서의 差動增幅器를 考

察해 본다.

그림 7의 等價回路에서

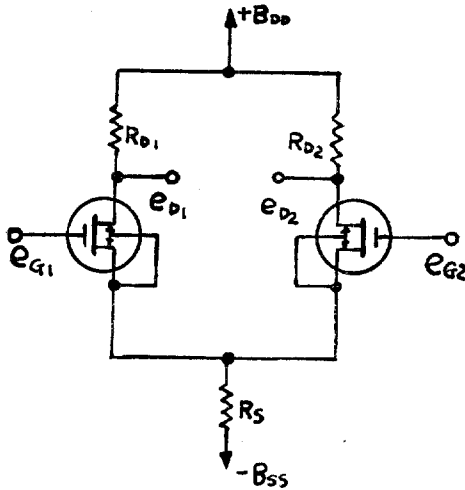


그림 5. Typical n-Channel MOS FET Differential Amplifier Circuit

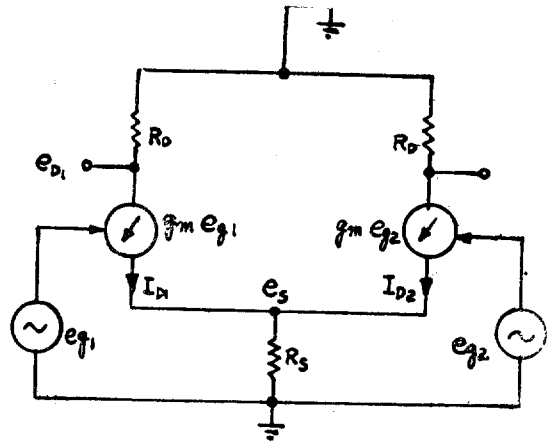


그림 7. Completely Symmetrical Equivalent Circuit of the Differential Amplifier

$\frac{1}{2} g_m$, 他的 Gate에 對해서는 $-\frac{1}{2} g_m$ 이 되어 마치 Phase-Inverter의 役割을 한다고 볼 수 있다.

또 式 (4), (5)으로 부터

$$i_{D1} + i_{D2} = \frac{g_m(e_{G1} + e_{G2})}{1 + 2g_m R_S} \doteq \frac{1}{2R_S}(e_{G1} + e_{G2}) \quad (6)$$

따라서

$$e_s = \frac{g_m R_S(e_{G1} + e_{G2})}{1 + 2g_m R_S} \doteq \frac{1}{2}(e_{G1} + e_{G2}) \quad (7)$$

이다. 例를 들면 雙方의 Gate에 1 Volt의 電壓을 加하면 全電流의 增加分은 約 $1/R_S$ Amp, Source 電位는 約 1 Volt 높아진다. 萬一 한쪽 Gate만 1 Volt 높아지면 Source 電壓은 約 $\frac{1}{2}$ Volt 上昇하고 全電流는 約 $\frac{1}{2} R_S$ Amp 만큼 增加하게 된다. 이때 i_{D1} 은 約 $\frac{1}{2} g_m$ 만큼 減小(그 和가 $1/2R_S$)된다. 이때 不均衡比(Out of Balance Ratio)는 $1/g_m R_S$ 이다. 例로서 $g_m = 0.5 \text{ m}\Omega$, $R_S = 20 \text{ K}\Omega$ 일 때 不平衡比는 0.1이다.

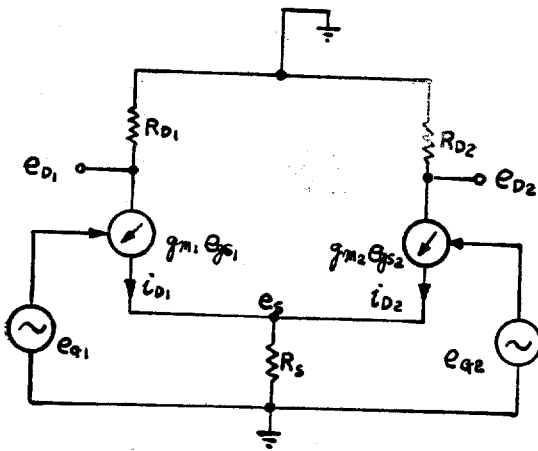


그림 6. The Equivalent Circuit of the Differential Amplifier for Audio Frequencies

$$e_s = R_S(i_{D1} + i_{D2}) \quad (1)$$

$$i_{D1} = g_m(e_{G1} - e_s) \quad (2)$$

$$i_{D2} = g_m(e_{G2} - e_s) \quad (3)$$

이들 式으로부터 다음의 結果를 얻는다.

$$i_{D1} = \frac{g_m[(1 + g_m R_S)e_{G1} - g_m R_S e_{G2}]}{1 + 2g_m R_S} \quad (4)$$

$$i_{D2} = \frac{g_m[(1 + g_m R_S)e_{G2} - g_m R_S e_{G1}]}{1 + 2g_m R_S} \quad (5)$$

式 (4), (5)에서 $g_m R_S \gg 1$ 이면 $i_{D1} + i_{D2}$ 는 거의 零으로 되어 R_S 兩端의 電壓 e_s 는 거의 一定하게 되고 各 MOS FET의 相互 Conductance는 自己 Gate에 對해서는

3·2. 非對稱 素子 差動增幅器

一般的인 境遇로 非對稱 素子の 差動增幅器를 解析한다. 그림 6에서 便利上

$$e_{G1} \text{에 對한 } e_{D1} \text{의 利得을 } \left(\frac{e_{D1}}{e_{G1}}\right)_{e_{G2}=0} = G_{11}$$

$$e_{G1} \text{에 對한 } e_{D2} \text{의 利得을 } \left(\frac{e_{D2}}{e_{G1}}\right)_{e_{G2}=0} = G_{21}$$

$$e_{G2} \text{에 對한 } e_{D1} \text{의 利得을 } \left(\frac{e_{D1}}{e_{G2}}\right)_{e_{G1}=0} = G_{12}$$

$$e_{G2} \text{에 對한 } e_{D2} \text{의 利得을 } \left(\frac{e_{D2}}{e_{G2}}\right)_{e_{G1}=0} = G_{22}$$

라 定義하고 Kirchhoff 法則을 適用하여 計算하면

$$G_{11} = \frac{g_{m1}(1 + R_S g_{m2})R_{D1}}{1 + R_S(g_{m1} + g_{m2})} \quad (8)$$

$$G_{21} = \frac{g_m g_{m2} R_s R_{D2}}{1 + R_s (g_{m1} + g_{m2})} \quad (9)$$

$$G_{22} = \frac{-g_{m2} (1 + R_s g_{m1}) R_{D2}}{1 + R_s (g_{m1} + g_{m2})} \quad (10)$$

$$G_{12} = \frac{g_{m1} g_{m2} R_s R_{D1}}{1 + R_s (g_{m1} + g_{m2})} \quad (11)$$

을 얻는다. 따라서 Gain Function 은 다음과 같다.

$$e_{D1} = G_{11} e_{G1} + G_{12} e_{G2} \quad (12)$$

$$e_{D2} = G_{21} e_{G1} + G_{22} e_{G2} \quad (13)$$

式 (12), (13) 을 Matrix Form 으로 表示하면 式 (14) 을 얻는다.

$$\begin{bmatrix} e_{D1} \\ e_{D2} \end{bmatrix} = \begin{bmatrix} G_{11} & G_{12} \\ G_{21} & G_{22} \end{bmatrix} \begin{bmatrix} e_{G1} \\ e_{G2} \end{bmatrix} \quad (14)$$

여기서 Common Mode [CM] 성분과 Differential Mode [DM] 성분을 區分하여 考察하여 본다.

CM 성분 信號라 함은 接地에 對한 두 端子 信號電壓의 平均을 意味한다.

$$\text{即 } e_{Gc} = \frac{e_{G1} + e_{G2}}{2} \quad (15)$$

$$e_{Dc} = \frac{e_{D1} + e_{D2}}{2} \quad (16)$$

이고 DM 성분 信號라 함은 接地에 對한 두 端子 信號電壓의 差의 半을 意味한다.

$$\text{即 } e_{GD} = \frac{e_{G1} - e_{G2}}{2} \quad (17)$$

$$e_{GD} = \frac{e_{D1} - e_{D2}}{2} \quad (18)$$

이다. 以上을 綜合하여 e_{D1} 및 e_{D2} 를 Gate 의 CM 성분 電壓 및 DM 성분 電壓의 函數로 表示하면

$$e_{D1} = (G_{11} - G_{12}) e_{GD} + (G_{11} + G_{12}) e_{Gc} \quad (19)$$

$$e_{D2} = -(G_{22} - G_{21}) e_{GD} + (G_{22} + G_{21}) e_{Gc} \quad (20)$$

이 된다. 따라서 DM 성분 및 CM 성분의 Gain Function 은

$$e_{DD} = \frac{1}{2} (G_{11} + G_{22} - G_{12} - G_{21}) e_{GD} + \frac{1}{2} (G_{11} - G_{22} + G_{12} - G_{21}) e_{Gc} \quad (21)$$

$$e_{DC} = \frac{1}{2} (G_{11} - G_{22} - G_{12} + G_{21}) e_{GD} + \frac{1}{2} (G_{11} + G_{22} + G_{12} + G_{21}) e_{Gc} \quad (22)$$

로 되고 이 式들을 Matrix Form 으로 쓰면

$$\begin{bmatrix} e_{DD} \\ e_{DC} \end{bmatrix} = \frac{1}{2} \begin{bmatrix} G_{11} + G_{22} - G_{12} - G_{21} & G_{11} - G_{22} + G_{12} - G_{21} \\ G_{11} - G_{22} - G_{12} + G_{21} & G_{11} + G_{22} + G_{12} + G_{21} \end{bmatrix} \begin{bmatrix} e_{GD} \\ e_{Gc} \end{bmatrix} \quad (23)$$

이다. 式 (23) 에 式 (8), (9), (10), (11) 을 代入하면

$$\begin{bmatrix} e_{DD} \\ e_{DC} \end{bmatrix} = -\frac{1}{2[1 + R_s(g_{m1} + g_{m2})]} \begin{bmatrix} g_{m1}(1 + 2g_{m2}R_s) & g_{m1}R_{D1} - g_{m2}R_{D2} \\ g_{m1}(1 + 2g_{m2}R_s) & g_{m1}R_{D1} + g_{m2}R_{D2} \end{bmatrix} \begin{bmatrix} e_{GD} \\ e_{Gc} \end{bmatrix} \quad (24)$$

式 (24) 에서 $g_{m1}R_s \gg 1$, $g_{m2}R_s \gg 1$ 이면 DM 성분 및 CM 성분의 Gain Function 은

$$\begin{bmatrix} e_{DD} \\ e_{DC} \end{bmatrix} = -\frac{1}{2R_s(g_{m1} + g_{m2})} \begin{bmatrix} 2g_{m1}g_{m2}R_s(R_{D1} + R_{D2}) \\ 2g_{m1}g_{m2}R_s(R_{D1} - R_{D2}) \end{bmatrix} \begin{bmatrix} e_{GD} \\ e_{Gc} \end{bmatrix} \quad (25)$$

이 된다.

(1) 同一 對稱 素子 差動增幅器일 境遇의 DM 성분과 CM 성분의 Gain Function 은 式 (25) 에 $g_{m1} = g_{m2} = g_m$, $R_{D1} = R_{D2} = R_D$ 를 代入하면 求할 수 있다.

$$\text{即 } \begin{bmatrix} e_{DD} \\ e_{DC} \end{bmatrix} = \begin{bmatrix} -g_m R_D & 0 \\ 0 & -\frac{R_D}{2R_s} \end{bmatrix} \begin{bmatrix} e_{GD} \\ e_{Gc} \end{bmatrix} \quad (26)$$

故로 DM 성분의 Gain 은 五極真空管을 使用한 普通 增幅器의 Gain 과 거의 같고 CM 성분의 Gain 은 約 $-\frac{R_D}{2R_s}$ 이며 DM 성분 Gain 의 CM 성분 Gain 에 對한 比 即 Discrimination Factor 는 約 $2g_m R_s$ 이다. 例를 들면 $g_m = 0.5m\Omega$, $R_s = 20K\Omega$ 일 때 D.F. = 20 이 된다.

(2) 非對稱 素子 差動增幅器일 境遇에는 DM 성분 出力電壓에, DM 성분 入力電壓外에 CM 성분 入力電壓에 依한 成分이 包含되어 있음은 式 (25) 에서 알 수 있다. 이러한 現象은 MOS-FET 의 兩 Gate 가 接地에 對하여 等位의으로 變化할 때 出力段에 Drift 를 招來하게 되어 兩 Gate 間의 電位差를 測定하려 할 때 惡影響을 끼치게 된다.

따라서 同一 DM 성분 出力電壓을 얻는데 必要한 CM 성분 入力電壓對 DM 성분 入力電壓의 比 即 CMR (Common Mode Rejection Factor) 를 可能한 限 크게 하는 것이 有利하다. 이 CMR 値는 無限大로 하는 것이 理想的이겠으나 回路의 不均衡에 依하여 臨界值를 갖는다. CMR 은 定義에 依하여 式 (24) 으로 부터

$$CMR = \frac{g_{m1}(1 + 2g_{m2}R_s)R_{D1} + g_{m2}(1 + 2g_{m1}R_s)R_{D2}}{g_{m1}R_{D1} - g_{m2}R_{D2}} \quad (27)$$

와 같이 表示할 수 있고 $g_{m1}R_s \gg 1$, $g_{m2}R_s \gg 1$ 이며 式 (27) 은

$$CMR = \frac{2g_{m1}g_{m2}R_s(R_{D1} + R_{D2})}{g_{m1}R_{D1} - g_{m2}R_{D2}} \quad (28)$$

로 된다 萬一 g_{m1} 과 g_{m2} 의 差가 微小하고 R_{D1} 과 R_{D2} 의 差가 적다고 하면 $g_{m2} = g_m$, $g_{m1} = g_m + dg_m$, $R_{D2} = R_D$, $R_{D1} = R_D + dR_D$ 라 놓을 수 있고 式 (28) 은 다음과 같다

$$CMR = \frac{4g_m^2 R_D R_s}{dg_m \cdot R_D + g_m \cdot dR_D} \quad (29)$$

但 dg_m 은 g_{m1} 와 g_{m2} 와의 差이고

dR_D 는 R_{D1} 과 R_{D2} 와의 差이다.

例를 들면 $g_m = 0.5m\Omega$, $R_s = 20K\Omega$, $R_D = 10K\Omega$, $dg_m = 0.1g_m$, $dR_D = 0.1R_D$ 일 때 CMR 値는 約 200 이다.

4. 電源 電壓 變動에 의한 Drift 解析

同一 對稱 素子 差動增幅器의 境遇에 있어서는 電源 電壓이 變動한다 할지라도 出力段에 Drift 는 생기지 않을 것이다. 非對稱 素子일 境遇에는 回路의 不平衡에 依하여 Drift 를 갖게 된다.

먼저 同一 對稱 素子 差動增幅器에서 電源 電壓 變動에 依한 Gate-Source 間 電壓 V_{GS} 의 變動率을 求한다.

그림 8 에서 $E_{DD} + E_{SS} = (R_D + 2R_S) I_D + V_{DS}$ (30)

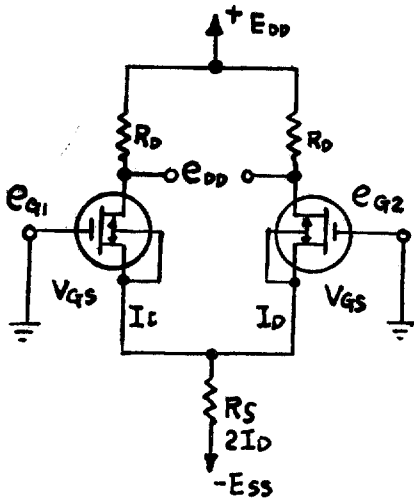


그림 8. Differential Amplifier with Input Grounded

$$V_{GS} = E_{SS} - 2 R_S I_D \quad (31)$$

이다. 複雜을 避하기 爲해서 MOS-FET 의 相互 Conductance g_m 이 Gate Bias 電壓에 關係없이 一定하다고 假定하면 Pinch-off 領域에서의 Drain 電流 I_D 는

$$I_D = I_{DSS} + g_m V_{GS} \quad (32)$$

로 表示할 수 있다.

(但 I_{DSS} 는 $V_{GS} = 0$ 일때의 Drain 電流)

式 (30), (31), (32) 에서

$$I_D = -\frac{V_D}{2R_S + R_D} + \frac{E_{SS} + E_{DD}}{2R_S + R_D} \quad (33)$$

$$\left(2R_S + \frac{1}{g_m}\right)(I_D) = E_{SS} + \frac{I_{DSS}}{g_m} \quad (34)$$

式 (34) 을 E_{SS} 에 對하여 偏微分하면

$$\frac{\partial I_D}{\partial E_{SS}} = \frac{g_m}{1 + 2g_m R_S} \quad (35)$$

를 얻는다. 여기서 $g_m R_S \gg 1$ 이면 式 (35)는

$$\frac{\partial I_D}{\partial E_{SS}} = \frac{1}{2R_S} \quad (36)$$

이 된다. 또 式(33)의 I_D 를 式(36)에 代入하고 E_{SS} 및 E_{DD} 로 各各 偏微分하면 다음 式을 얻는다. 또 $g_m R_S \gg 1$ 라 하면

$$\frac{\partial V_{DS}}{\partial E_{SS}} = \frac{R_D}{2R_S} \quad (37)$$

$$\frac{\partial V_{DS}}{\partial E_{DD}} = 1 \quad (38)$$

따라서 式(33)을 E_{DD} 에 關하여 偏微分하고 式(38)을 代入하면

$$\frac{\partial I_D}{\partial E_{DD}} = \frac{1}{2R_S + R_D} \left(-\frac{\partial V_{DS}}{\partial E_{DD}} + 1\right) = 0 \quad (39)$$

를 얻는다. 即 Drain 電流는 Pinch-off 領域에서 E_{DD} 電壓의 變化에는 影響 받지 않고 E_{SS} 電壓變化에만 關係한다. 即 E_{SS} 電壓 變動은 V_{GS} 에 變化를 이르게 Drain 電流에 變化를 가져 온다고 볼 수 있다.

式 (32)에서 $\partial I_D = g_m \partial V_{GS}$ 를 式 (36)에 代入하면

$$\frac{\partial V_{GS}}{\partial E_{SS}} = \frac{1}{2g_m R_S} \quad (40)$$

를 얻는다. 例를 들면 $g_m = 0.5m\Omega$, $R_S = 20K\Omega$ 일때

$$\frac{\partial V_{GS}}{\partial E_{SS}} = \frac{1}{20} \text{ 이 된다.}$$

一般的으로 非對稱 素子 差動增幅器의 電源 電壓 變動에 對한 出力 Drift 를 考察한다. 거의 對稱 素子에 近似할 때 CM 成分 Gate 入力 電壓 e_{CC} 로 因한 DM 成分 Drain 出力은

$$e_{DD}(e_{CC}) = \frac{e_{DD} \text{의 } e_{GD} \text{에 對한 利得}}{CMR} \times e_{CC}$$

로 表示할 수 있다. e_{DD} 의 e_{GD} 에 對한 出力은 式 (26) 에서 $-g_m R_D$ 이므로

$$e_{DD}(e_{CC}) = -\frac{g_m R_D}{CMR} \cdot e_{CC} \quad (41)$$

이다. 그런데 電源電壓 E_{CC} 의 變化는 兩 MOS-FET 의 Gate 入力에 CM 成分 電壓을 加해 주는 것과 同一한 結果를 가져 오게 될 것이므로 式(4)을 參照하여 다음과 같이 表示할 수 있다.

$$e_{DD}(\Delta E_{CC}) = -\frac{g_m \cdot R_D}{CMR} \cdot \Delta E_{CC} \quad (42)$$

式 (29)의 CMR 을 式 (42)에 代入하면 電源 電壓 E_{CC} 의 變化에 對한 出力 Drift 는

$$e_{DD}(\Delta E_{CC}) = -\frac{dg_m \cdot R_D + g_m \cdot dR_D}{4g_m \cdot R_S} \times \Delta E_{CC} \quad (43)$$

이다. 例를 들면. $g_m = 0.5m\Omega$, $dg_m = 0.1g_m$, $R_D = 10K\Omega$, $dR_D = 0.1 R_D$, $R_S = 20K\Omega$ 일 때 E_{CC} 의 1 Volt Drift 에 對하여 出力 Drift 는 25mV 이다.

5. 周圍溫度 變化에 依한 Drift 問題

普通 Transistor(Bipolar Transistor 를 稱함)에서 Collector 電流는 多數(Majority) Carrier 와 少數(Minority) Carrier 에 依한 成分으로 構成되어 있다는 것은 周知의 事實이거니와 少數 Carrier 數는 周圍溫度의 變化에 影響이 甚함으로 結果적으로 Collector 電流의 溫度에 依한

變化가甚하였다.

그러나 Unipolar FET의境遇에 있어서는多數 Carrier에依하여서만 Drain電流가決定되므로周圍溫度의影響을 거의 받지 않는다고 볼 수 있다.

Unipolar FET의周圍溫度變化에 다른 Drift源으로서는

- ① Gate Leakage 電流의溫度係數
- ② Conduction Channel의 Unmodulated Channel Conductance의溫度係數
- ③ Pinch-off 電壓의溫度係數
- ④ 等價 Gate-Source間 電壓의溫度係數等이 있다.

MOS-FET는前述한바와같이 Gate와 Source間에 SiO₂絶緣層이 있으므로 ①項의影響을無視할 수 있다. Unmodulated Channel Conductance의溫度係數는 $-5 \times 10^{-3} \sim -8 \times 10^{-3} 1/^{\circ}K$ 程度이고 Pinch-off 電壓의溫度係數는 Silicon材料를使用하였을 때 $\frac{2.2}{w_0} \sim \frac{2.5}{w_0} \times 10^{-3} 1/^{\circ}K$ (但 w_0 ·Pinch-off 電壓)程度이며 等價 Gate Source間 電壓의溫度係數는 Diffusion Potential의溫度係數 및 Pinch-off 電壓의函數로 나타난다.(*)

MOS-FET를 한個 사용한普通의 Source接地 增幅器일 때와 한 쌍을 사용한差動增幅器에서의 Thermal Drift를實驗的으로測定한結果를 그림 9에圖示하였다.周圍溫度 25°~60°C範圍에서 等價 Gate 入力 電壓은 한 個를使用하였을 때 0.93 mV/°C 한 쌍을使用하였을 때 0.57 mV/°C를 얻었으며 後者의境遇, 25°C~35°C範圍에서는 Thermal Drift가 거의問題되지 않음을 確認하였다.

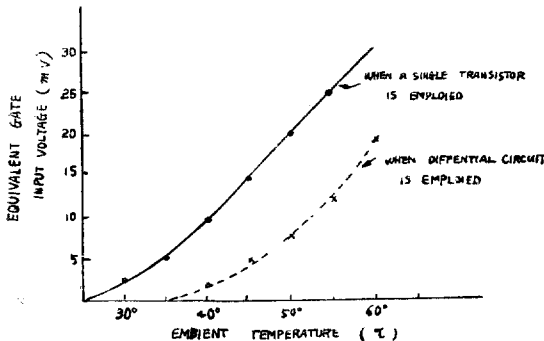


그림 9. Thermal Drift for the MOS-FET Amplifier using RCA 3N99

6. MOS-FET 差動增幅器의 設計 및 實驗結果

本 MOS-FET를 利用한 差動增幅器는 微小 直流電流(Pico-Ampere單位)를測定할 目的임으로 다음과 같은事項에 着眼하여 設計 하였다.

- ① Discrimination Factor가 클 것.

② Common Mode Rejection Factor를 크게 하여 FET兩 Gate의 Ground에 對한 Potential Drift의 影響이 적을 것.

③ FET의 出力抵抗이 큰 點에 動作 시켜 等價回路에서 Constant Current Source로 놓을 수 있게 한다.

④ Thermal Drift를 적게 하기 爲하여 可能한 限 Drain電流가 적은 點에서 動作시킨다.

⑤ 電源 電壓의 變動에 依한 Power Drift를 적게 한다.

⑥ 差動增幅器의 出力段에 直接 Full Scale 20μA 直流電流計를 接續하여 出力을 直讀할 수 있게 한 것 등이다.

Transistor는 RCA會社製 MOS FET(N-channel depletion type) 3N99를 使用하였다. 이 MOS FET의 Drain電流-電壓 特性曲線은 그림 10과 같다. 動作點 Q는 $V_{Dso}=5V, I_{D0}=0.4mA, V_{Gso}=-3.5V$ 이다. 이때 $g_m=0.45m\Omega, 1/g_{os}=180K\Omega$ 程度이며 設計 回路圖는 그림 11과 같다.

이 差動增幅器의 電壓利得은 4.5이나 電流利得은 2×10^9 이다. 入力信號 1 Volt 일때 까지 出力은 直線을 維持하고 電源 電壓變動에 對한 Drift의 測定結果는 그림 12에서 볼 수 있다. E_{ss} 에 對한 Drift는 $3.52 \mu A/V$ 였

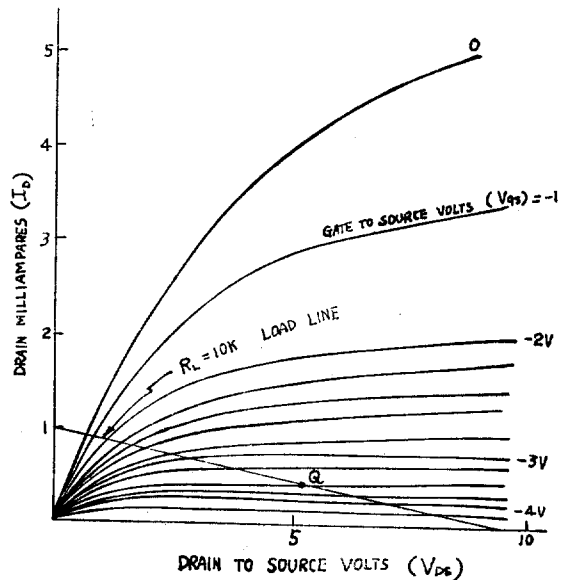


그림 10. Drain Characteristics for RCA 3N99 and Load Line

다. 이것을 出力電壓으로 換算하면 $8.8mV/V$ (Micro-Ammeter의 內部抵抗은 $2.5K\Omega$ 이므로 $3.52 \mu A/V \times 2.52 K\Omega = 8.8mV/V$)된다. 한편 兩 MOS FET의 g_m 值의 10% 差에 依한 推定 Drift는 式(43)에 依하여 $12.5mV/V$

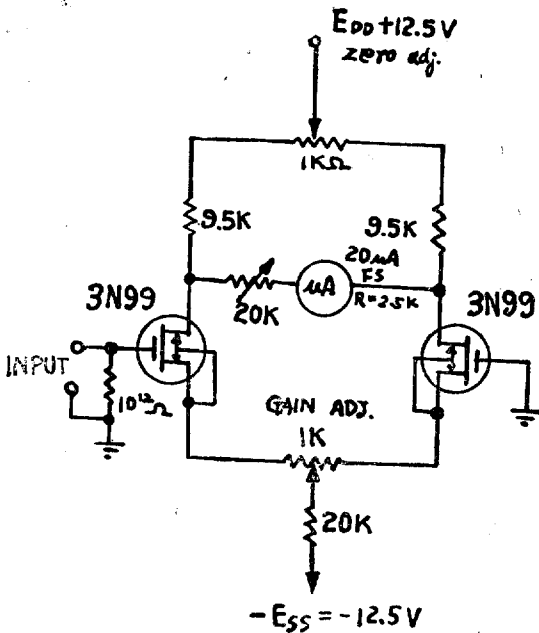


그림 11. Complete Differential Amplifier Circuit

를 얻는다. 實測値와 平均値와의 差는 MOS FET의 g_m 測定 誤差에 因한 것으로 思料된다. 또 E_{DD} 에 對한

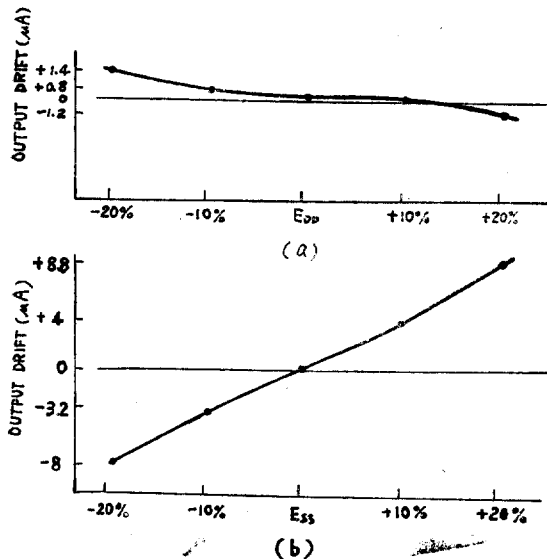


그림 12. Power Drift of the Differential Amplifier
(a) for E_{DD} Drift and
(b) for E_{SS} Drift, Respectively

Drift는 E_{DD} 가 增加할 때는 $0.4\mu A/V$, 減少할 때는 1

$\mu A/V$ 이었다. E_{DD} 의 減少에 對한 Drift가 더 큰 原因은 Load Line의 移動으로 因하여 Drain 特性曲線上에서 Pinch-off 領域을 벗어나기 때문으로 思慮된다.

周圍溫度 變化에 依한 Drift는 앞에서 記述한 바와 같다.

Discrimination Factor는 約 18, Common Mode Rejection Factor는 約 360이었다.

7. 結 論

MOS型 FET는 入力抵抗이 $10^{15}\Omega$ 程度이므로 微少 電流 測定에 適合하고 한 變을 使用한 差動增幅器는 回路가 簡單하고 體積이 적으며 堅固하고 電池의 消耗率이 적을 뿐만 아니라 直線性이 좋고 眞空管에 比하여 相互 Conductance가 크므로 直流 電流計를 接續하여 pico-ampere 範圍를 쉽게 直讀할 수 있다.

本 差動增幅器에서는 電流利得 2×10^8 을 얻었고 周圍溫度 $25^\circ \sim 60^\circ C$ 의 範圍內에서 Thermal Drift의 等價 入力電壓이 $0.57mV/^\circ C$ 였고 電源 電壓의 變動에 對한 Drift의 等價 入力電壓은 $8.8mV/V$ 로서 거의 安定하게 動作 하였으므로 放射線 計測器 系統의 微少 直流 電流 測定用으로 適合하다 할 수 있다. 또한 Integrated Circuit의 開發과 더불어 複合 MOS FET (Monolithic Device)를 使用하면 훨씬 쉽게 平衡을 얻을 수 있고 價格도 低廉하게 될 것이다.

參 考 文 獻

1. Valley Wallmar; "Vacuum Tube Amplifier," McGraw-Hill Book Co. 1948.
2. Leonce J. Sevin, Jr; "Field Effect Transistors," McGraw-Hill Book Co. 1956.
3. Robert Hirschfeld; "ICs Improve Differential Amplifiers and Vice Versa;" Electronics Vol. 38, No. p.75, Aug. 9. 1956.
4. K. Tarnay; "Temperature Dependence of the Current of the Field Effect Transistors in Pinch-Off Region," Proc. of IEEE Vol 53, No. 5, p. 485, May 1965.
5. David M. Griswold; "Characteristics and Applications of RCA-Insulated Gate Field Effect Transistors," Tran. of IEEE Vol. BTR 11, No. 2. p. 9, July 1965.
6. Joseph B. McCalsin; "Electrometer for Ionization Chambers using MOS FET Transistors," the Review of Scientific Instrument, Vol. 35, No. 11, Nov. 1954.

(1966年 1月 26日 接受)