Transistor에 依한 Low Noise Charge Sensitive Amplifier

論文資料
11—2

鄭 萬 永　　金 悳 鎭

要　　約

Solid state nuclear radiation detector에 使用하는 transistor에 依한 低雜音 charge sensitive pre-amplifier의 設計方式과 이에 對한 實測結果에 關하여 記述하였다. 먼저 transistor noise의 諸原因을 分析하고 이 雜音들을 最少로 하기 爲하여 이에 關聯된 各 parameter에 對하여 理論 및 實驗的으로 考察하였다. 지금까지 알려진 眞空管式 增幅器의 最少雜音은 等價電子數로 表示하면 約 250電子 程度이고 transistor 增幅器에 있어서는 約 1,000電子 程度이었으나 本 設計方式에 依하여 製作된 transistor 增幅器에서는 detector를 包含한 全 input capacitance가 約 100 PF일 때 約 400電子의 良好한 低雜音特性을 보이고 있으며 linearity 및 stability도 매우 좋은 結果를 보이고 있다. 여기에 使用된 cascode 回路 自體는 이미 오래 前부터 알려져 있었지만 雜音을 最少로 하기 爲한 設計方法은 지금껏 알려지지 않고 있으므로 本論文에서는 前置增幅器의 所要利得에서 雜音을 最少로 할 수 있는 設計方式을 確立하여 이 方式에 依한 實測結果는 從來의 transistor를 使用한 것 보다 가장 좋았다.

1. 序　　論

p-n junction semiconductor의 depletion layer는 放射線의 照射를 받으면 그 "에너지"에 比例하는 hole-electron 雙을 發生하므로 이들 電子 및 正孔을 强한 電場으로서 兩電極에 捕集하는 放射能 檢出器가 最近 數年間 發展되어 왔고 從來의 檢出器들에 比해 分解能이 越等하므로 앞으로 放射線計測分野에서 寵愛를 받게 될 것으로 믿는다. 이와 같은 solid state detector를 使用함으로써 지금까지 摸索하여 오던 高速計測이 可能케되었으며 아울러 이에 關聯된 모든 電子回路들도 高速動作을 爲하여 再設計되지 않으면 안된다.

反面에 solid state detector가 登場함에 따라 새로이 나타난 難問題中의 하나는 detector 自體內에서의 charge multiplication 作用이 없기 때문에 detector의 output voltage는 極히 작으며 5 *MeV*의 α 粒子에 對해서도 全 input capacitance가 50 PF 程度일 때 約 70 μV에 不過하다. 그러므로 pulse height analyzer를 利用하려면 約 100 db 以上의 電壓增幅을 하여야 하는데 普通 pre-amplifier에서 40~50 db 增幅을 實施한 後 post amplifier에서 나머지 增幅을 한다. 이와같은 많은 增幅을 할려고 할 때에 問題되는 것이 入力側에서 發生하는 雜音이다.

雜音의 量的 表示方法은 여러가지가 있겠으나 波高分析을 最終目的으로 하는 放射線計測分野에 있어서는 電力으로 表示되는 一般的意味의 noise figure는 無意味하므로 等價 電子數로서 表示하거나 energy와 같이 electron-volt로 表示한다. 等價電子數란 入力側에 換算한 R.M.S. noise voltage와 amplifier의 input capacitance의의 積으로 表示한 等價電荷를 電子의 電荷 (1.6×10^{-19} coulomb)으로 除하여 얻는다.

本 增幅器는 integrator amplifier 또는 charge-sensitive amplifier로서 input charge를 Q_{in}, feedback capacitance를 C_F, output voltage를 V_o라 하면 V_o는 $V_o \sim \frac{-Q_{in}}{C_F}$로 表示되므로 solid state detector의 capacitance에는 依存하지 않고 荷電粒子의 勞力에 比例하는 Q_{in}에만 依存하는 直線的 出力電壓을 얻을 수 있게 된다.

2. TRANSISTOR의 雜音

Transistor의 雜音을 分類하면 flicker noise, shot noise 및 thermal noise가 있으며 Guggenbuehl 및 Strutt(1957)의 實驗[1]에 依하면 이 noise들의 周波數分布는 Fig. 1과 같다. 위의 세가지 noise들에 對하여 各各 그 原因을 分析하여 보면 다음과 같다.

(a) Flicker Noise

Fig. 1에서 1kc 以下의 周波數成分을 갖는 雜音의 主成分으로서 周波數에 反比例하여 約 3 db/octave로 減少하므로 $1/f$ noise라고도 부른다. 이 noise는 解析的으로 表示가 不可能하나 實驗的인 測定은 可能하다. 이

原子力研究所　電子工學研究室

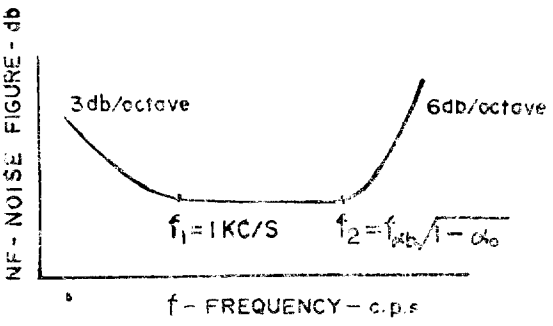

Fig. 1 Transistor noise spectrum

noise의 原因은 두 가지인데 그 하나는 carrier의 表面結合에 基因하는 것이며 collector current의 크기에 따라 많은 變化를 한다. 이 noise는 transistor의 幾何學的構造나 表面處理를 잘하면 많이 改善될 수 있다.

둘째 原因은 reverse bias된 collector-base junction을 通하여 흐르는 collector leakage current에 基因하는 것이다. collector-base junction의 reverse bias voltage의 平方根에 比例하는 leakage current를 적게 흐르게 함으로서 이 noise는 減少시킬 수 있다. Fonger[2]에 依하여 實驗的으로 求하여진 다음 式에 flicker noise와 emitter current 및 collector leakage current와의 關係가 表示되어 있다.

$$\overline{i_f^2}=\frac{K_1 I_{co}^2}{f}+\frac{K_2 I_e^2}{f} \quad (ampere^2/cycle) \cdots\cdots(1)$$

(1)式의 첫項은 collector leakage current에 依한 noise이고 둘째項은 emitter current에 依한 表面 再結合에 基因하는 noise이다. 實際로 emitter current는 leakage current의 1,000倍 程度되므로 表面 再結合에 依한 noise가 보다 더 支配的이다. (1)式의 常數 K_1 및 K_2의 값은 Fonger[3]가 求한바에 依하면 $K_1=16kT\times10^3\simeq22.1\times10^{-10}T$이며 常溫에서는 $K_1=0.663\times10^{-6}$이고 K_2는 transistor의 表面處理와 構造에 關係되는 常數로서 K_1보다 적으며 10^{-10}의 數倍程度라고 한다.

(b) Thermal Noise

Transistor 內의 모든 抵抗成分 即 $r_{bb'}$, $r_{b'c}$ 等은 溫度上昇에 따라 普通 抵抗體와 같이 thermal noise의 原因이 되고 있다. 一般으로 抵抗 R에서 發生하는 thermal noise는 (2)式과 같이 表示된다.

$$\overline{V_{th}^2}=4kTRB \cdots\cdots(2)$$

여기서 k: Boltzman의 constant

T: 絶對溫度 ($^\circ K$)

B: Bandwidth (cps)

(c) Shot noise.

周波數에 關係없이 flat한 power spectrum을 갖는 random noise인 이 shot noise의 原因은 다음의 3가지로 생각할 수 있다.

첫째는 charge carrier가 collector로 random하게 到達함으로써 collector에서 發生하는 것으로서 collector current에 比例하고, 둘째는 collector junction에서 collector leakage current I_{co}의 carrier인 hole-electron pair의 random한 發生에 基因하는 것으로 I_{co}에 比例하고, 셋째는 base region內에서 minority carrier가 random하게 再結合함으로써 base noise current를 發生시키는 것이며, emitter current에 比例하는 noise이다. 이들을 式으로 表示하면 (3), (4), (5)式과 같다[4],[5].

$$\overline{i_b^2}=2q(1-\alpha)\,I_e B \cdots\cdots(3)$$

$$\overline{i_c^2}=2q\,I_c B \cdots\cdots(4)$$

$$\overline{i_{co}^2}=2qI_{co}B \cdots\cdots(5)$$

윗式에서

$\overline{i_b^2}$, $\overline{i_c^2}$, $\overline{i_{co}^2}$=自乘平均値로 表示된 base, collector, 및 collector-base junction에서 發生하는 noise.

q=電子의 charge(1.6×10^{-19} coulomb)

α=common base forward current gain

B=Bandwidth.

I_e, I_c, I_{co}=emitter current, collector current 및 collector leakage current.

위의 3가지 shot noise들은 問題된 領域內에 包含된 charge carrier의 數 即 D.C. 電流에 直接 比例하고 있다.

3. TRANSISTOR의 NOISE MODEL

Transistor의 noise model은 Fig. 2(a)와 같은 high frequency hybrid-pi model에 上述한 (2), (3), (4), (5)式의 noise generator를 挿入함으로써 얻어지며 Fig. 2(b)에 圖示한 바와 같다[2]. Fig. 2(b)의 common emitter noise model에서 output capacitance $C_{b'c}$는 大槪의 高周波用 transistor에서는 5 PF 以內로 작기때문에 出力側에 미치는 影響을 無視할 수 있다. 그러나 Miller effect에 依하여 output capacitance가 入力側에 미치는 影響은 相當히 크며 그 값은 (6)式과같이 表示된다.

$$\text{Miller capacitance}=g_m R_L C_{b'c} \cdots\cdots(6)$$

윗式에서

$g_m=\frac{\alpha}{\gamma_c}$ 또는 $\frac{\beta}{\gamma_{b'e}}$: transconductance

R_L=load resistance

$C_{b'c}$=collector base 間의 capacitance

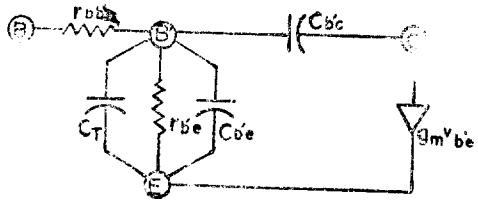

FIG.2 (a) Common emitter hybrid-pi model

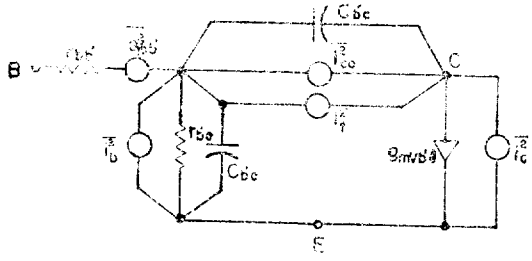

FIG. 2 (b) Common emitter noise model

實際로 $C_{b'c}(1+g_mR_L)$이 input capacitance에 並列로 加重된다. reverse bias된 junction의 capacitance인 $C_{b'c}$는 forward bias된 junction의 capacitance인 $C_{b'e}$보다 적으므로 output側에서 $\overline{i_{co}^2}$ 및 $\overline{i_f^2}$를 shunt시키는 作用은 無視된다. 이와같은 實際現象을 考慮하고 source resistor 및 load resistor에서 發生하고 noise generator를 包含하여 最終的으로 noise model을 整理하면 Fig. 3과 같이 된다. low noise charge-sensitive pre-amplifier設計에 있어 Miller effect에 依한 input capacitance의 增加는 等價電子數로 表示되는 noise를 增加시키고 signal output를 減少시키므로 Miller capacitance 除去는 重要한 問題가 된다

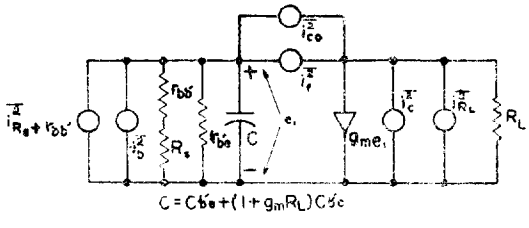

FIG 3 Input circuit of noise model

4. LOW NOISE CHARGE-SENSITIVE PER-AMPLIFIER의 設計 및 實驗結果

Fig. 1에서 보는바와 같이 낮은 周波數에서 f_1(約 1 kc/s)까지는 flicker noise가 主成分임으로 1 kc/s以下의 gain frequency 特性이 重要視되지 않을 때에는 (pulse amplifier에서는 이條件이 適用된다. high pass filter로서 1 kc/s 以下의 모든 noise를 除去할 수 있다. pulse amplifier가 廣帶域特性을 要求하는 反面에 모든 noise들도 通過帶域 幅에 比例하므로 相反되는 이 條件 아래에서 noise 發生을 적게 하려면 Fig. 1의 f_2가 充分히 높은 transistor를 選擇하여야 한다. noise figure가 約 6 db/octave의 急激한 比率로 增加하기 始作하는 breakpoint인 f_2는 다음 式으로 表示된다.

$$f_2 \cong f_{\alpha b}\sqrt{1-\alpha_0} \quad \cdots\cdots(7)$$

여기서 $f_{\alpha b}=\alpha$ cutoff frequency

α_0=low frequency common base current gain.

이 式은 Nielsen[8]에 依하여 誘導된 다음 noise factor의 關係式에서 나온 것이다. 即 common emitter noise factor F는

$$F \cong 1+\frac{r_{bb'}}{R_s}+\frac{r_e}{2R_s} + \frac{(1-\alpha_0)\left[1+\left(\frac{f}{f_{\alpha b}\sqrt{1-\alpha_0}}\right)^2\right](R_s+r_{bb'}+r_e)^2}{2\alpha_0 r_e R_s} \quad \cdots\cdots(8)$$

이 式에서 $r_{bb'}$=base spreading resistance

R_s=source resistance

r_e=T-model에서의 emitter resistance

f=動作周波數

(8)式에서 周波數에 關係된 項은 끝項이며 $f=f_{\alpha b}\sqrt{1-\alpha_0}$로부터 noise가 急激히 增加함을 볼 수 있다.

Low noise amplifier에 使用될 transistor가 具備하여야 할 條件들을 列擧하면 아래와 같다.

a) Noise figure가 10 db 以下인 transistor를 選擇할 것. 같은 型式의 transistor中에서도 表面處理狀態. I_{co} 等이 많은 差異를 보이고 있으므로 여러개 中에서 測定하여 選擇하여야 한다.

b) Collector leakage current가 적어야 할 것. 이 條件은 (1)式과 (5)式으로부터 나온 것이다. 一般的으

로 silicon transister의 I_{co}는 germanium transistor의 그것보다도 約 1/100程度로 적으나 current gain이 큰 것을 얻기가 어렵다.

c) Current gain α 또는 β가 커야 한다. 이것은 (3)式에서 보는 바와 같이 base內에서 일어나는 noise를 적게 할 뿐만 아니라 amplifier의 stage gain을 크게 하는데 直接 關係됨으로 반드시 β가 큰 것을 使用하여야 한다. low noise circuit에 있어서의 collector current는 0.1~0.3 mA 程度의 적은 값에서 動作하여야 하는 反面에 current gain β는 Fig. 4에 圖示한 바와 같이 collector current가 적어짐에 따라 減少하므로 動作狀態에서도 β가 큰 transistor를 選擇하여야 함은 重要한 일이다.

d) α-cutoff frequency $f_{\alpha b}$가 높아야 한다. (7)式의 f_2가 높은 값을 가지려면 $f_{\alpha b}$가 높아야 하기 때문이다. 例컨데 增幅器의 通過帶域 幅이 5 mc 이고 $\alpha_0=0.98$이라 하면 $f_{\alpha b}$의 最少値는 $f_{\alpha b}\cong\frac{f}{\sqrt{1-\alpha_0}}=\frac{5}{\sqrt{1-0.98}}=36\ mc$

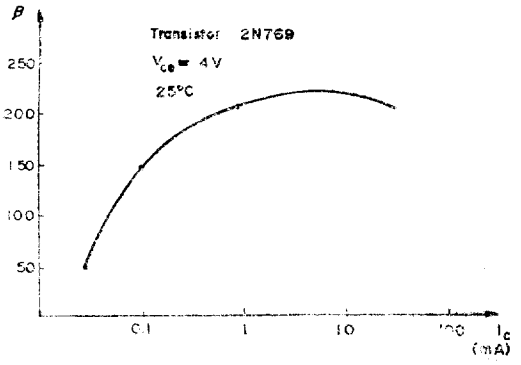

Fig. 4 β vs I_c

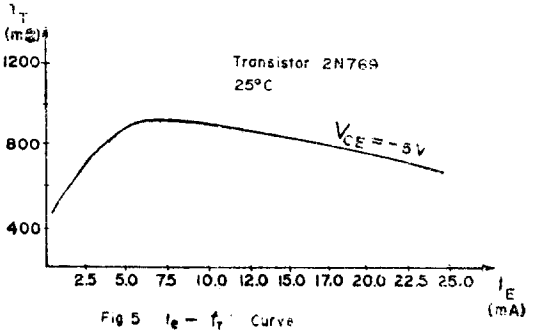

Fig 5 $I_E - f_T$ Curve

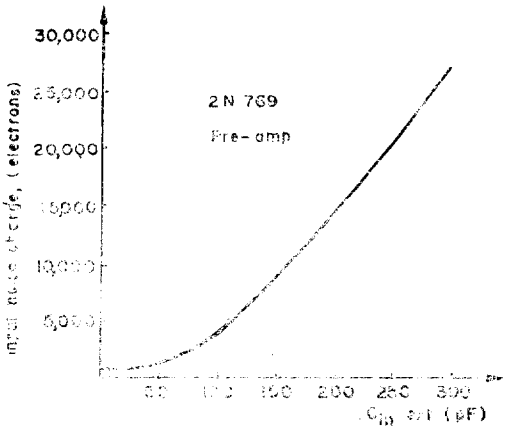

Fig. 6 Input noise charge vs Input capacity

가 된다. 實際에 있어서 α-cutoff frequency는 collector current의 減少와 더불어 減少하므로 위의 計算値는 實際의 動作電流에서의 값이어야 한다. emitter current의 變化에 따른 f_T의 變化를 Fig. 5에 例示한다. 여기서 f_T라 함은 common emitter 回路에서 β가 1이 되는 周波數이며 또는 gain-bandwidth product라고도 한다.

e) Input capacitance 및 output capacitance가 적은 것을 使用하여야 한다.

Charge-sensitive amplifier에 있어 input capacitance가 增加하면 equivalent noise charge가 急激히 增加하는 모양이 Fig. 6에 圖示되어 있다. 이것은 2N769 transistor로 製作한 pre-amplifier의 input側에 여러가지 capacitor들을 接續시켜가며 測定한 값이다.

다음에 設計上 留意할 事項들은 아래와 같다.

(1), (3), (4)式에서 보는 바와 같이 모든 transistor noise들은 emitter current 또는 collector current가 적어짐에 따라 減少하므로 될 수 있는 限 적은 電流로 動作하도록 設計하는 것이 좋을 것이나 current gain 및 α-cutoff frequency는 旣述한 바와 같이 이와는 相反된 關係에 있으므로 動作電流 決定에 있어 最適値를 選擇하여야 한다. 다시 말하자면 collector current의 減少에 따른 output noise voltage의 減少率은 amplifier의 voltage gain의 減少率보다 작으므로 動作電流가 너무 적어지면 input側으로 換算된 noise voltage가 오히려 커지는 結果를 가져온다. 이들 noise output voltage $V_{n,out}$, amplifier의 voltage gain A_v 및 input로 換算한 noise voltage $V_{n,in}$들의 collector current

에 對한 變化를 Fig. 7에 實測하여 圖示하고 있다.

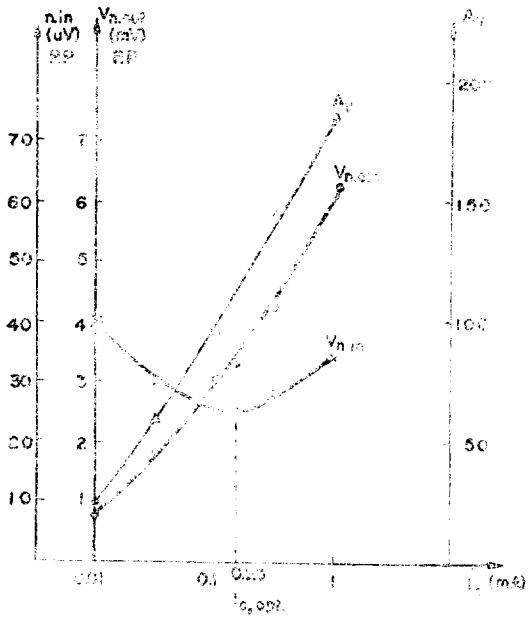

Fig. 7 I vs noise voltage(S/P) and singe voltage gain

Fig. 7은 2N706型 transistor로 만든 pre-amplifier에서 測定한 값들이며 collector current에 依한 noise의 變化를 보기 쉽게 하기 爲하여 回路內의 다른 parameter들은 많은 noise를 發生시키는 狀態로 만들었으므로 이 特性이 2N706 transistor로 얻을 수 있는 最善의 것은 아니다. Fig. 7에서 볼 수 있는 바와 같이 input側 noise 電壓은 $I_c \cong 0.25$ mA에서 最小値를 갖고 이보다 큰 電流나 작은 電流에서는 共히 增加함을 알수 있다. $V_{n,in}$이 最小로 되는 collector電流値인 $I_c \cong 0.25$ mA를 最適値로 하고 $I_{c,opt}$로 表示하였다. 이 最適値의 값은 普通 0.1~0.3 mA 範圍에 있으며 transistor 個個에 따라 다르므로 實驗的으로 求하는 것이 좋다.

다음 (1)式과 (5)式에서의 I_{co}에 依한 noise를 적게 하기 위해서는 $I_{co} \cong k\sqrt{V_{rev}}$의 關係가 있으므로 collector-base junction의 reverse bias를 可能한 限 적게 걸어 주는 것이 I_{co}에 依한 noise를 적게 하는 方法이다. 따라서 이 reverse bias電壓이 너무 낮으면 反對로 voltage gain이 減少함으로 이들間에도 voltage gain이 너무 줄지 않는 限度內에서 妥協을 할 必要가 있다.

回路의 選擇에 있어서는 Miller capacitance가 가장 적은 方式을 擇하도록 하여야 한다. 1 stage의 transistor amplifier는 common emitter, common base, common collector의 3가지 方式이 있고 voltage gain을 높이기 위한 2段 增幅回路에 있어 可能한 結合方式은 9가지가 있으나 그中에서 첫段을 common emitter로 하고 둘째段을 common base로 하는 回路가 Miller effect가 가장 적음이 實證되고 있으므로 이 方式을 採擇하였다. cascode amplifier stage라고도 불리우는 이 回路는 眞空管回路에 있어 1段을 cathode ground, 2段을 grid ground로 한 回路나 마찬가지 特性을 가지고 있다. 이 回路에서는 入力側과 出力側이 完全히 分離되어 Miller capacitance가 input側으로 加重되지 않을 뿐더러 voltage gain을 1,000程度로 올려도 發振이 잘 일어나지 않는 安定된 增幅器를 만들수 있다. common emitter stage인 첫段의 load로서는 普通 30~50 Ω 程度의 common base stage의 input impedance가 걸려 있으므로 voltage gain은 1 內外이며 位相은 180° 差를 가지고 있으나 current gain은 거의 β倍만큼 된다. 둘째段인 common base stage는 output impedance가 높고 特히 이 回路에 있어서는 Fig. 8의 實際回路에서 보는 바와 마찬가지로 2段 增幅回路의 load抵抗으로부터 3段의 emitter follower의 output 쪽으로 bootstrapping되어 있기 때문에 output impedance가 相當히 높아서 1,000 程度의 open loop voltage gain을 쉽게 얻을 수 있다. Fig. 8에서 C_3는 charge feedback capacitor로서 重要한 役割을 한다. 여기서 C_3에 依한 negative feedback을 增加시키면 amplifier stage의

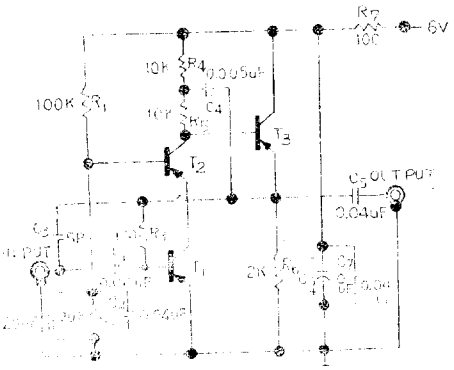

Fig. 8 Cascode Pre-Amplifier, Transistor type 2N769

linearity가 Fig. 9에서 보는 바와 같이 增加하나 stage gain이 減少하므로 너무 큰 값을 取할 수 없다. 또 C_3를 增加시키면 stability도 改善되고 output noise도 若干 減少하나 前述한 바와 같이 stage gain은 너무 減

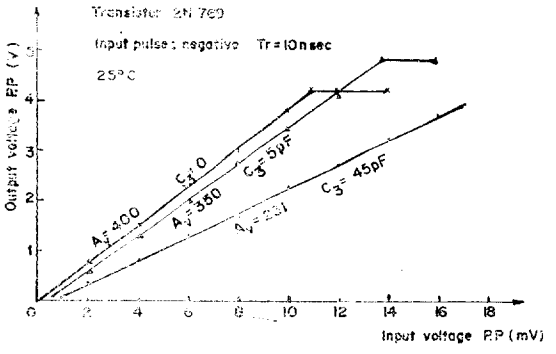

Fig. 9 Linearity of 2N769 Cascode preamplifier

少시킴과 同時에 入力側 capacitance 를 增加시키는 結果가 되므로 5 PF 程度가 가장 適當하다. 이 回路의 rise time 은 主로 transistor 에 依하여 決定되며 0.1 μsec 程度이고 clipping time 은 Fig. 8 의 C_3R_3 time constant 에 依하여 決定되며 여기서는 5 PF×1 MΩ=5 μsec 이다. 이 回路에서 마지막 增幅段은 bootstrapping 된 emitter follower 로서 output impedance 가 50 Ω cable 에 matching 되도록 하기 爲한 것이다.

이 實驗에서 使用된 2*N*769 transistor 는 Philco Co. 製의 micro-alloy diffused transistor 로서 f_{ab} 는 約 500 mc 이고 0.2 mA 의 collector current 때 β 가 約 150 이다. I_{co} 는 V_{ce}=6 *V* 일 때 常溫에서 約 0.3 μA 이고 input 및 output capacitance 는 1.5~3 PF 이다. 動作電流는 約 I_c≅0.2 mA 이다. 以上 여러가지 條件만 充足한다면 bias 抵抗의 計算은 普通方法에 依하여 할 수 있으므로 이는 省略한다.

5. 結　　論

Low noise amplifier 의 設計는 現在까지 얻어진 transistor 로서 가장 적은 雜音狀態下에 이를 動作시키려는데 있으나, 이는 減少시킬 수 있는 transistor 自體의 雜音에 依하여 制限되고 있으므로 무엇보다도 根本的인 方法은 I_{co} 가 0.1 μA 以下이고 높은 使用周波數에서도 β 가 特히 數 100 以上높은 low noise transistor 를 silicon 으로써 製作하는 일이 되겠다. 그러나 주어진 transistor 로써 가장 적은 雜音狀態에서 動作시킬 수 있는 本設計方式으로 가장 좋은 結果를 얻을수 있었다. 特히 本增幅器는 半導體 放射線檢出器와 함께 全體가 固體化되었으며 小型으로 低電壓 電源用 電池만 가지고 좋은 放射線 檢出結果를 얻는데 큰 偉力을 發揮하고 있다.

6. 致　　謝

本 實驗을 처음부터 끝까지 誠意껏 해준 本所 技能工 鄭相文君에게 感謝하는 바이다.

(1963年 7月25日 接受)

參 考 文 獻

1) W. Guggenbuehl and M.J.O. Strutt "Theory and Experiments on Shot Noise in Semiconductor Junction Diodes and Transistors." Proc. I.R.E. Vol. 45, p. 839. June, 1957.
2) M.V. Joyce and K.K. Clarke "Transistor Circuit Analysis" Addison-Wesley Pub. Co., Inc. 1961, U.S.A.
3) W. H. Fonger "A Determination of 1/f noise sources in Semiconductor Diodes and Triodes" Transistor I, R.C.A Laboratories, Princeton, N.J., 1956, p.p. 236~295.
4) B. Schneider; M.J.O. Strutt "Theory and Experiments on Shot Noise in Silicon P-N Junction Diodes and Transistors" Proc. I.R.E. Vol.47. p.546 April, 1959.
5) A. van der Ziel "Theory of Shot Noise in Junction Diodes and Junction Transistors" Proc. I.R.E. Vol. 43, p. 1639, Nov. 1955.
6) Fairchild Application Data App 11, oct. 23, 1959 by Paul J. Beneteau.
7) ibid App-36. by Larry Blaser.
8) E. G. Nielsen "Behavior of Noise in Junction Transistors" Proc. I.R.E. 45, July 1957