

Nanosheet FET와 FinFET의 도핑 농도에 따른 전류-전압 특성 비교

안은서 · 유운섭*

한경대학교

Comparison of Current-Voltage Characteristics by Doping Concentrations of Nanosheet FET and FinFET

Eun Seo Ahn · Yun Seop Yu*

*Dept. of Electrical, Electronic and Control Engineering, Hankyong National University

E-mail : eunseo09@hknu.kr / ysyu@hknu.ac.kr

요 약

본 논문은 Nanosheet FET(NSFET)와 FinFET의 구조를 갖는 소자 성능을 조사하기 위해서 3차원 소자 시뮬레이터를 이용하여 시뮬레이션한 결과를 소개한다. NSFET와 FinFET의 채널 도핑 농도에 따른 전류-전압 특성을 시뮬레이션하였고, 그 전류-전압 특성으로부터 추출한 문턱전압, 문턱전압이하 기울기 등의 성능을 비교하였다. NSFET이 FinFET보다 채널 도핑 농도에 따른 전류-전압 특성에서 드레인 전류가 더 많이 흐르며 더 높은 문턱전압을 갖는다. 문턱전압이하 기울기는 NSFET가 FinFET보다 더 가파른 기울기를 갖는다.

ABSTRACT

In this paper, the device performance with the structure of Nanosheet FET (NSFET) and FinFET is simulated through a three-dimensional device simulator. Current-voltage characteristics of NSFET and FinFET were simulated with respect to channel doping concentrations, and the performance such as threshold voltage and subthreshold swing extracted from the current-voltage characteristics was compared. NSFET flows more drain current and has a higher threshold voltage in current-voltage characteristics depending on channel doping concentration than that of FinFET. The subthreshold voltage swing (SS) of NSFET is steeper than that of FinFET.

키워드

Nanosheet FET, FinFET, doping concentration threshold voltage, slope below the threshold voltage, TCAD

I. 서 론

반도체 집적회로는 소자의 크기가 작아지는 추세로 저전력, 고성능, 고집적화 경향으로 연구되고 있다. 2022년 시장에서는 5nm, 7nm의 FinFET 구조를 사용하는 집적회로가 상용화되고 있다[1]. 그러나 FinFET은 소자의 크기가 작아질수록 단채널효과 (short channel effect)로 소자의 성능이 저하되므로 이것을 극복하기 위해서 게이트 GAA(Gate All Around) 구조가 발표되었다 [2]. 이 GAA 소자 중에 Nanosheet FET(NSFET)에 대해서 채널 폭의 변화에 따른 성능 분석 결과를 발표하였으나 도핑 농도에 의한 문턱전압 변화에 대한 자세한 연구는

발표되지 않았다 [3].

본 논문은 채널 도핑 농도에 따른 NSFET과 FinFET 전류-전압 특성을 비교 및 분석한다.

II. 구조 및 시뮬레이션 방법

본 시뮬레이션에서 사용된 FinFET과 NSFET의 소자 단면은 그림 1과 그림 2에 각각 나타내고 있다. 트랜지스터의 채널은 실리콘이며, 게이트 산화막은 SiO₂, 게이트 일함수는 4.43 eV, BOX 두께 t_B , $t_{OX} = 100$ nm, 기판 두께 $t_{sub} = 30$ nm이다. FinFET과 NSFET의 소스와 드레인의 길이 $L_s = L_d = 15$ nm, 두께 $t_s = t_d = 45$ nm, 게이트 길이 $L_g = 12$ nm, 게이트 위, 아래, 옆의 두께 $t_g = 4$ nm, 나노시

* corresponding author

트 사이의 게이트 길이와 Fin 사이의 게이트 길이 $2t_g = 8$ nm이다. 채널 길이 $L_{ch} = 20$ nm, 채널 spacer 길이 $L_{sp} = 4$ nm, 게이트 산화막 두께 $t_{EOT} = 1$ nm이다. NSFET은 채널두께 $t_{Si} = 5$ nm이고 채널 폭 $w_{Si} = 15$ nm인 나노시트 3 개로 구성되고, FinFET에서 채널두께 $t_{Si} = 5$ nm이고 채널높이 $h_{Si} = 15$ nm인 Fin 3개로 구성되어서 NSFET에서의 채널 너비와 FinFET의 채널 두께가 서로 같도록 설정한다.

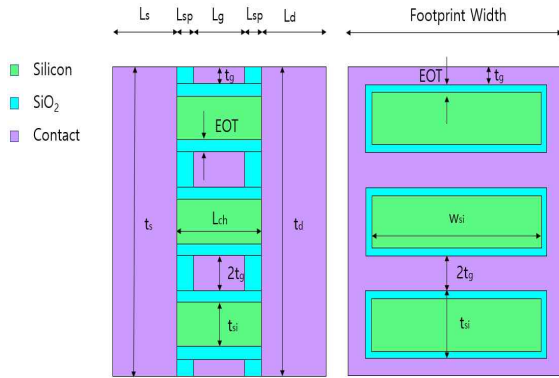


그림 1. Nanosheet FET의 단면

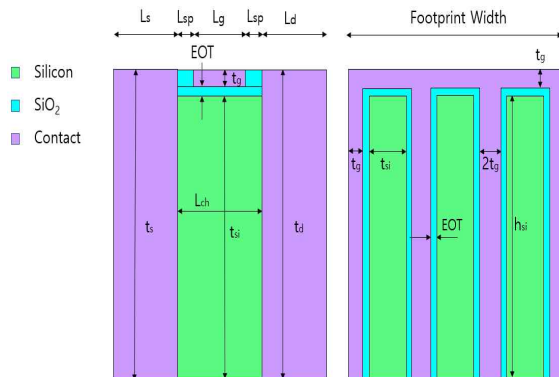


그림 2. FinFET의 단면

III. 시뮬레이션 결과

그림 3은 드레인 전압 0.6 V를 인가했을 때에 NSFET와 FinFET의 게이트 전압-드레인 전류 특성의 선형 그래프를 나타낸다. NSFET이 FinFET보다 더 높은 드레인 전류가 흐른다. NSFET과 FinFET 두 구조 모두 채널의 도핑 농도가 10^{16} cm^{-3} 일 때 가장 높은 전류를 갖는다. 채널 도핑 농도를 10^{16} cm^{-3} 보다 더 높게 할수록 드레인 전류가 낮아지는 것을 확인하였다. 채널 도핑 농도가 10^{16} cm^{-3} 일 때 문턱전압은 NSFET이 157.85 mV, FinFET이 176.6 mV의 값을 갖는다. 문턱전압이하 기울기는 NSFET이 63.1 mV/dec, FinFET이 70 mV/d

ec로 NSFET이 더 가파른 기울기를 갖는다.

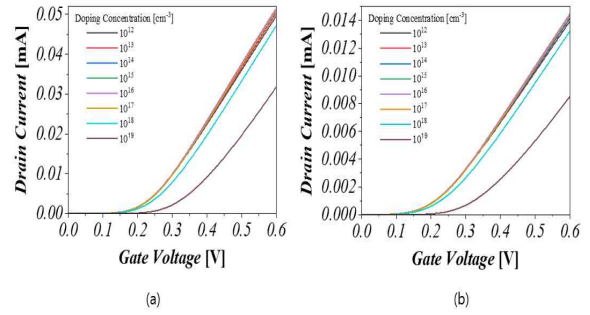


그림 3. 도핑 농도에 따른 I_{ds} - V_{gs} 특성. (a) NSFET와 (b) FinFET.

IV. 결론

본 논문에서는 TCAD 시뮬레이션을 통하여 NSFET와 FinFET의 채널 도핑 농도에 따른 전류-전압 특성을 계산하였고, 각각의 전류-전압 특성을 통해서 문턱전압, 문턱전압이하 기울기 등을 비교하였다. 이에 NSFET이 FinFET보다 같은 게이트 전압에서 드레인 전류가 높았으며, 더 높은 문턱전압을 갖으며, 문턱전압이하 기울기가 더 적었다.

References

- [1] J. C. Liu, *et al*, "A reliability enhanced 5 nm CMOS technology featuring 5th generation FinFET with fully-developed EUV and high mobility channel for mobile SoC and high performance computing application," in *Proceeding of IEEE International Electron Devices Meeting (IEDM)*, vol. IDEM20-179, pp.9.2.1-9.2.4, 2020.
- [2] K. Bhol, *et al*, "Silicon nanowire GAA-MOSFET: A workhorse in nanotechnology for future semiconductor devices," *Silicon*, vol. 14, pp. 3163-3171, 2022.
- [3] Y. C. Huang, *et al*, "TCAD-based assessment of the lateral GAA nanosheet transistor for future CMOS," *IEEE Transactions on Electron Devices*, vol. 68, no. 12, pp. 6586-6591, 2021.