

MMC 기반 HVDC용 밸브 성능시험회로의 전원전압 최소화

허진용, 조광래, 김학수, 노의철
부경대학교

Source Voltage Minimization of Valve Performance Test Circuit for MMC based HVDC System

Jin-Yong Heo, Kwang-Rae Jo, Haksoo Kim and Eui-Cheol Nho
Pukyong Nat'l Univ.

ABSTRACT

본 논문에서는 MMC 기반 HVDC 시스템용 밸브 성능시험 회로에서 서브모듈(Sub Module) 커패시터 전압보다 낮은 전원 전압을 사용하여 밸브(Valve) 단위의 서브모듈을 시험 할 수 있는 기법을 제안한다. 기존의 성능시험회로는 시험 전류를 만들기 위해 서브모듈 커패시터 전압보다 큰 DC 전원을 필요로 한다. DC 파워 서플라이는 성능시험회로의 가격의 대부분을 차지하므로 고전압 출력 DC 파워 서플라이의 사용은 시험회로 가격 상승의 주된 원인이 된다. 때문에 낮은 DC 전원 전압을 사용함으로 시험회로의 전반적인 가격을 낮출 수 있다. 시뮬레이션 을 통하여 제안하는 시험회로의 타당성을 검증하였다.

1. 서론

최근 국가 간 전력망을 연결하여 지리적 한계를 극복하고 에너지 사용 효율을 증대시키기 위하여 슈퍼 그리드(Super Grid)의 대한 논의 및 연구가 진행 중에 있고 그에 따라 대용량, 초장거리 고효율 전력 전송을 위한 HVDC(High Voltage Direct Current) 시스템에 대한 수요가 증가할 것으로 전망된다. VSC(Voltage Source Converter) HVDC 시스템은 장거리 송전 손실이 적고 재생에너지 연계가 용이하며 유, 무효전력의 독립적인 제어가 가능하기 때문에 국가 간 초장거리 송전 등에 적합하다. 그 중 모듈형 멀티레벨 컨버터 MMC(Modular Multi-level Converter)를 사용한 VSC HVDC 시스템이 확장성과 변환 효율이 높아 그 응용사례가 늘고 있다[1]. MMC HVDC 시스템은 수십에서 수백 개의 서브모듈(Sub Module)이 암(Arm)으로 이루어져있다. 따라서 서브 모듈에 문제가 발생할 경우 계통에 치명적인 영향을 미칠 수 있기 때문에 시스템의 신뢰성을 확보하는 것이 중요하다.

시스템의 신뢰성을 확보하기 위해 단일 서브모듈 성능시험을 위한 회로들이 제안되었다[2-3]. 참고문헌[2]의 회로는 시험 전류를 제어하기 위해 서브모듈 커패시터 전압보다 더 큰 전원 전압을 필요로 한다. 이러한 단점을 해결하기 위해서 참고문헌 [3]에서는 보조 커패시터를 서브모듈과 직렬로 연결하여 낮은 전원 전압을 사용하였다. 하지만 보조 커패시터의 전압을 일정하게 유지하기 위해 별도의 DC/DC 컨버터를 사용해야하는 단점이 있다. 본 논문에서는 이러한 단점을 개선하기 위해 보조 밸브를 사용하여 서브모듈 커패시터보다 낮은 전원 전압을 사용하는 밸브 성능시험회로를 제시하고자 한다.

2. 제안하는 밸브 성능시험회로

2.1 밸브 성능시험회로의 동작

그림 1은 제안된 밸브 성능시험 회로이다. 성능시험 회로는 풀-브릿지 인버터, 보조 밸브, 메인 밸브, 인덕터로 구성된다.

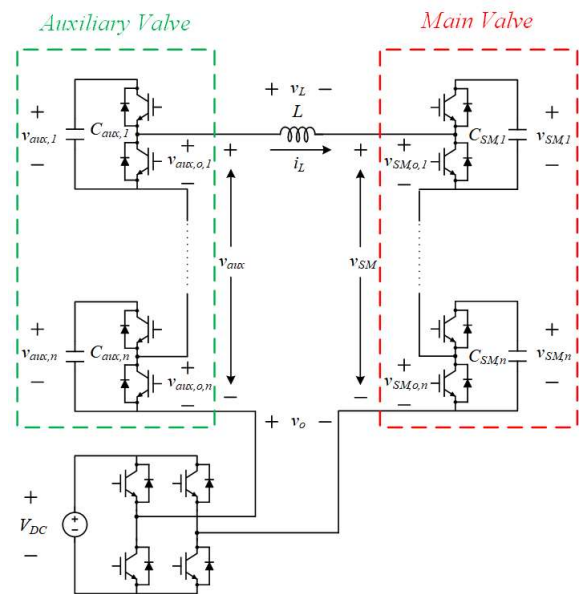


그림 1 보조 밸브를 사용하는 밸브 성능시험회로
Fig. 1 Valve performance test circuit using auxiliary valve

시험전류 i_L 은 인덕터 전압 v_L 에 의해 결정되며 인덕터 전압은 풀-브릿지 인버터의 출력전압 v_o 와 보조 밸브의 출력 전압 v_{aux} 의 합에 메인 밸브의 출력 전압 v_{SM} 을 뺀 것과 같다.

$$v_L = v_o + v_{aux} - v_{SM} \quad (1)$$

보조 밸브와 메인 밸브의 커패시터 전압이 동일할 때 보조 밸브의 서브모듈이 On 되어있는 개수와 메인 밸브의 On 되어 있는 서브모듈의 개수를 동일하게 하면 v_{aux} 와 v_{SM} 은 서로 상쇄되기 때문에 인버터 출력 전압에 의해서만 시험 전류를 만들 수 있다.

2.2 서브모듈 커패시터 초기 충전

밸브에서 n번째 서브모듈을 제외한 다른 모든 서브모듈의 하단 스위치가 모두 On 되었을 때의 등가회로를 그림 2에 나타내었다. 등가회로는 Boost 컨버터와 동일하다. $S_{B,n}$ 을 스위칭하면 Boost 컨버터와 동일하게 동작하고 n번째 커패시터에 전원 전압보다 더 높은 전압을 충전시킬 수 있다. 보조 밸브의 커패시터 또한 같은 방법으로 충전시킬 수 있다.

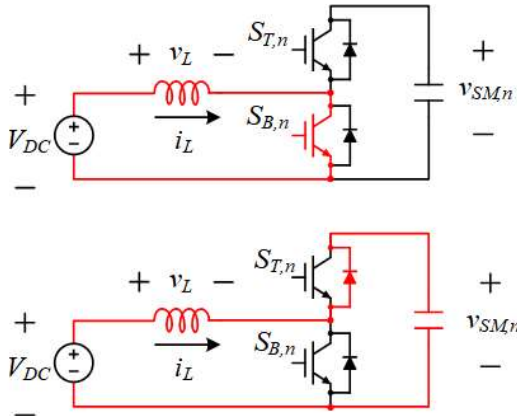


그림 2 서브모듈 초기 충전
Fig. 2 Sub-module pre-charging

2.3 서브모듈 스위칭 변조

서브모듈 시험전류는 기본파 성분과 제2 고조파 성분과 DC 성분을 포함하여야 한다. 시험전류의 DC 오프셋 성분 때문에 커패시터의 한 주기 동안 입력 전류의 평균은 DC 오프셋의 값이 되고 전압이 일정하게 유지되지 않는다. 따라서 서브모듈 스위칭을 변조하여 커패시터의 전압을 일정하게 유지시킬 수 있다. 커패시터 평균 전압이 기준전압보다 높을 경우 시험 전류가 양의 방향일 때 스위치에 On 타이밍을 지연시켜 충전되는 시간을 줄이고 시험전류가 음의 방향일 때 스위치에 Off 타이밍을 지연시켜 방전되는 시간을 늘려 커패시터 평균 전압을 감소시킬 수 있다. 커패시터 평균 전압이 기준전압보다 낮은 경우 반대로 충전시간을 늘리고 방전 시간을 짧게 하여 기준 전압을 추종할 수 있도록 한다.

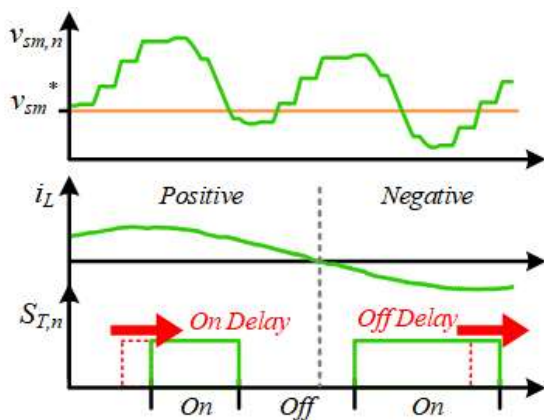


그림 3 서브모듈 전압제어를 위한 스위칭 변조
Fig. 3 Switching modulation for sub module voltage control

3. 시뮬레이션

메인 밸브와 보조 밸브를 구성하는 서브모듈의 개수는 각각 4개로 하고 다음의 파라미터로 실험을 수행하였다.

표 1 시뮬레이션 파라미터
Table 1 Simulation parameters

Parameter	Value	Parameter	Value
V_{DC}	1000 [V]	$i_{L,DC}$	100 [A]
v_{SM}, v_{aux}	2000 [V]	C_{SM}, C_{aux}	3.3 [mF]
$i_{L,p-p}$	1000 [A]	L	3 [mH]

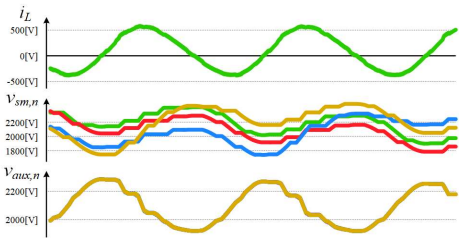


그림 4 시뮬레이션 파형
Fig. 4 Switching Modulation

시뮬레이션 결과 시험전류 i_L 은 왜곡 없이 2차 고조파와 DC 성분을 포함하고 서브모듈 커패시터 평균 전압도 일정하게 유지되는 것을 확인하였다.

4. 결론

본 논문에서는 서브모듈 커패시터 전압보다 낮은 보조 밸브를 사용하는 밸브 성능시험회로를 제안 하였다. 제안된 성능 시험회로는 Boost 컨버터 모드로 동작하여 낮은 전원 전압으로도 별도의 초기충전회로나 DC/DC 컨버터 없이 서브모듈 커패시터 전압을 충전시킬 수 있고 서브모듈 스위칭을 변조하여 커패시터 평균 전압을 일정하게 유지시킬 수 있다. 제안하는 시험 회로의 동작을 시뮬레이션을 통하여 검증하였다. 본 연구 결과는 성능시험 회로의 비용을 크게 절감할 수 있을 것으로 기대된다.

본 연구는 2020년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20194030202310)

참고 문헌

- [1] 문승필, 최종윤 (2015). 전압형 HVDC 시장전망 및 기술개발 현황. 전기의세계, 64(6), 8-15
- [2] Byuong-Jun Seo, Kwon-Sik Park, Kwang-Rae Jo, Jin-Yong Heo, Eui-Cheol Nho (2019). Submodule Test Circuit for MMC-based HVDC System with Reduced Current Distortion. ICPE(ISPE)논문집, 2770-2775
- [3] 서병준, 조광래, 노의철, 김홍근, 전태원 (2018). MMC 기반 HVDC 시스템용 서브모듈 성능시험을 위한 새로운 시험회로 및 제어기법. 전력전자학회 학술대회 논문집, 163-164