

사이리스터(Thyristor)의 서지(Surge) 전류 내력 평가에 관한 연구

정종규*, 서동우*, 정홍주*
 (주)효성 중공업연구소*

Surge current endurance evaluation of Thyristor

Jong-Kyou Jeong*, Dong-Woo Seo*, Hong-Ju Jung*
 Hyosung Corporation Power & Industry Systems R&D Center, South Korea*

ABSTRACT

High Voltage Direct Current (HVDC) 시스템은 고압 직류 송전을 위한 시스템이다. 고압 직류 송전을 위해서는 전력변환기가 교류전력을 직류전력으로 변환해주어야 하는데, 최근에는 모듈형 멀티레벨 컨버터(Modular Multilevel Converter, MMC)가 많이 적용되고 있다. MMC는 다수의 서브모듈이 직렬로 구성되어 있으며 DC-link단에 대용량 커패시터가 없다. MMC의 심각한 사고 중에 하나는 DC측 전력케이블의 단락사고로 시스템에 따라서 수십 kA 정도의 사고전류가 AC측 CB(Circuit Breaker)가 열리기 전까지 수십 ms에서 수백 ms동안 흐른다. 만약 하프브릿지 회로의 서브모듈로 구성된 컨버터에 별도 보호장치가 없으면 단락전류는 서브모듈의 하단 다이오드를 통해서 흐르게 되어 소손되게 된다. 이를 방지하기 위해 단락전류를 바이패스(by-pass) 시키기 위한 별도의 사이리스터를 추가하는데 이 기기의 사양은 DC 단락 전류를 충분히 견딜 수 있어야 한다. 본 논문에서는 사이리스터의 서지 전류 내력을 평가하기 위해 사양을 분석하고 시뮬레이션과 실험을 통해서 검증하였다.

1. 서 론

HVDC는 교류 송전에 비하여 장거리 송전 비용이 저렴하며, 해저 케이블 사용 및 전력 제어 가능 등의 장점을 가지고 있어 그 응용 사례가 꾸준히 증가하고 있다. 특히 자기소호가 가능한 전력 반도체 스위치의 용량 증대와 MMC 토폴로지 개발은 전압형 HVDC의 발전을 더욱 가속화시키고 있다. 특히 MMC는 기존 2-레벨, 3-레벨 컨버터의 용량 한계를 극복할 수 있는데 이는 DC-link 정격 전압을 높게 할 수 있기 때문에 가능하다. [1-2]

MMC의 심각한 사고 중 하나는 DC 전력케이블의 단락사고로 시스템 구성에 따라서 수십 kA의 사고 전류가 AC CB가 열리기 전까지 수십 ms에서 수백 ms동안 흘러 전력 반도체 스위치를 파괴시키는 것이다. 이를 방지하기 위해서 하프 브릿지 구조의 서브모듈에서 아래 다이오드와 같은 방향으로 사이리스터를 병렬로 구성하여 DC 단락 사고 전류가 대부분 사이리스터로 흐르도록 함으로서 다이오드를 보호한다. 이를 위해서 사이리스터는 DC 단락 사고전류의 최대값과 발생 에너지를 견딜 수 있는 사양으로 선정되어야 한다.

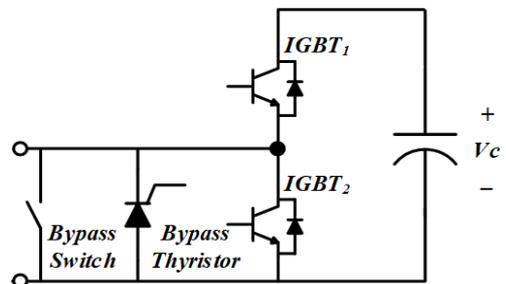


그림 1 MMC Sub-Module
 Fig. 1 MMC Sub-Module

2. 서지 전류 내력 평가

2.1 서지 전류 내력 설계

사이리스터는 서브모듈 내에 그림 1과 같이 설치된다. DC 단락 사고 발생 시 사이리스터가 정상 동작 한다면 다이오드보다 임피던스가 낮은 사이리스터로 대부분의 사고 전류가 흐르게 된다. MMC의 DC 단락 사고 전류의 최대값과 지속 시간에 따른 발생 에너지는 시뮬레이션을 통해서 확인할 수 있다. 계통 측 AC CB가 열리기 전까지 사이리스터를 통해서 DC 단락 사고 전류가 흐르게 되는데 이때 사이리스터에 인가되는 DC 단락 사고 전류의 최대값과 총 에너지(I^2t)를 견디어 전력 반도체 스위치를 파괴를 막는다.

사이리스터의 서지 전류 내력 성능을 확인하기 위해서 데이터 시트에 표시되어 있는 표 1의 파라미터를 확인해야 한다. 사이리스터의 해당 파라미터가 시뮬레이션을 통해서 확인한 MMC의 DC 단락 사고 전류의 값보다 여유를 가지고 있는지 확인한다. I_{TSM} 의 경우 DC 단락 사고 발생 시 초기 서지 전류의 최대값과 비교를 해야 하며, I^2t 의 경우 DC 단락 사고 전류가 사이리스터를 통해서 흐르는 동안 인가되는 에너지와 비교를 해야 한다.

표 1 사이리스터의 서지 정격
 Table 1 Surge Rating of Thyristor

Symbol	Parameter
I_{TSM}	Surge (non-repetitive) on- state current
I^2t	I^2t for fusing

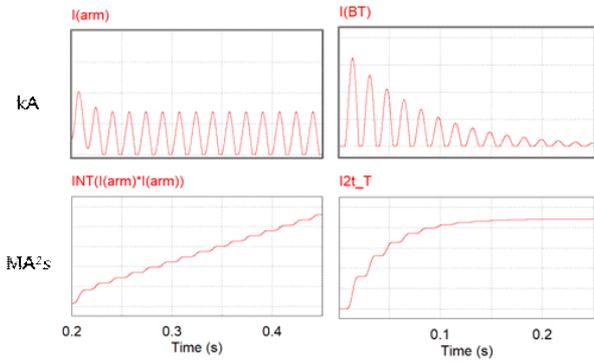


그림 2 서지 전류 내력 모의시험 시뮬레이션 파형
 (a) MMC DC 단락 사고 전류 (b) 사고 전류 모의
 Fig. 2 Surge current simulation waveform
 (a) MMC DC Short circuit current (b) Fault current

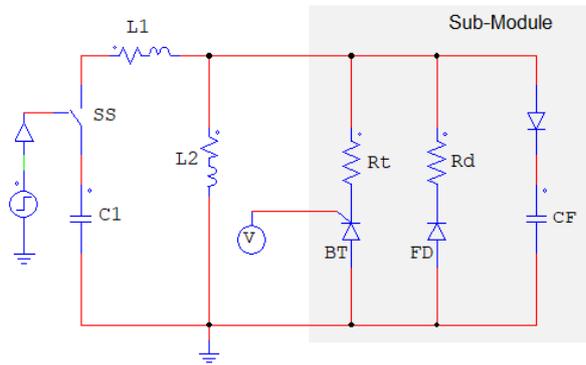


그림 3 서지 전류 모의시험 회로
 Fig. 3 Surge current simulation circuit

2.2 서지 전류 내력 모의시험

사이리스터가 견디어야 하는 DC 단락 사고 전류는 시뮬레이션을 통해서 그림 2. (a)와 같이 평가할 수 있다. 시험실에서 사이리스터에 MMC의 DC 단락 사고 전류와 동일한 사양의 전류를 만들어서 인가하는 것은 어렵기 때문에 이를 대체할 수 있는 그림 2. (b)와 같은 전류를 만들어서 사이리스터에 인가하여 내력 성능을 확인할 수 있다. 사이리스터에 사고 전류를 모의하여 인가하기 위한 회로 구성은 그림 3. 과 같다. LC 공진 회로를 구성하여 그림 2. (b)와 같은 서지 전류를 발생시켜 사이리스터에 인가할 수 있다. 해당 시험회로는 커패시터(C1)와 리액터(L1, L2)의 파라미터 선정에 따라서 서지 전류의 최대값, 주파수, 지속 시간 등을 설정할 수 있다. 커패시터(C1)의 충전 전압을 단계적으로 증가시키면서 사이리스터에 인가시키기 위한 스트레스를 증가시킬 수 있다. 서브모듈에 적용된 다이오드와 사이리스터의 전기적 파라미터를 입력하여 서지 전류 발생 시 각 전력 반도체 스위치로 흐르는 전류의 양을 검토할 수 있다.

2.3 서지 전류 내력 평가 시험

모의시험을 통해서 DC 단락 사고 발생 시, 사이리스터가 견디어야 하는 전류의 사양을 확인하였으며 사고전류 모의시험 회로의 서지 전류가 이를 대체할 수 있음을 확인하였다.

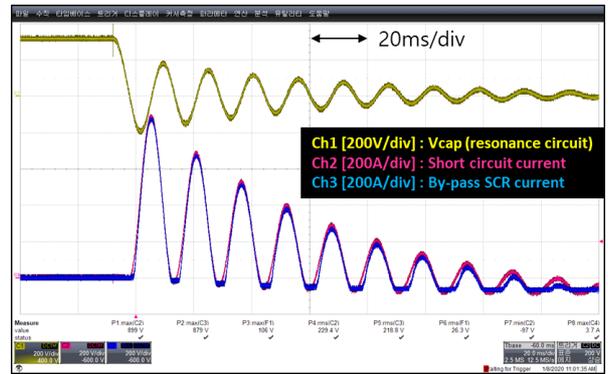


그림 4 서지 전류 내력 평가 실험
 Fig. 4 Waveform of Hardware Experiment

실제 서브모듈 내부에 설치된 사이리스터에 해당 서지 전류를 인가하였을 때 내력이 충분한지 검증하기 위해서 수동소자와 스위치, DC 전원 설비 등을 이용하여 시험회로를 구성하였다. 구성된 서지 전류 모의 시험회로에 MMC 서브모듈을 그림 3.과 같이 연결하여 시험을 수행하였다. 해당 시험회로는 C1 커패시터의 충전 전압의 크기에 따라서 서지 전류의 최대값과 지속 시간이 제어된다. 그림 4는 커패시터(C1)를 수백V 충전 후 SS 스위치를 close함으로써 서지 전류를 서브모듈 내부에 설치된 사이리스터로 도통시킨 파형이다. 오실로스코프의 채널 1번은 커패시터(C1)의 충전 전압이며 SS 스위치가 close된 후 공진 부하에 의해 방전이 되면서 충전 전압이 감소되고 있다. 채널 2번은 공진 회로에 의해서 생성되는 전체 서지 단락 전류의 파형이며 이중 채널 3번의 전류 파형이 사이리스터를 통해서 흐르는 전류를 표시한 것이다. 대부분의 서지 단락 전류가 사이리스터를 통해서 흐름에 따라서 서브모듈의 다이오드(FD)가 파손되는 것을 보호한다.

3. 결론

본 논문에서는 MMC의 DC 단락 사고 발생 시 서브모듈의 파괴를 방지하기 위한 보호용 사이리스터의 설계 사양을 정의하고 이를 검증하기 위한 시험회로 및 검증 방법을 제안하였으며 모의시험 및 하드웨어 시험을 통해서 타당성을 검증하였다. 제안하는 설계 검증 방법을 통해서 신뢰성 높은 시스템 설계가 가능할 것으로 기대된다.

본 연구는 산업통상자원부(MOTIE)와 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다.
 (No. 20179310100060)

참고 문헌

- [1] V. K. Sood, "HVDC and FACTS Controllers: Applications of Static Converters in Power Systems: Kluwer Academic Publishers, 2004.
- [2] J. Arrillaga, Y. H. Liu, and N. R. Watson, Flexible Power Transmission: The HVDC Options: John Wiley, 2007.