

# RF 임피던스 정합기의 커패시턴스 가변 시간이 개선된 하이브리드 가변 커패시터 방식

민주화<sup>1</sup> 서용석<sup>1</sup>

전북대학교 공과대학 전기공학과<sup>1</sup>

## Hybrid Variable Capacitor for Reducing Capacitance Variable Time in RF Impedance Matcher

Juhwa Min<sup>1</sup>, Yongsug Suh<sup>1</sup>

Dept. of Electrical Engineering, Chonbuk National University, Korea<sup>1</sup>

### ABSTRACT

최근 반도체 제조공정에서 핵심기술의 국산화에 대한 관심이 증가하고 있다. 따라서 제조공정의 하나인 에칭공정의 핵심기술인 RF플라즈마 기술에대한 관심또한 증가하고 있다. 본 논문에서는 그중에서도 RF플라즈마에 사용되는 임피던스 정합기에 사용되는 가변커패시터에 대한 새로운 구조를 제안한다. 최근까지 임피던스 정합기는 기계식으로 가변하는 가변커패시터(Vacuum Variable Capacitor, 이하 VVC)를 주로 사용했다. 하지만 기계식으로 커패시턴스를 가변하기 때문에 공정시간의 상당부분을 정합시간에 소모하게 된다. 따라서 최근에 정합시간을 줄이기 위해 전력전자 기술을 사용하여 전기적으로 커패시턴스를 가변하는 가변 커패시터 (Electrical Variable Capacitor, 이하 EVC)가 개발되고 있다. 그러나 EVC는 부피가 크고 커패시턴스의 해상도가 적다는 문제를 갖는다. 그러므로 본 논문에서는 VVC와 EVC의 장점을 결합하여 새로운 구조의 가변 커패시터인 하이브리드 가변 커패시터 (Hybrid Variable Capacitor, 이하 HVC)를 제안한다.

Capacitor(VVC)라고 불리는 진공 가변 커패시터를 사용해왔다. 하지만 이는 기계식으로 전극간의 간격을 조절하여 커패시턴스를 가변하는 방식으로 impedance matching time가 오래걸리고 이 시간은 전체 에칭 공정의 30%정도를 소모한다. 이를 해결하기 위해 전기적으로 커패시턴스를 가변하는 Electrical Variable Capacitor(EVC)라고 불리는 전기적 가변 커패시터가 발명되고 있지만 부피와 resolution 문제로 인해 공정에서의 적용은 힘든 실정이다.<sup>[5]</sup>

따라서 본 논문에서는 공정적용을 쉽고 빠르게 할 수 있는 새로운 구조의 가변커패시터를 제안한다. 해당 가변 커패시터는 VVC와 EVC를 결합하여 Hybrid Variable Capacitor(HVC)를 제안한다. VVC의 장점인 high resolution을 이용하여 적은 커패시턴스 값을 조절할 때 제어하며 EVC의 장점인 빠른 스피드를 이용하여 큰 값을 한번에 제어하여 커패시턴스 값의 변화 시간을 줄인다. 빠른 커패시턴스의 값의 변화는 반도체 공정의 에칭 시간을 줄여주며 이는 반도체 칩의 생산성 증가로 귀결된다.

### 1. 서 론

국내 반도체 공정에서 국산화에 대한 문제가 끊임없이 나타나고 있다. 반도체 공정 전반적으로 기술의 국산화에 대한 문제가 나타나고 있으며, 특히 장비에 대한 국산화는 20% 미만으로 매우 낮은 실정이다. 따라서 최근에는 국내 다양한 기업에서 반도체 장비의 국산화를 올리고 국내 기술력 향상을 위한 다양한 노력을 진행하고 있다.

다양한 반도체 공정 중에 RF 플라즈마를 사용한 에칭 공정은 그림 1에서 확인할 수 있듯이, 크게 RF power supply, impedance matcher, chamber로 구성된다. RF power supply는 50Ω의 내부 임피던스를 갖으며 플라즈마를 생성시키는 전력을 chamber에 전송한다. chamber는 플라즈마의 발생이 이루어지는 공간이며 웨이퍼에 다양한 처리공정을 진행한다. 이때 가스의 종류와 가스의 양에 따라 전기적 입장에서 보면 임피던스가 변화하게 된다. Impedance matcher는 RF power supply와 chamber의 임피던스를 갖게 맞추어서 최대전력전송이 이루어지게 만들어준다.<sup>[1]-[4]</sup> 이때 RF power supply는 내부에 50Ω의 임피던스를 가지므로 소스에서 바라본 등가 임피던스를 50Ω으로 매칭시키는 역할을 수행한다.

최근까지 impedance matcher에서는 Vacuum Variable

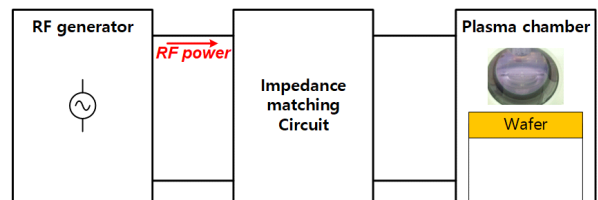


그림 1 RF plasma system의 블록다이어그램

### 2. VVC 및 EVC의 구조 및 특징

#### 2.1 VVC의 구조 및 특징

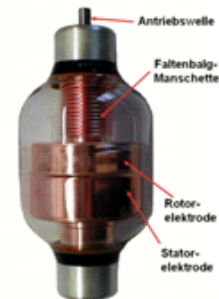


그림 2 VVC의 구조<sup>[6]</sup>

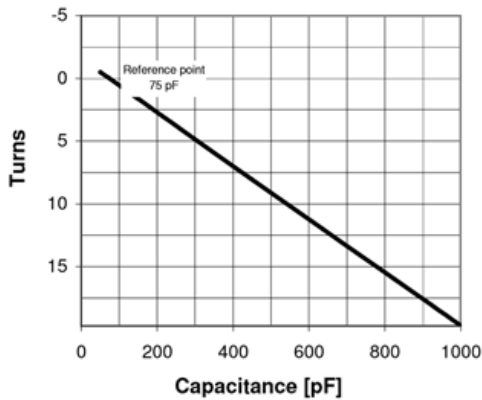


그림 3 WC의 턴수에 따른 커패시턴스 변화

진공 가변 커패시터는 현재 RF 플라즈마를 사용하는 에칭 공정에서 impedance matcher 장비에 들어가 있는 소자이다. 해당 소자는 전극간의 간격을 조절하여 커패시턴스를 기계적으로 가변하며 구조는 그림 2에서 보여준다. 또한 그림 3에서 확인할 수 있듯이, 진공 가변 커패시터는 커패시턴스의 변화량이 0.1pF보다 더 적으며 최소값부터 최대값까지 약 3000개의 step을 갖는다. 따라서 적은 값의 커패시턴스를 조절하는 것에 최적화 되어있지만 모터의 회전속도나 기계적으로 제어를 한다는 점에서 impedance matching time이 오래걸려서 전체 에칭 공정 시간의 30%를 소모한다는 단점이 존재한다.

## 2.2 EVC의 구조 및 특징

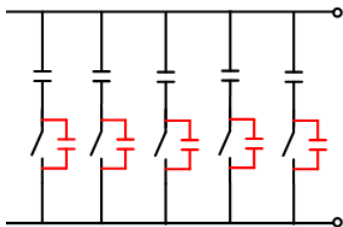


그림 4 EVC의 대표적인 구조

EVC는 전력전자 기술을 사용하여 커패시턴스의 가변 시간을 짧게 줄일 수 있다는 장점을 갖는다. 먼저 EVC의 구조는 스위치와 커패시터가 연결된 구조로 스위치를 켜면 제어하고자 하는 커패시턴스 값이 회로에 추가되며 스위치를 끄면 스위치가 꺼진 병렬회로의 커패시턴스를 제거하는 방식으로 동작한다. 이때 다양한 커패시턴스의 값을 만들기 위해 병렬로 커패시턴스 가변 회로를 연결하며 직렬로 연결하는 경우도 있다.<sup>[7],[8]</sup> 전력용 반도체인 스위치를 사용했기 때문에 커패시턴스의 가변 시간은 1ms보다 짧으며 임피던스 매칭 시간도 매우 짧다는 장점이 있다. 하지만 스위치의 output capacitance인  $C_{oss}$  값에 의해 스위치를 꺼도 커패시턴스 값의 정교한 제어가 힘들다는 단점이 있다. 그림 2번에서 빨간색으로 표현된 커패시터가  $C_{oss}$ 이다. 그림 2번에서 스위치를 끄면  $C_{oss}$ 와 제어하고자 하는 커패시터가 직렬로 연결되어 커패시턴스 값이 0이 되는 것이 아니라 어떠한 값이 남게 되어 정교한 값의 제어가 힘들고, 다양한 커패시턴스 값을 만들기 위해서 많은 병렬회로를 사용해야 한다. 이는 반도체 공정의 큰 문제는 부피의 증가로 볼 수 있다.

## 3. Hybrid Variable Capacitor

### 3.1 HVC의 구조 및 특징

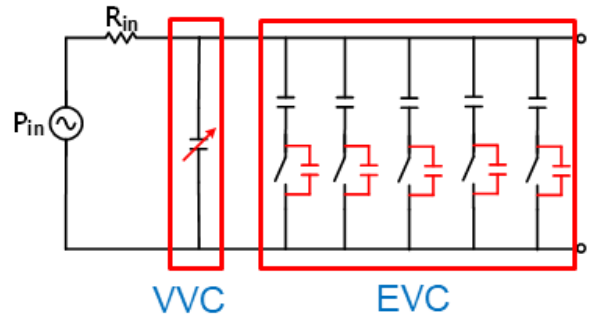


그림 5 HVC의 구조

본 논문에서는 VVC와 EVC의 결합구조인 HVC를 제안한다. 그림 5에서 확인할 수 있듯이, HVC는 VVC와 EVC의 결합구조로 형성된다. VVC는 커패시턴스의 linear적인 특성으로 적은 커패시턴스의 값을 제어하는데 적합하다. 따라서 fine tuning을 담당한다. EVC는 빠른 커패시턴스의 변화 특성으로 인해 큰 커패시턴스 값을 제어하는데 적합하다. 이는 커패시턴스 값의 starting point를 변화시키는 것과 동일하다. Impedance matcher에서 필요한 커패시턴스 값까지 도달하는데 걸리는 시간을 starting point를 변화시켜 제어하게 된다.

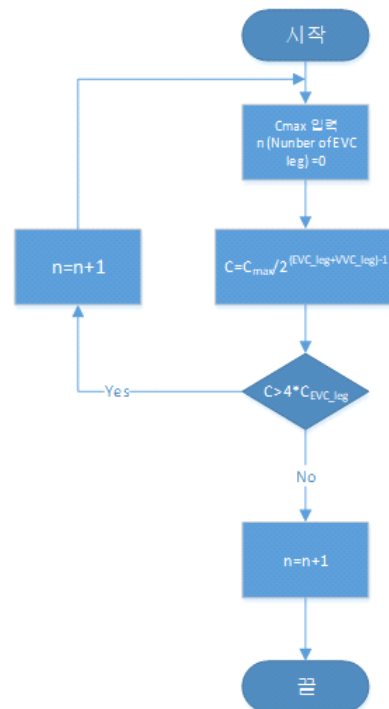


그림 6 HVC의 설계방법

그림 6은 실제 HVC의 설계방법에 대해서 설명한다. 다양한 설계 기법이 존재하지만 대표적으로  $C_{max}$ , 즉 가변시키고자 하는 최대값을 지정하면 EVC 병렬회로의 수가 도출된다. VVC의 개수는 한 개로 고정하며 이유는 VVC의 범위는 쉽게 가변이 가능하기 때문이다.

|                           | Only VVC              | Only EVC                 | EVC+VVC                |                            |                                |                                  |                                     |
|---------------------------|-----------------------|--------------------------|------------------------|----------------------------|--------------------------------|----------------------------------|-------------------------------------|
| Consist of (pF)           | VVC (50~1000)         | EVC (50~1000)            | VVC(1~500)<br>EVC(500) | VVC(1~250)<br>EVC(250,500) | VVC(1~125)<br>EVC(125,250,500) | VVC(1~63)<br>EVC(63,126,252,504) | VVC(1~31)<br>EVC(31,62,124,248,496) |
| Number of EVC leg         | 0                     | >10                      | 1                      | 2                          | 3                              | 4                                | 5                                   |
| Number of component       | S : 0, D : 0<br>C : 0 | S : 20, D : 20<br>C : 10 | S : 2, D : 2<br>C : 1  | S : 4, D : 4<br>C : 2      | S : 6, D : 6<br>C : 3          | S : 8, D : 8<br>C : 4            | S : 10, D : 10<br>C : 5             |
| Resolution                | Linear                | >20pF                    | Linear                 | Linear                     | Linear                         | Linear                           | Linear                              |
| Capacitance variable time | 1pF / 1ms             | XpF / 150us              | "                      | "                          | "                              | "                                | "                                   |
| Matching speed (Max)      | 1s                    | 1ms                      | 500ms                  | 250ms                      | 125ms                          | 63ms                             | 31ms                                |

그림 7 설계된 WC, EVC, HVC의 설계에 따른 소자수, 커패시턴스 가변시간 및 impedance matching time의 변화

그림 7은 VVC만 사용하는 경우, EVC만 사용하는 경우, 그리고 HVC에서 EVC의 병렬회로가 달라지는 경우에 대한 소자수, 커패시턴스 가변 시간 및 impedance matching time의 변화에 대해 보여준다. VVC로만 가변 커패시터를 구성하는 경우 resolution은 매우 좋지만 커패시턴스 가변 시간이 매우 느리며 이는 impedance matching time이 길다는 것을 의미한다. 가변 커패시터가 EVC로만 이루어진 경우에는 하나의 커패시턴스 값의 변화를 이끌어 내는 것은 용이하지만 최소 커패시턴스의 변화량이 20pF이상으로 impedance matcher내부의 가변 커패시터를 구성하는 것에 적합하지 않다. 또한 병렬연결된 회로의 수가 EVC로만 구성하는 경우에는 많아지며 이는 소자의 수 증가로 이어진다. 이는 부피 및 비용이 증가될 수 있음을 의미한다.

HVC구성에서는 EVC의 병렬회로의 수에 따라 소자의 수나 impedance matching time가 서로 다르다. impedance matching time은 VVC의 최소값과 최대값의 차이에 따라 결정되며 impedance matching time은 최대 걸릴 수 있는 시간으로 산정하였다. EVC 병렬회로의 수가 늘어나면 소자의 수가 증가하며 부피나 비용의 증가로 이어질 수 있지만 반대로 VVC의 가동범위가 좁아지며 이는 impedance matching time의 감소로 이어진다. 따라서 부피를 작게하고 비용이 적게드는 범위내에서 최대의 matching speed를 갖을 수 있도록 설계를 하는 것이 HVC의 최대효율 지점이라고 할 수 있다.

#### 4. 결 론

본 논문에서는 차세대 반도체 에칭 공정에 적합하며 반도체 생산량을 증가시킬 수 있는 새로운 구조의 가변 커패시터를 제안한다. RF 플라즈마 에칭 공정에서 impedance matcher은 필수불가결한 요소이며 이는 가변커패시터 또한 필수불가결한 존재라고 할 수 있다. 제안한 HVC는 기존에 사용하고 있는 VVC와 연구되고 있는 EVC를 결합한 구조로 되어있다. 이는 쉽고 빠른 공정적용 검토를 진행할 수 있음을 의미한다. 본 논문에서는 HVC의 설계방법 및 설계에 따른 impedance matching time 및 소자의 개수에 대한 분석을 진행했으며, 이를 최적화하여 공정적용을 검토하는 것은 앞으로 필요한 부분이다. 결론적으로 HVC는 impedance matching time를 기존의 5%에서 90%까지 감소시킬 수 있음을 보여주며 이는 반도체 칩의 생산량의 증가로 이어질 수 있는 가능성을 보여주었다.

본 연구는 한국전력공사의 2018년 착수 에너지 거점대학 클러스터 사업에 의해 지원되었음 (과제번호:R18XA04)

#### 참 고 문 헌

- [1] William E. McKinzie, "Method and apparatus for adaptive impedance matching," U.S. Patent 10 050 598, August 14, 2018.
- [2] Wojciech Glazek, Rafal Bugyi, "Plasma impedance matching for supplying RF power to a plasma load," U.S. Patent 0 053 633, February 22, 2018.
- [3] Gustavo C. Martins, Wouter A. Serdijn, "Multistage complex-impedance matching network analysis and optimization," IEEE Transactions on circuits and system, Vol. 63, No. 9, Sep. 2016.
- [4] Caichao Jiang, Chundong Hu, Yahong Xie, Shiyong Chen, Qinglong Cui, and Yuanlai Xie, "Analysis and Experimental Study of Impedance Matching Characteristic of RF Ion Source on Neutral Beam Injector," IEEE Transactions on Plasma Science, Vol. 46, No. 7, Jul. 2018.
- [5] Imran Ahmed Bhutta, "RF impedance matching network," United States Patent, Nov. 2015
- [6] Wikipedia, "Vacuum variable capacitor. Internet: [https://en.wikipedia.org/wiki/Vacuum\\_variable\\_capacitor](https://en.wikipedia.org/wiki/Vacuum_variable_capacitor)".
- [7] Yaqub Mahnashi and Fang Z. Peng, "Generalization of the Fundamental Limit Theory in Switched-Capacitor Converter," IEEE Transactions on Power Electronics, Vol. 32, No. 9, Sep. 2017.
- [8] Vijayakumar Sreenath, Body George, "An Improved Closed-Loop Switched Capacitor Capacitance-to-Frequency Converter and Its Evaluation," IEEE Transactions on Instrumentation and Measurement, Vol. 67, No. 5, May. 2018.