PFC 회로의 과도 특성을 고려한 출력 커패시터 용량 최소화 방안

주성용, 강정일
삼성전자 영상 디스플레이 사업부

A method of minimization of output capacitor Considering transient characteristics of PFC circuit

Sungyong Joo and Jeongil Kang
Visual-Display Business, Samsung Electronics Co., Ltd.

ABSTRACT

PFC(Power Factor Corrector)회로의 목적은 입력 전류의 역률 개선을 목적으로 널리 사용되고 있다. 그리고 입/출력 파워의 균형을 위해 대용량의 출력Cap이 사용되며 주로 전해액이 포함된 부품을 사용한다. [1] [2] 그러나 사용 되는 전해Cap은 AC-DC 변환회로의 수명시간을 결정지으며 이를 사용하는 전자제품의 전체 수명을 반영하게 된다. 본 연구는 출력Cap용량을 최소와 시키며 이를 대체 할 수 있는 Film Cap을 사용하여 제품의 전체 수명시간을 개선시키는데 목적이 있으며 다이나믹 특성의 부하와 서지성 낙뢰 및 과전압 대책에 대한 해결방안을 실제 시스템에서 구현하고자 한다. 또한 입력 서지 및 다이나믹 부하에 대한 개선 회로를 확인하고 이론적 결과는 200W LED TV에서 검증한다.

1. 서 론

최근 전자 제품의 수명과 신뢰성은 새로운 회로를 구성하거나 부품을 선정하는데 있어서 중요한 항목이며 특히 역률 보상회로의 출력 커패시터는 입력 전압에 따른 출력 전압의 리플을 고려하여 설계되어야 하므로 고전압의 대용량 커패시터가 사용된다. 본 연구는 PFC회로의 출력 커패시터의 용량을 최소화 할 수 있는 신규회로를 제안하여 Film Type과 같이 전해액이 없는 부품을 사용 가능하게 하여 전자제품의 수명시간을 최대화 시키는데 목적이 있다. 또한 과전압이나 부품 불량에 의한 커패시터 방폭에 대한 문제가 개선 가능하므로 제안하는 회로는 넓은 전자기기에 응용하여 사용 할 수 있다.

2. 제안하는 PFC회로의 특성분석

2.1 부하변동에 따른 응답 특성 개선

PFC 출력 커패시터 용량이 작도록 설계된 경우 다이내믹 특성과 입력 AC 입력 변화 조건을 위한 새로운 회로가 필요하다. 출력 부하가 갑자기 증가하거나 입력 전압이 떨어지면 출력 전압이 급격히 감소한다. 따라서 PFC회로 이후에 연결된 DC/DC 블록은 PFC 출력 전압이 감소 할 때 입/출력 Gain의 불안정으로 의도하지 않은 출력전압 특성을 보이게 되는 문제점을 발생한다. [1]

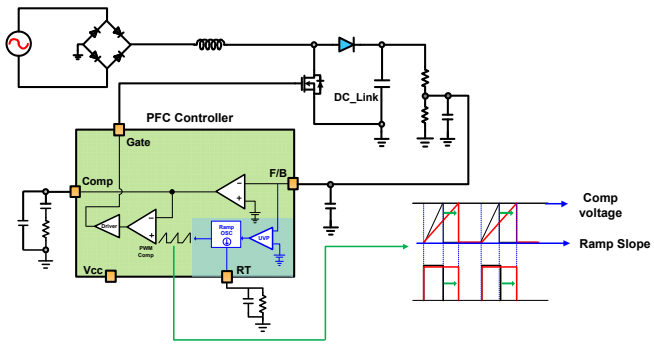


그림 1. 제안하는 PFC회로의 고속 응답 특성 개선 회로

UVP(Under Voltage Protection)는 PFC 블록에서 출력 전압을 모니터링 하면서 작동하게 된다. 일반적으로 출력 전압이 떨어지면 기존 Comp단 바이어스 전압을 비교하여 출력 전압을 상승 시키기 위해 Gate의 Duty를 증가시키지만 제안하는 회로는 실시간으로 모니터링 되는 출력전압이 급격한 부하상승으로 하락 하게 되면 내부 UVP 블럭이 작동하도록 설정되어 FET Gate의 Duty 비율을 결정하는 Ramp파의 기울기 변화를 이용하여 순간 Duty를 증가시킨다. 통상적으로 Comp단 연결된 시정수 들로 발생되는 지연시간 때문에 순간 전압 강하가 발생하게 되면 제안하는 회로와 같이 Film Cap을 이용한 회로에서는 개선이 어려운 부분이었다. [3] [4] 그림 1의 내부 Controller Block에서의 개선된 부분을 나타낸다. 출력 전압을 모니터링 하는 Feedback라인에 연결된 UVP회로가 특정 전압 이하로 내려가면, 내부 전류 소스는 Comp 블록과 상관없이 Ramp기울기를 변경시키게 되어 Gate의 Duty증가동작의 Delay시간을 최소화 할 수 있다. 결국 Comp단자의 응답 특성이 늦더라도 출력 커패시터 전압을 동시간에 회복이 가능하며 개선된 응답 특성으로 용량을 최소화하여 설계 할 수 이으며 이는 TV나 사운드의 Peak성 부하에서의 순간 전압 강하를 실시간으로 보정 할 수 있다. 그림2,3은 실제 구현을 위한 동작 Sequence와 LED 55" 에서의 실제 동작 파형을 나타낸다. 화면 밝기에 대한 변화 그리고 사운드 등

의 부하에 의해 다이나믹 하게 변경되는 순간 UVP에 의한 고속응답특성 회로가 정상적으로 동작함을 알 수 있다.

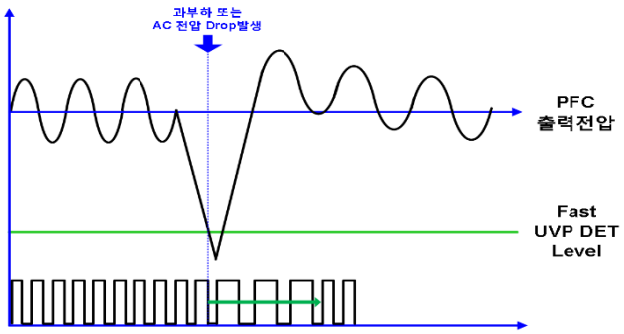


그림 2. AC과전압 및 Surge에 유입시 동작Sequence

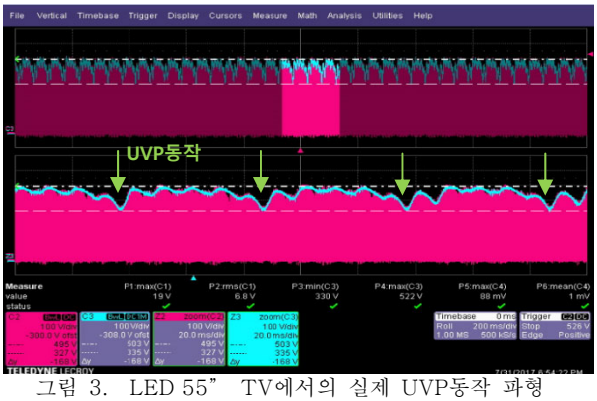


그림 3. LED 55” TV에서의 실제 UVP동작 파형

2.1 입/출력 모니터링 이용한 Surge 보호회로

일반적으로 널리 사용되는 서지 보호 회로는 AC전원 입력측에 병렬로 연결되며 부품의 장기간 사용으로 인한 노화 특성과 누설 전류로 인한 회로에 결함이 발생한다. 제안하는 회로와 같이 출력 커패시터의 용량이 줄어든 회로에서 서지보호회로는 그림2와 같으며 SCR이 직렬로 연결된 회로는 AC입력 단자에 위치한다. AC과전압이나 서지성 임펄스 그리고 낙뢰와 같은 형태의 전압이 AC 입력에 유입되면 이로 인한 회로 소손을 개선하는 것이 목적이다.

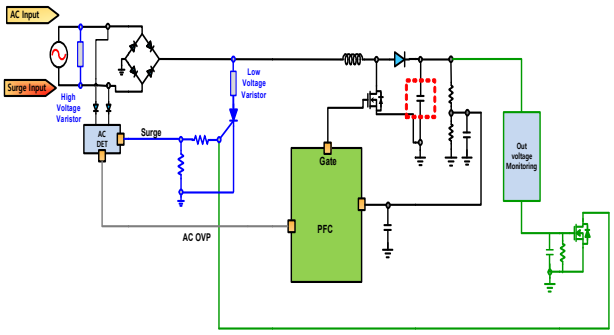


그림 4. 입출력 모니터링 회로가 포함된 Surge보호회로

그림4와 같이 과전압이나 서지가 인가되면 AC감지회로에 연결된 SCR이 작동하게 되고 직렬로 연결된 바리스터와 전류가 도통하게 되어 후단에 배치된 회로에 영향을 미치지 않고 입력전원으로 서지성 전압 및 에너지를 귀환 시키는 동작을 반복하게 된다.
정격을 초과한 입력 전압이 반복적으로 투입되면 바리스터가 손상되고 연기와 스파크가 동반 될 수 있으므로 출력 전압을 모니터링하여 SCR의 작동을 Off 할 수 있게 하는 것이 회로의 기본적인 목적이다.

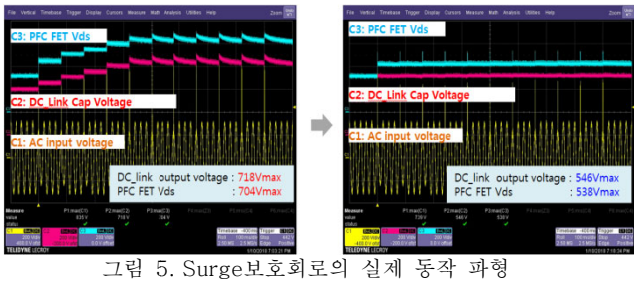


그림 5. Surge보호회로의 실제 동작 파형

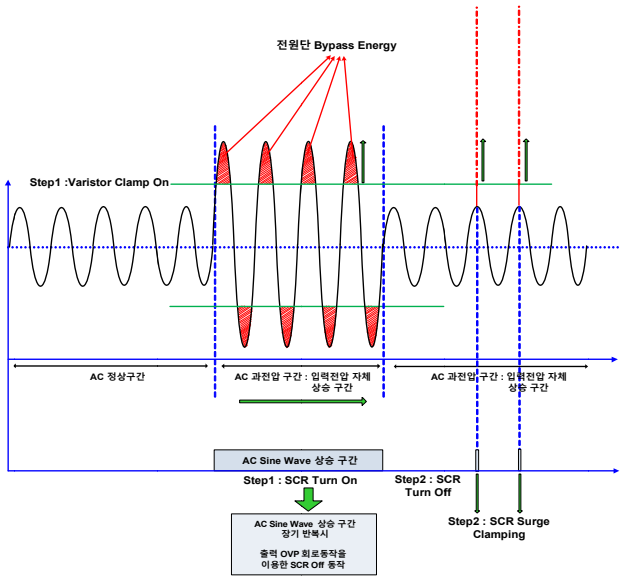


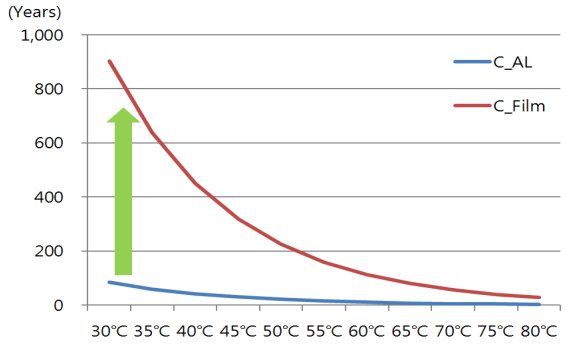
그림 6. AC과전압 및 Surge 유입 시 동작Sequence

그림5,6은 실제 과전압에 대한 실험 파형을 나타낸다.
입/출력 모니터링이 가능한 Surge 보호 회로가 사용 되면 설정된 AC 입력전압 이상 발생 시 빠른 능동형 서지 회로가 동작하여 이상 과전압이 Clamp되어 동작한다.
이 보호회로는 출력 전압에 대한 상승이 전혀 없게 동작하도록 하명 PFC FET의 드레인 소스간 전압(Vds) 역시 안정적으로 동작하게 하는 것을 확인 할 수 있다.

3. PFC회로의 수명 시간 개선

앞에서 언급한 부하변동에 대한 응답특성 개선 그리고 입력 Surge에 대한 능동형 개선회로들의 목적은 용량이 작은 Film 커패시터를 PFC회로의 출력단 부품으로 사용이 가능하게 하는데 있으며 그림7은 실제 부하조건에서

의 부품 수명시간 개선된 내용을 상대 비교 하였다.



	V (정격전압)	C (정격용량)	Tm	L1
AL_Cap	500V	68μF*2	85℃	8,000Hrs
Film_cap	630V	10μF*2	85℃	3,000Hrs

그림7. 실제 부하조건에서의 커패시터 수명시간

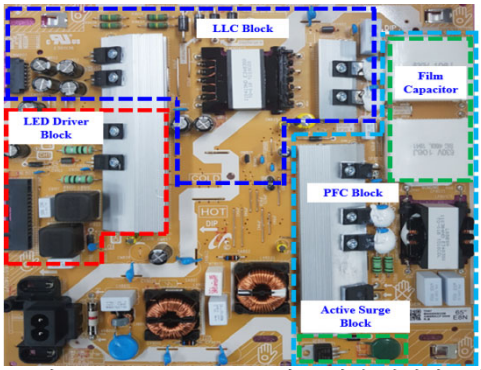


그림 8. 200W급 LED TV에 구현된 파워시스템

그림8은 20uF 커패시터 용량으로 PFC출력 구현이 가능한 파워시스템의 실제 보드 형상을 나타낸다.

4. 결 론

본 논문에서 PFC회로의 출력 커패시터 용량을 최소화 하기 위한 응답특성을 개선하고 입력 및 과도 상태를 개선 할 수 있는 솔루션을 제안하였으며 결과적으로 출력 커패시터 용량을 85%저감시켜 필름 커패시터로 변경 할 수 있다는 검증을 진행 하였으며 관련 회로는 전자 제품의 수명을 연장 할 수 있고 기존 전해 커패시터가 가지는 고질적인 문제(방폭/발화/가스)에 대처 할 수 있는 분야에 적용이 가능하다. 특히, 장시간 사용되는 옥외용 조명장치나 TV/모니터와 같은 디스플레이 제품의 전원 공급장치에 적용되면 소비자의 입장에서 요구되는 수명이나 신뢰성 부분에 대해서 많은 문제점 해결이 가능할 것으로 판단된다.

참고문헌

[1] Linlin Gu; Xinbo Ruan; Ming Xu; Kai Yao, "Means of Eliminating Electrolytic Capacitor in AC/DC Power Supplies for LED Lightings," IEEE Trans. Power Electron., Vol.24, no.5, pp.1399-1408, May 2009.

[2] L. H. Dixon, “High power factor preregulators for off-line power supplies”, Unitrode Power Supply Design seminar, pp I2-1 to I2- 16.A., 1990.

[3] Maik Eloch, “Performance of surge arrestors under single and multiple lightning impulses”, 2017 International Symposium on Lightning Protectio, pp: 176 - 182, 2017

[4]P. C. Todd, “UC3854 controlled power factor correction circuit design,”Unitrode Product&Applications Handbook 1995-1996, Unitrode Corporation, Merrimack, NH, pp. 10;303-10;322