

# 고속 전동기 구동을 위한 3상 전류 측정 동기화 및 이득 오차 보정 방법

김미성, 이욱진  
충남대학교

## 3-phase current measurement synchronization and gain error correction method for high speed motor operation

Miseong Kim, Wook-Jin Lee  
Chungnam National University

### ABSTRACT

2개의 S/H (Sample and Hold) 회로를 내장한 ADC (Analog to Digital converter)는 전동기의 3상 전류를 동시점에서 샘플링(sampling)할 수 없다. 또한 전류 센서 및 아날로그 신호처리 회로의 이득은 오차가 있다. 이러한 이유로 3상 측정 전류의 불평형 상태가 야기될 수 있으며 이 불평형은 전동기 전류 제어에 영향을 미친다. 이 논문에서는 2개의 S/H 회로를 이용한 3상 전류 측정의 동기화 및 이득 오차의 보정 방법을 제안하고 컴퓨터 모의 실험을 통하여 제안된 방법을 검증하였다.

### 1. 서 론

최근 고속 전동기 구동은 많은 산업용 기기 분야에 응용되고 있으며 그에 따라 전동기에 흐르는 전류의 측정과 제어는 기계적 출력의 고성능 제어에 필수적인 요소이다. 또한 전류 제어는 순시 토크 제어를 위한 벡터 제어에 가장 중요한 역할을 하고 있다. 이때, 실제 전류 측정의 오차는 벡터 제어의 성능을 결정짓는 중요한 요소가 될 수 있으므로 제어 시스템 내에서 전류 지령에 따라 실제 전류가 정확히 제어되어야 한다. 하지만 3상 전류를 샘플링할 때 ADC에 내장된 S/H 회로의 샘플링 시점의 비동기, 전류 센서와 아날로그 신호처리 회로의 이득 오차는 실제 전류와 측정 전류의 오차를 가져온다. 따라서 본 논문에서는 제안된 S/H 회로의 샘플링 시점 동기화 방법과 이득 오차의 보정 방법이 실제 전류 측정에 미치는 영향을 컴퓨터 모의실험을 통해 확인하였다.

### 2. 본 론

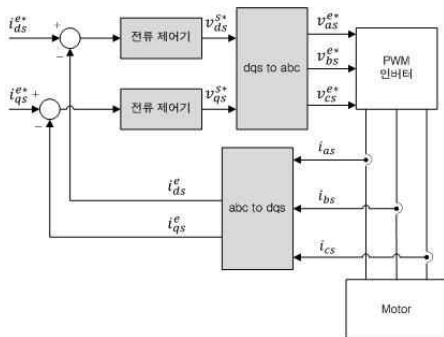


그림 1 동기 좌표계 전류 제어 시스템

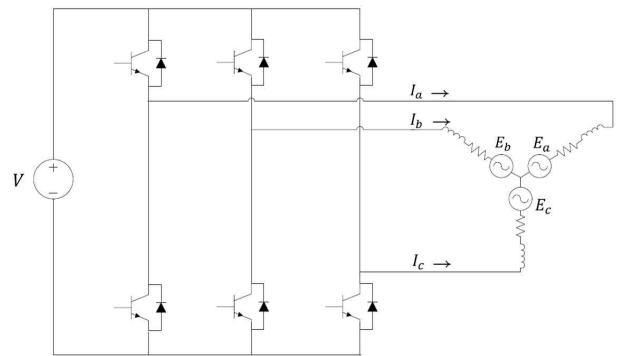


그림 2 역기전력을 고려한 3상 인버터 회로

### 2.1 측정 전류 오차의 문제

측정 전류의 오차는 다음과 같이 나타낼 수 있다.

$$i_x = i_{x\_real} + \Delta i_x \quad (1)$$

이 때  $i_x$ 는 측정 전류,  $i_{x\_real}$ 는 실제 전류,  $\Delta i_x$ 는 전류 측정 오차이다. 따라서 식 (1)에 따라 3상 전류는 다음과 같다.

$$\begin{aligned} i_{as} &= i_{as\_real} + \Delta i_{as} \\ i_{bs} &= i_{bs\_real} + \Delta i_{bs} \\ i_{cs} &= i_{cs\_real} + \Delta i_{cs} \end{aligned} \quad (2)$$

이 a, b, c 상의 측정 전류는 d-q축의 측정 전류  $i_{ds}$ ,  $i_{qs}$  로 좌표 변환되며 오차를 포함한 좌표 변환 식은 다음과 같다.

$$\begin{bmatrix} i_{ds} \\ i_{qs} \end{bmatrix} = T(\theta) \begin{bmatrix} i_{as} \\ i_{bs} \\ i_{cs} \end{bmatrix} = \begin{bmatrix} i_{ds\_real} + \Delta i_{ds} \\ i_{qs\_real} + \Delta i_{qs} \end{bmatrix} \quad (3)$$

그림 1은 동기 좌표계에서 d-q축으로 표현된 전류 제어 시스템이다. 그림 1과 같이 전류 지령은 d-q 축 전류  $i_{ds}^*$ ,  $i_{qs}^*$  로 표현되며, 따라서 측정된 3상 전류  $i_{as}$ ,  $i_{bs}$ ,  $i_{cs}$ 가 d-q변환 후 피드백되고 있다. 이때 3상 측정 전류  $i_{as}$ ,  $i_{bs}$ ,  $i_{cs}$ 의 값에 오차가 존재한다면 전류 제어의 정확성에 영향이 미칠 수 있다.

### 2.2 전류 측정 오차의 보정 방법

2개의 S/H 회로를 내장한 ADC를 이용하여 3상의 전류를

샘플링한다. 2개의 S/H 회로는 동시점에서 2상의 전류만을 샘플링할 수 있기 때문에 3상 전류는 샘플링 시점의 비동기가 발생한다. 또한 전류 센서와 아날로그 신호 처리 회로는 이득 오차를 가지고 있다. 이러한 요소들은 3상 측정 전류의 불균형을 야기하고 전동기 제어에 영향을 미친다. 따라서 전류 측정의 오차를 보정하는 방법이 필요하다.

3상 전류 샘플링 시점의 동기화 방법은 다음과 같다. 본 논문에서는 샘플링이 PWM Carrier의 꼭짓점에서만 이루어진다고 가정한다. 따라서 그림 2의 역기전력 성분은 식 (4)와 같이 나타낼 수 있으며, 역기전력  $E_x(x는 a,b,c)$ 는 짧은 시간동안 DC 성분과 같다. 식 (5)는 전동기에 대한 전압 방정식을 간략하게 나타낸다.

$$E_a + E_b + E_c = 0 \quad (4)$$

$$V = Ri(t) + L \frac{di(t)}{dt} + E_x \quad (5)$$

$$\frac{V - E_x}{L} = \frac{di(t)}{dt} \quad (6)$$

저항  $R$ 이 매우 작다면 저항에 대한 전압강하 성분  $Ri(t)$ 는 0에 근사하며, 식 (5)는 식 (6)과 같이 나타낼 수 있다. 따라서 전류의 파형은 1차 함수의 형태를 나타낸다. 이때 두 상의 전류가 샘플링 되는 동시점 전후로 남은 한 상의 전류를 샘플링하여 두 값의 평균을 구한다. 이 평균값과 동시점에서 샘플링한 두 상의 전류의 합은 0에 가까울 것이다.

전류 측정의 이득 오차 보정 방법은 다음과 같다.

$$i_{x\_result} = K_x \cdot i_{x\_ADC} + i_{offset} \quad (7)$$

$$i_{a\_result} + i_{b\_result} + i_{c\_result} = 0 \quad (8)$$

식 (7)의  $i_{x\_result}$ ,  $i_{x\_ADC}$ ,  $i_{offset}$ ,  $K_x$ 는 각각 이득 오차를 포함한 측정 전류, ADC를 거친 전류, 오프셋 전류, ADC의 스케일을 나타낸다. 전류가 평형상태라면 3상 전류의 합은 0이다. 이때, c상의 인버터를 오픈시킨다면  $i_{a\_result}$ ,  $i_{b\_result}$ 의 합은 0이 된다. 즉,

$$\begin{aligned} |i_{a\_result}| &= |i_{b\_result}| \\ |i_{a\_result}| &= |K_b \cdot i_{b\_ADC} + i_{offset}| \end{aligned} \quad (9)$$

오프셋 전류  $i_{offset}$ 가 0이 되도록 보정하였다고 할 때, 식 (9)의 위 식에서 만약 두 값의 크기가 같지 않다면 두 전류의 크기가 같아지는  $K_b$ 의 값을 계산식을 이용하여 찾아야한다.  $K_c$ 의 값도 같은 방법을 이용하여 찾으면 이득 오차를 보정할 수 있다.

### 2.2.1 3상 전류의 샘플링 시점 동기화 시뮬레이션

PWM의 기본과 주파수는  $1.3[kHz]$ , Carrier(스위칭) 주파수는  $16[kHz]$ 이다.  $R = 0.1[\Omega]$ ,  $L = 200[\mu H]$ 이며, 그림 4는 그림 3과 같이 c상의 전류를 a, b상의 샘플링 시점  $\pm 3\mu s$  지점에서 샘플링한 두 값과 그 값들의 평균값을 보여준다. 그림 5는 전류 샘플링 시점을 동기화하기 전과 후의 3상 전류 합의 파형을 비교하고 있다. 동기화 후의 3상 전류 합이 0에 근사한 것을 확인할 수 있다.

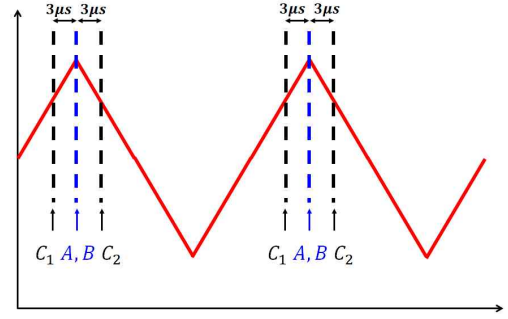


그림 3 3상 샘플링 시점

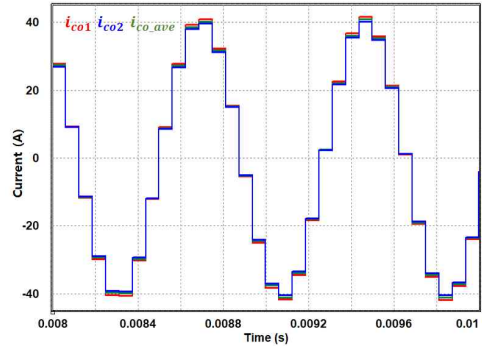


그림 4 c상의 두 샘플링 값과 평균값 비교

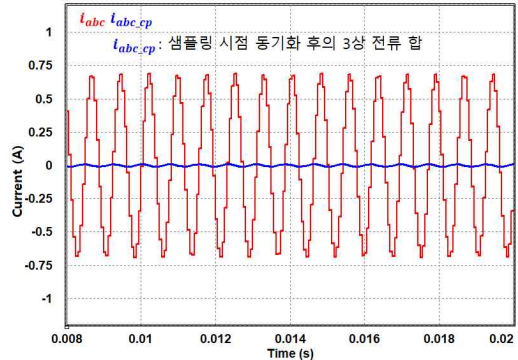


그림 5 샘플링 시점 동기화 전과 후의 3상 전류의 합

## 3. 결 론

본 논문에서는 두 상( $i_{ao}$ ,  $i_{bo}$ )의 샘플링 시점을 전후로 남은 한 상을 샘플링하고 두 샘플링 값의 평균값 ( $i_{co\_ave}$ )을 구하여  $i_{ao}$ ,  $i_{bo}$ ,  $i_{co\_ave}$ 의 합이 0에 근사하도록 하는 방법을 이용하여 3상 전류 동기화와, 이득 오차로 인해 발생하는 전류 불평형 상태를 해결하기 위해 ADC의 스케일을 조정하여 보정하는 방법에 대하여 설명한다. 이 보정 방법은 저가형 ADC를 내장한 시스템에서 S/H가 부족한 경우에도 전류 불평형 문제를 해결할 수 있다고 예상된다.

## 참 고 문 헌

- [1] 김명호, 설승기, 이정기 “Compensation of Current Measurement Error for Current-Controlled PMSM Drives”, IEEE Trans. Ind. Appl., Vol. 50, No. 5, pp. 3365-3373, Sep./Oct., 2014.
- [2] 김상훈, “모터제어 DC, AC, BLDC”, 북두출판사, 2018년 8월