

MMC 기반 HVDC 시스템의 서브모듈 성능시험을 위한 5 Level 서브모듈 시험회로

조광래, 서병준, 허진용, 김학수, 노의철
부경대학교

5 Level Submodule Test Circuit for Submodule Performance Test of MMC-based HVDC System

Kwang-Rae Jo, Byuong-Jun Seo, Jin-Yong Heo, Hak-Soo Kim, Eui-Cheol Nho
Pukyong National University

ABSTRACT

본 논문에서는 MMC (Modular Multilevel Converter) 기반 HVDC (High Voltage Direct Current) 시스템을 위한 서브모듈 시험회로를 제안한다. 서브모듈 시험회로는 MMC 기반 HVDC 시스템의 한 암(arm)의 전류를 모사한 서브모듈 시험전류를 만들어 서브모듈 성능시험을 하기 위한 것이다. 본 논문에서는 시험회로의 인덕턴스를 줄이기 위해 5 레벨 인버터를 사용한 새로운 방식의 회로를 제안한다. 시뮬레이션을 통하여 제안하는 서브모듈 시험회로의 타당성을 검증하였다.

1. 서론

최근 VSC (Voltage Sourced Converter) 기반 HVDC 전송 기술 중 MMC를 이용한 방법이 무효 전력 제어의 용이성, 고조파 감쇠 능력, 시스템 구축의 유연성 등의 장점으로 인해 활발히 연구되고 있다. MMC 기반 HVDC 시스템은 구축하기 전에 서브모듈의 성능시험을 하여 서브모듈의 신뢰성을 확보해야 할 필요가 있다. 서브모듈의 성능시험을 위한 시험회로가 몇가지 제안되었는데, [1]의 시험회로는 서브모듈 입력 전류를 선형화하여 모사하여 스위칭 손실이 작고 시험 회로의 구성이 간단하다는 장점이 있다. [2]의 시험회로는 보조 서브모듈을 사용하여 낮은 인버터의 입력전압으로 서브모듈 성능시험을 할 수 있다는 장점이 있으나 스위칭 손실이 크다는 단점이 있다.

본 논문에서는 서브모듈 성능시험의 신뢰도를 높이기 위하여 5 레벨 인버터를 사용한 서브모듈 시험회로를 제안하였으며 시뮬레이션을 통하여 타당성을 검증하였다.

2. 제안하는 서브모듈 성능시험 회로

그림 1은 제안하는 5 레벨 서브모듈 시험회로이다. 제안하는 서브모듈 시험회로는 5 레벨 인버터와 테스트 받을 메인 서브모듈, 이 둘과 직렬로 연결된 인덕터 그리고 보조 서브모듈로 이루어진다. 5 레벨 인버터는 하프-브릿지 컨버터와 NPC 컨버터가 결합된 형태이며 5 레벨의 전압을 출력하기 위해서 하프-브릿지 컨버터는 동작에 따라 인버터의 출력 전압이 양의 값인지 음의 값인지를 결정하며 NPC 컨버터는 인버터의 출력 전압 레벨을 결정한다. 보조 서브모듈은 메인 서브모듈과 반대 방향으로 직렬로 연결된다. 보조 서브모듈은 메인 서브모듈과 동일한 스위칭 패턴으로 동작하여 메인 서브모듈의 출력 전압이 서브모듈 시험전류에 끼치는 영향을 보상해주어 5 레벨 인버터는 낮은 입력전압으로 서브모듈 시험전류를 만들 수 있다.

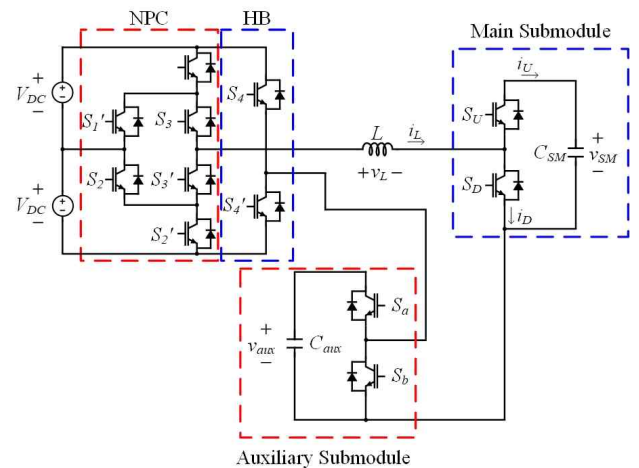


그림 1. 제안하는 5 레벨 서브모듈 시험회로
Fig. 1. Proposed 5 level submodule test circuit

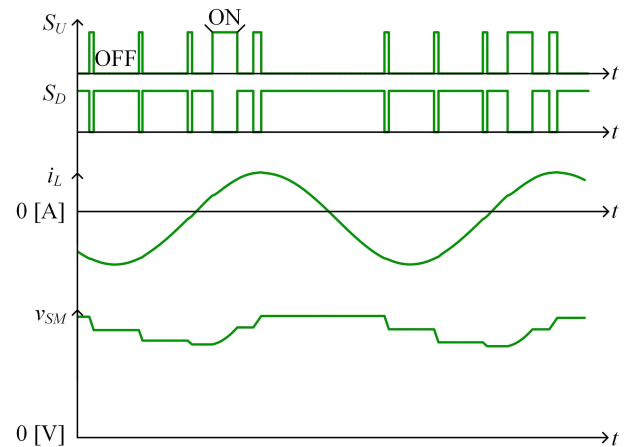


그림 2. 서브모듈 시험회로의 동작파형
Fig. 2. Operation waveforms of submodule test circuit

그림 2는 서브모듈 시험회로의 동작파형으로 서브모듈 스위칭 패턴은 MMC 기반 HVDC 시스템의 서브모듈 스위칭 패턴을 사용한다. 서브모듈 시험회로는 MMC 기반 HVDC 시스템의 암 전류와 유사한 시험전류를 만들면서 서브모듈 커패시터 전압을 일정하게 유지할 수 있어야 한다.

그림 3은 제안하는 서브모듈 시험회로의 제어 블록도를 나타낸 것이다. 제어기는 PI, PR, Feedforward 제어가 결합된 형태이다. PI 제어기는 서브모듈 커패시터 전압을 추종하기 위해 시험전류의 DC 오프셋 성분을 적절히 조절해주고 PR 제어기는 시험전류의 교류성분을 추종한다. Feedforward 제어기는 메인 서브모듈 출력 전압과 보조 서브모듈 출력 전압의 차이로 인해 발생하는 영향을 감소시켜 시험전류가 보다 정확하게 레퍼런스를 추종할 수 있게 도와준다.

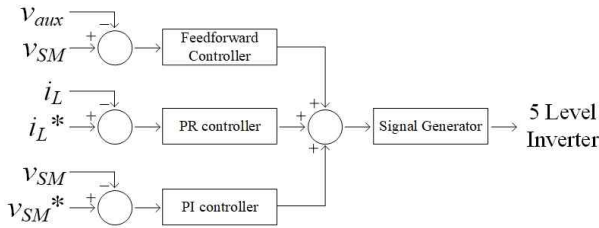


그림. 3. 제안하는 서브모듈 시험회로의 제어 블록도
Fig. 3. Controller diagram of proposed submodule test circuit

3. 시뮬레이션

표. 1 시뮬레이션 파라미터
Table. 1 Simulation parameter

Parameter	Value
V_{DC}	300 [V]
$i_{L,peak-to-peak}$	1000 [A]
i_{DC}	-200 [A]
V_{SM}, V_{aux}	2000 [V]
C_{SM}	1 [mF]
L	3 [mH]

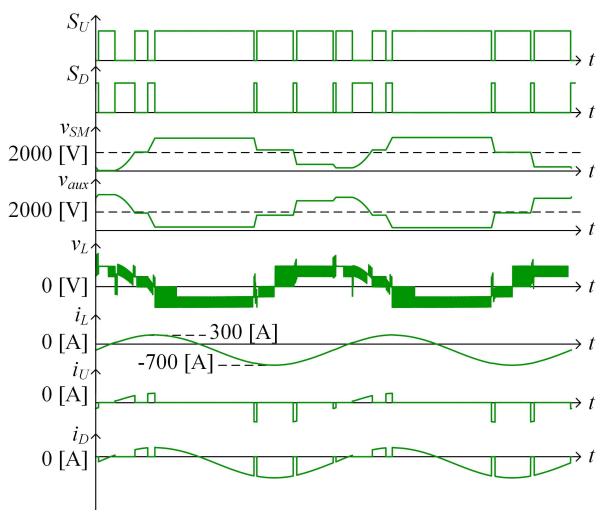


그림. 4. 제안하는 서브모듈 시험회로의 출력 파형
Fig. 4. Output waveforms of proposed submodule test circuit

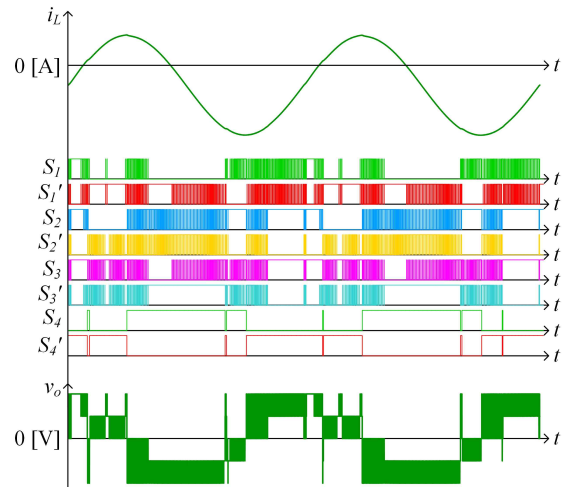


그림. 5. 5 레벨 인버터의 스위칭 패턴 및 출력 전압
Fig. 5. Switching patterns and output voltage of 5 level inverter

표 1은 시뮬레이션 파라미터이다. 서브모듈 시험회로의 인덕턴스는 3 [mH]으로 기존의 서브모듈 시험회로보다 상대적으로 작은 인덕턴스를 가지고 있다. 그림 4는 제안하는 서브모듈 시험회로의 출력 파형을 나타낸 것으로 서브모듈의 스위칭 패턴은 MMC 기반 HVDC 시스템의 서브모듈의 스위칭 패턴을 사용하였다. 서브모듈 시험전류 i_L 이 MMC 기반 HVDC 시스템의 암 전류의 모양과 유사하고 서브모듈 커패시터 전압 v_{SM} 과 v_{aux} 모두 2000 [V]로 제어되는 것을 확인할 수 있다. 그림 5는 제안하는 서브모듈 시험회로의 시험전류와 5 레벨 인버터의 스위칭 패턴과 출력 전압을 나타낸 것으로 하프-브릿지 측 스위치 S_4, S_4' 의 동작에 따라 출력 전압이 양의 값을 가지느냐 음의 값을 가지느냐를 결정하고 NPC 측 스위치 동작으로 출력 전압의 레벨을 결정하는 것을 확인할 수 있다.

4. 결론

본 논문에서는 5 레벨 인버터를 사용하는 서브모듈 성능 시험회로를 제안하였다. 제안하는 서브모듈 시험회로는 5 레벨 인버터를 사용하여 시험회로의 인덕턴스를 감소 시켰고 시험회로의 제어기는 PI 제어기와 PR 제어기가 결합한 형태에 Feedforward 제어기를 추가함으로써 서브모듈 시험전류가 MMC 기반 HVDC 시스템의 암 전류와 더 유사해져서 서브모듈 시험에 적합한 조건을 제공한다. 시뮬레이션을 통해 제안하는 서브모듈 시험회로의 타당성을 검증하였다. 제안한 시험회로는 MMC 기반 HVDC 시스템의 서브모듈 및 밸브의 시험회로에 유용하게 사용될 것으로 기대된다.

참고 문헌

- [1] J. H. Jung, E. C. Nho, Y. H. Chung, S. T. Baek, and J. H. Lee, "Test circuit for MMC-based VSC valves in HVDC power station," *Electronics Letters*, Vol. 53, No. 4, pp. 272-273, Feb. 2017.
- [2] Y. Tang, L. Ran, O. Alatise, and P. Mawby, "Improved Testing Capability of the Model-Assisted Testing Scheme for a Modular Multilevel Converter", *IEEE TRANSACTIONS ON POWER ELECTRONICS*, Vol. 31, No. 11, pp. 7823-7836, Nov. 2016.