

Advanced RMS Calculation Method for the ITER CS, VS1, CC AC/DC Converter

김승민, 서재학*, 박형진, 오종석*, 유민호
 다윈시스, 국가핵융합연구소*

Advanced RMS Calculation for the ITER CS, VS1, CC AC/DC Converter

S.M. Kim, J.H. Suh*, H.J. Park, J.S. Oh*, M.H. Yoo
 Dawonsys, National Fusion Research Institute*

ABSTRACT

ITER CS, VS, CC AC/DC Converter는 4상한 동작을 하며, PCS(Plasma Control System)에서 명령하는 출력 전압 제어를 컨버터 교류 입력 전압 변동을 보상하는 Feed-forward 방식을 사용한다. Feed-forward 제어를 위하여 교류 입력 전압에 대한 실시간 정밀 측정이 가능한 RMS 계산이 필요하다. 본 논문은 RMS 연산에 대한 개선된 방법을 제안하면서 시뮬레이션과 실험을 통해 해당 알고리즘을 검증하였고 이에 대한 내용을 논의하고자 한다.

1. AC 성분의 RMS 계산의 어려움과 필요성

그림 1은 ITER 4Q AC/DC 컨버터의 입력 계통을 나타낸 그림이다. 초전도 코일에 양방향으로 전류를 충전, 방전하기 위하여 30도 위상 차이를 갖는 2대의 3상 변압기는 Forward/Reverse 6pulse SCR Bridge에 접속되고 CS 컨버터의 정격은 ±1050V, ±45000A이고 VS1은 ±1050V, ±22500A이다.

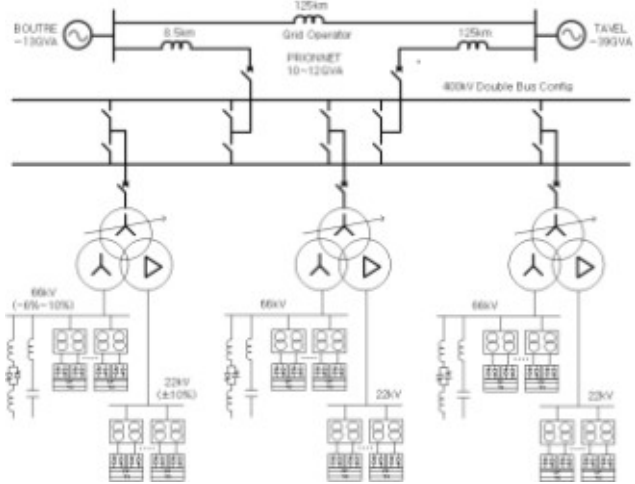


Fig. 1 Configuration of ITER AC Line

각 컨버터 출력 전압은 입력 전압과 출력 전류에 의해 결정되므로 이를 통해 피드포워드 제어를 할 수 있다. 이때 컨버터의 출력 DC 전압값은 식 1과 같이 입력 AC 전압의 RMS 값이 컨버터의 출력 DC 전압에 직접적인 영향을 미치므로 정확하고 리플이 없어야 한다.

$$V_{DC} = \frac{3\sqrt{2}}{\pi} V_{ac_rms} \cos\alpha - 6fL_{ac/dc}I_{dc}$$

Equation 1. Output Voltage Calculation of AC/DC Converter

2. Controller Architecture of the ITER 4Q Converter

2.1 Digital Controller implemented on Xilinx Zynq®

그림 2는 Full embedded로 개발된 Sequence, Alpha, ADC 제어기의 Main Processor는 Xilinx ZYNQ7045를 나타낸 것으로 각 제어기의 ZYNQ는 ARM core 역할을 하는 PS와 FPGA Logic 역할을 하는 PL로 구성된다. 또한 AC 입력 전원의 PLL 동기 측정을 위한 AC Sync Board로 구성된다.

부하전류는 제로 영역에서 정역 동작을 할 때 끊어짐이 없이 부드럽게 전이가 되도록 각 브리지의 동작모드는 순환전류, 6pulse, 12pulse 모드로 제어한다.

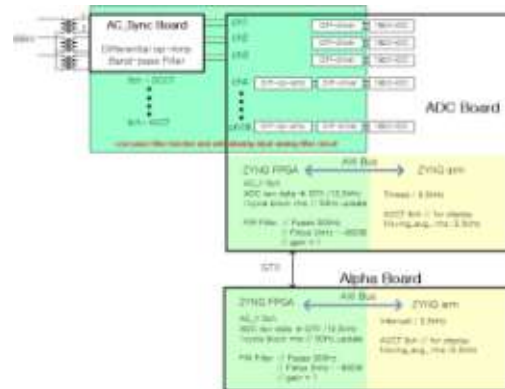


Fig. 2 Controller Architecture of ITER 4Q AC/DC converter

2.2 Advanced RMS Calculation method

그림3은 AC 입력 전압의 RMS 계산 방법의 다양한 버전이 다. 최종적으로 cycle block rms와 FIR filter 방법을 선택했다.

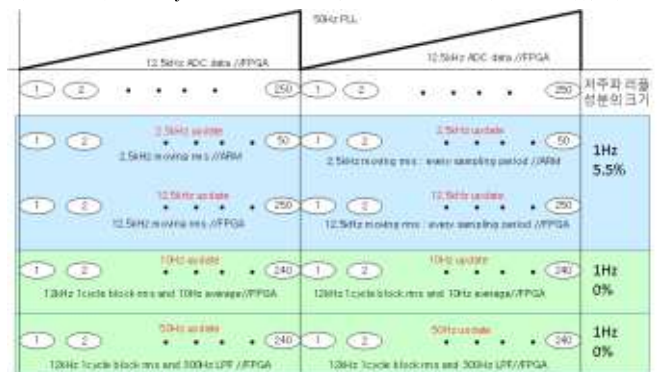


Fig. 3 History of AC RMS Calculation Method

그림 4는 입력 전압의 RMS 값을 계산하기 위하여 Zynq PL에서 신호 처리하는 메커니즘으로 그림3에서 최종적으로 선택한 형태로 동작함을 알 수 있다. AC Sync 보드는 입력 AC 전압의 위상을 추종하며, 입력 주파수의 정수배 주기로 RMS 계산을 수행하고 이 결과값에 FIR Filter를 수행하였다. FIR Filter 통과 주파수는 300Hz이고 차단 주파수는 2kHz이다.

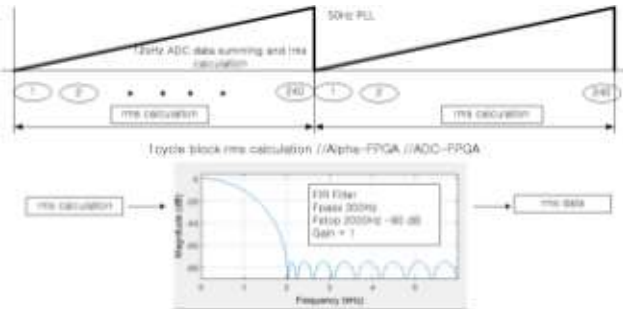


Fig. 4 Proposed the cycle block RMS & FIR filter

3. Simulation Results of the proposed cycle block RMS & FIR filter

그림 5는 기존 ITER AC/DC 컨버터 제어기에서 RMS 연산을 수행하는 수식을 MATLAB으로 모델링한 그림이다. 그림 6은 기존 알고리즘으로 시뮬레이션한 결과 파형이다. RMS 연산 결과 리플이 존재한다. 그림 7은 제시한 방법으로 시뮬레이션한 결과 파형으로 리플이 제거된 것을 알 수 있다.

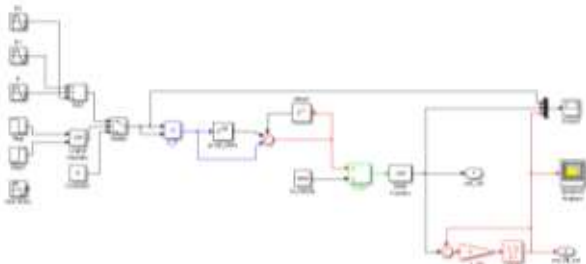


Fig. 5 Existing RMS Calculation method of AC Source

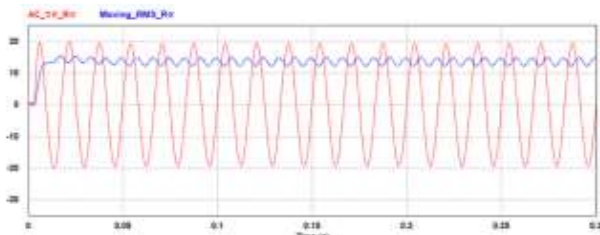


Fig. 6 Simulation Result of the Existing RMS Calculation

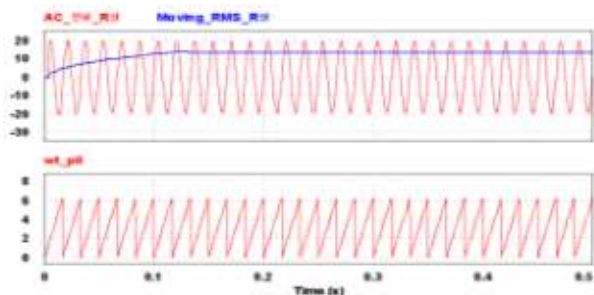


Fig. 7 Simulation Result of the Proposed RMS Calculation

4. 실험 결과

그림 8은 실험에 사용된 AC 전원장치와 입력 전압 파형을 나타낸 것으로, 일정한 전압과 주파수로 AC 전압을 만들 수 있다.

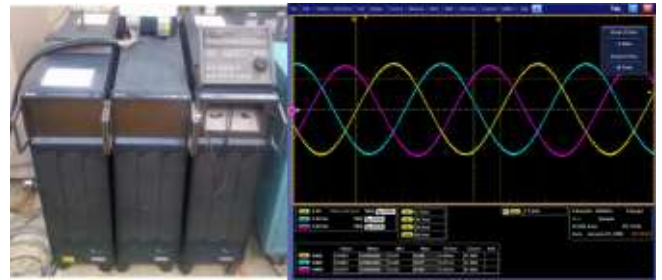


Fig. 8 NF AC Source & AC scope waveform. (measured value : 5.08V)

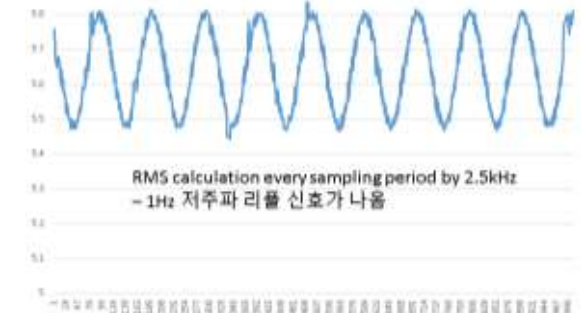


Fig. 9 RMS calculation every sampling period by 2.5kHz thread

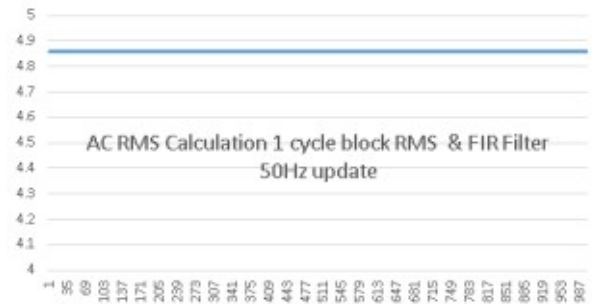


Fig. 10 The synchronized AC source cycleblock RMS calculation & FIR Filter

5. 결론

본 논문은 개발된 ITER 4Q AC/DC Converter (CS, VS1, CC)제어기에서 입력 AC 전원의 정확하고 정밀한 RMS 연산 방법을 제시하고 이를 시뮬레이션과 실험을 통해 검증하였다.

이 논문은 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 국책연구사업임(2007-2006995, ITER 초전도자석 전원공급장치 개발·제작).

참고 문헌

- [1] 서재학, "Status of Local Controller for the ITER AC/DC Converter", 2017 추계전력전자학회.
- [2] 서재학, "ITER 전원장치 Local Controller Design Status Summary", 2016 추계전력전자학회.
- [3] 서재학, "ITER AC/DC Converter Control 검증을 위한 Hardware-in-the-Loop Simulation(HILS) System 구축 및 실험", 2015 추계전력전자학회, pp.221-222.
- [4] 조현식, "국제핵융합실험로용 VS(Vertical Stabilization) 컨버터의 운전모드 및 보호동작", KIPPE, Vol. 20, No. 2 April 2015.