

# 600V급 GaN FET의 스위칭 특성 분석 및 성능 평가

임종헌, 김재원, 박준성, 김진홍, 최준혁  
전자부품연구원 지능메카트로닉스 연구센터

## Switching Characteristic Analysis and Performance Evaluation of 600V GaN FET

Jong-Hun Lim, Jae-Won Kim, Joon-Sung Park, Jin-Hong Kim, Jun-Hyuk Choi  
Korea Electronics Technology Institute (KETI)

### ABSTRACT

본 논문에서는 3KW급 전력변환장치에 적용 가능한 650V급 GaN FET를 사용하여 Half-bridge 구조의 개발보드를 설계 및 제작하고, Double pulse test 실험을 통해 Turn-on 및 off 시 스위칭 특성을 분석하였다. 또한 동기정류식 Buck 컨버터에 GaN FET을 적용하고, 유사한 전압 및 전류 정격의 Si MOSFET 소자와 시스템 효율을 비교하여 GaN FET 전력반도체의 성능을 평가하였다.

현재 Infineon, Ti 및 Panasonic 등 다양한 전력반도체 제조 업체에서 600V 급 GaN FET을 상용화 하고 있는 상황이며, 이를 적용할 경우 전력변환장치의 부피 저감 및 효율 향상이 가능할 것으로 기대 된다 [3].

본 논문에서는 3KW급 전력변환장치에 적용 가능한 650V급 GaN FET와 근사한 전압 및 전류 정격의 Si MOSFET을 선정하여 개발보드를 설계 및 제작하고, Double pulse test 실험을 통해 스위칭 특성을 분석하였다. 또한 동기정류식 Buck 컨버터에 대해 시스템 효율을 비교하여 성능을 평가하였다.

### 1. 서 론

전력변환 분야의 최종 목표는 전력전달에 있어 더 높은 효율과 높은 전력밀도를 가지는 것이다. 이를 위해 다양한 토폴로지와 제어기법이 등장했지만 여전히 전력반도체에서 발생하는 손실이 전체 시스템 손실의 많은 부분을 차지하고 있다. 따라서 전력변환장치의 핵심소자인 전력반도체의 성능 개선을 위해 고전압화, 대전류화, 저손실화, 낮은 기생성분 및 내열성 등을 비약적으로 향상되었다. 그러나 최근에는 Silicon 기반의 단원소 반도체의 물성적 한계로 인해 Si 기반 전력반도체의 성능은 이미 이론적으로 예측되는 수준까지 다다른 상황이다 [1].

따라서 Si가 가지는 Bandgap Energy인 1.1 eV 이상의 WBG (Wide Band-gap) 특성을 가지는 소재를 이용하여 전력반도체를 개발하고 있으며, MOSFET을 대체하기 위해 GaN (Gallium Nitride)소재 적용한 전력반도체가 활발하게 연구되고 있다. 표1 은 Si 및 GaN 의 물성적 특성을 비교하고 있으며 WBG 기반의 GaN 소자가 Si 소자에 비해 고내압화, 고속스위칭화 및 높은 온도에서 동작이 가능함을 나타내고 있다.

표 1 Si 와 GaN의 물성적 특성 [2]

파라미터		Si	GaN
Bandgap Energy	Eg (eV)	1.12	3.4
Breakdown Electric Field	EBr (MV/cm)	0.3	3.3
Saturated Electron Draft Velocity	Vs (x 10 <sup>7</sup> cm/s)	1.0	2.5
Electron Mobility	μ (cm <sup>2</sup> /Vs)	1500	990-2000
Thermal Conductivity	λ	1.5	1.3

### 2. Double pulse test

#### 2.1 테스트 보드 설계

GaN FET와 Si MOSFET의 성능 비교 평가를 위하여 비슷한 전류 정격의 소자를 선정하였다. GaN FET의 경우 패키징 측면에서 기생 인덕턴스를 줄이기 위해 SMD 타입의 패키징 방식을 채택하고 있으며, PQFN 8x8 패키지를 적용한 Panasonic 社의 PGA26E07BA (600V/26A) 및 Si MOSFET으로 Infineon 社의 IPL60R125P7 (650V/27A)를 선정하였다.

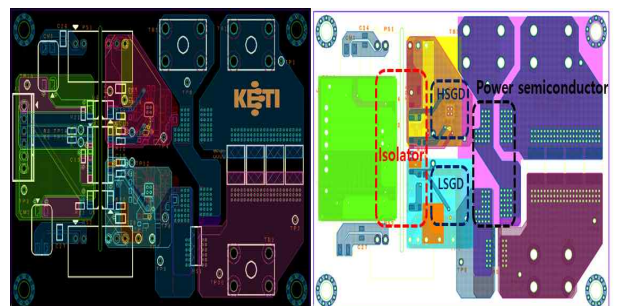


그림 1 double pulse test 개발보드 회로도 및 PCB layout

그림 1은 Double pulse test를 위한 설계 회로도 및 PCB layout을 나타낸다. 회로상으로 제어부와 파워부간 신호 절연을 위한 절연 Isolator 및 Panasonic 사의 GaN FET 특성상 Turn-on 상태일 때 게이트 전류가 지속적으로 흐르기 때문에 전용 게이트 드라이버 (AN34092B)를 적용하였다.

PCB Artwork 시 패턴에 의한 기생인덕턴스 저감을 위해 게이트 드라이버를 스위치에 근접하여 배치하였다. 또한 및 제어부와 파워부 간 기생커패시턴스에 의한 영향을 최소화 하기 위해 Isolator를 기준으로 제어부와 파워부를 분리하였다 [4].

## 2.2 Double pulse test 결과

그림 1의 테스트 보드를 이용하여 Double pulse test를 시행하였으며 시험 조건은 표 2와 같다. 그림 2는 Double pulse test의 주요 파형을 나타낸다. 신호 노이즈를 최소화하기 위하여 게이트-소스 전압 측정은 Ground spring을 적용한 패시브 프로브를 이용하여 측정하였다. 스위치 전류 및 드레인-소스 전압 측정은 각각 CP030 전류 프로브 및 HVD3102A 디퍼런셜 프로브를 이용하였다.

그림 3은 각 전류에 따른 Turn-on 및 Turn-off 시 스위칭 손실을 나타낸다. 15A 전류에서 Turn-on 시 및 22A 전류에서 Turn-off 시 스위칭 손실이 각각 12.4% 및 22.3% 저감되는 것을 확인하였다.

표 1 Double pulse test 조건

파라미터	값	단위
부하 인덕턴스	212	uH
입력 전압	400	V
First turn-on time	7.9	us
Turn-off time	20	us
Second turn-on time	3.6	us

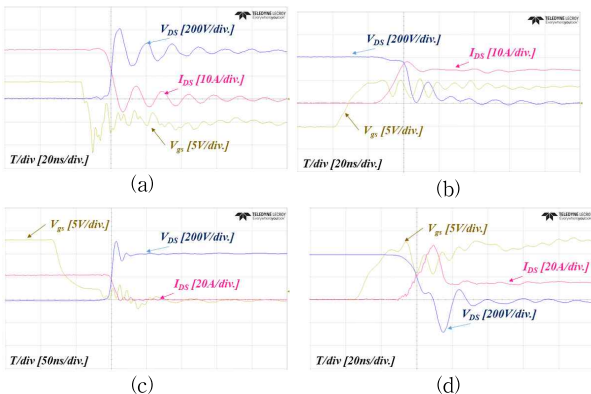


그림 2 DPT 실험 파형 (a) GaN FET 턴-오프 (b) GaN FET 턴-온 (c) Si MOSFET 턴-오프 (d) Si MOSFET 턴-온

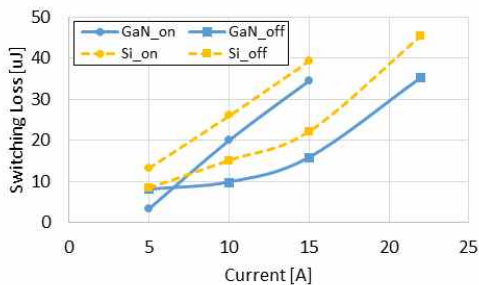


그림 3 GaN FET 와 Si MOSFET의 스위칭 손실

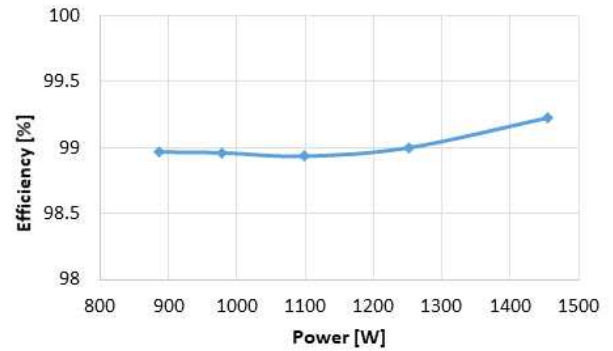


그림 4 동기정류 Buck 컨버터 부하효율

## 3. 부하 실험 결과

GaN 기반 전력시스템의 효율 평가를 위해 동기정류 Buck 컨버터를 구성하여 부하실험을 수행하였다. 입력 전압 400V / 출력 전압 300V로 구성하였으며 Yokogawa WT1800 전력분석계를 활용하여 효율을 측정하였다.

그림 4는 GaN 기반 동기정류 Buck 컨버터의 효율 측정 결과를 나타낸다. 약 900W 부하에서부터 98.5% 이상의 효율을 확인하였으며, 특히 1.45kW 부하에서 99.223%의 효율을 획득하여 GaN FET 기반 전력변환시스템의 우수성을 확인하였다.

## 4. 결 론

본 논문에서는 GaN FET의 성능 평가를 위해 Double pulse test와 부하실험을 수행하였다. Double pulse test 결과 유사한 정격의 Si MOSFET 대비 Turn-on 및 Turn-off 시 스위칭 손실이 각각 12.4% 및 22.3% 저감되는 것을 확인하였다. 또한 동기 정류식 Buck 컨버터를 구성하여 부하실험 결과 99% 이상의 효율을 확인하였다.

본 연구는 산업통상자원부(MOTIE)와 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 2018201010650A)

## 참 고 문 헌

- [1] 김동식, 주동명, 이병국, 김종수, "Wide Bandgap 소자의 안정적 구동을 위한 하드웨어 최적 설계 및 구현," 대한전기학회논문지., vol 62, no. 2, pp. 88-96, Jan. 2016.
- [2] 안정훈, 이병국, 김종수, "Si MOSFET과 GaN FET Power System 성능 비교 평가," 전력전자학회논문지., vol 19, no. 3, pp. 283-289, June. 2014.
- [3] Alex Lidow, and Johan Strydom, "Gallium Nitride (GaN) Technology Overview," Efficient Power Conversion Corporation, pp 1-6, 2012
- [4] W. Zhang, X. Huang, F. C. Lee, Q. Li, "Gate drive design considerations for high voltage cascode GaN HEMT", *Proc. IEEE Appl. Power Electron. Conf. Expo. (APEC)*, pp. 1484-1489, Mar. 2014.