

폴브릿지 파워셀 구조 기반의 양극성 펄스 전원장치

송승호, 이승희, 류홍제
 중앙대학교

Bipolar Pulsed Power Modulator Based on Full-bridge Power Cell Structure

Seung-Ho Song, Seung-Hee Lee, Hong-Je Ryoo
 Chung-Ang University

ABSTRACT

본 논문은 파워셀 구조를 기반으로 설계된 양극성 펄스 전원 장치에 대하여 소개한다. 파워셀은 폴브릿지 구조를 기반으로 설계되었으며, 833V를 출력하는 각 셀이 직렬로 연결되어 고전압을 생성하는 구조를 갖는다. 모든 파워셀의 방전 스위치를 구동하기 위해서 절연된 전력과 신호의 동시공급이 가능한 게이트 회로 구동방안이 제안되었다. 양극성 펄스 출력을 위한 파워셀의 각 래그의 단락을 방지하기 위한 게이트 회로가 설계되었다.

설계된 양극성 펄스 파워 모듈레이터의 동작을 검증하기 위해 테스트 회로가 구현되었다. 시험회로는 출력전압, 펄스 폭, 반복률 가변 조건에서 테스트 되었으며, 이를 통해 제한하는 양극성 펄스 파워 모듈레이터의 구조 및 게이트 구동회로의 신뢰성이 검증되었다.

1. 서론

반도체 소자 기반의 펄스 파워 모듈레이터는 출력의 전압, 펄스 폭 및 반복률의 제어가 용이한 장점이 있지만, 소자의 정격 전압의 한계로 이를 극복하기 위한 구조로 여러개의 스테이지를 갖는 파워셀 기반의 펄스 파워 모듈레이터가 제안되었다.^[1-3] 파워셀 구조는 다수 개의 파워셀이 변압기를 통해 병렬로 충전되어 충전기에 전압 스트레스가 적으며, 방전 시에는 각 셀의 방전 스위치에 의해 직렬로 구성되어 고전압을 생성하는 것이 특징이다. 다수개의 파워셀의 방전스위치의 구동을 위해서는 게이트 회로마다 각각의 절연된 전력과 동기화된 신호의 공급이 요구된다. 게이트 구동전력의 공급에는 컨버터의 사용을 고려해볼 수 있지만 수십kV의 절연 측면에서 제약사항이 존재한다. 이를 해결하기 위해, 컨트롤 루프 구조가 제안되었다.^[1-2] 컨트롤 루프 구조는 하나의 고전압 케이블이 각 게이트 회로의 변압기를 통해 전력과 신호를 모두 전달하는 구조로, 절연된 전력공급과 동기화된 신호의 공급을 하나의 루프로 구현가능한 것이 장점이다. 반면에, 동시에 모든 스위치를 켜고 끄는 동작만 가능하며, 스위치의 개별제어가 제한되는 문제점이 있다. 이를 해결하기 위해, 본 논문에서는 컨트롤 루프 변압기의 극성을 이용한 스위치의 상보적 동작을 구현하였으며, 이를 폴브릿지 파워셀 회로에 적용하였다. 따라서, 본 논문은 파워셀 및 컨트롤 루프 구조를 기반으로 설계된 양극성 펄스 파워 모듈레이터를 제안한다.

2. 양극성 펄스 전원장치 설계

2.1 셀구조 기반의 펄스 전원장치

셀구조 기반의 펄스 전원장치의 구조는 그림 1과 같다. 다수 개의 파워셀이 변압기의 다중권선을 통하여 병렬로 충전되고, 방전 시에는 직렬로 구성되어 고전압을 생성한다.

컨트롤 루프 방식의 게이트 구동회로의 구조는 그림 2와 같다. 제어신호를 출력하는 인버터와 각 파워셀의 게이트 회로는 변압기를 통해 전체 셀이 직렬로 연결되는 구조를 가지며, 컨트롤 루프의 입력 신호에 따른 각 파워셀 게이트 회로의 구동은 그림3에 나타내었다. 게이트 회로는 양극의 ON pulse에 의해 켜지고 음극의 OFF pulse가 인가되기 전까지 turn on을 유지하며, OFF pulse가 인가됨에 따라 turn off 동작을 수행한다. ON pulse 입력 후 OFF pulse가 인가되지 않으면, 그림3의 우측 파형과 같이 게이트 회로는 일정시간의 turn on을 유지한 뒤 turn off 동작을 수행한다.

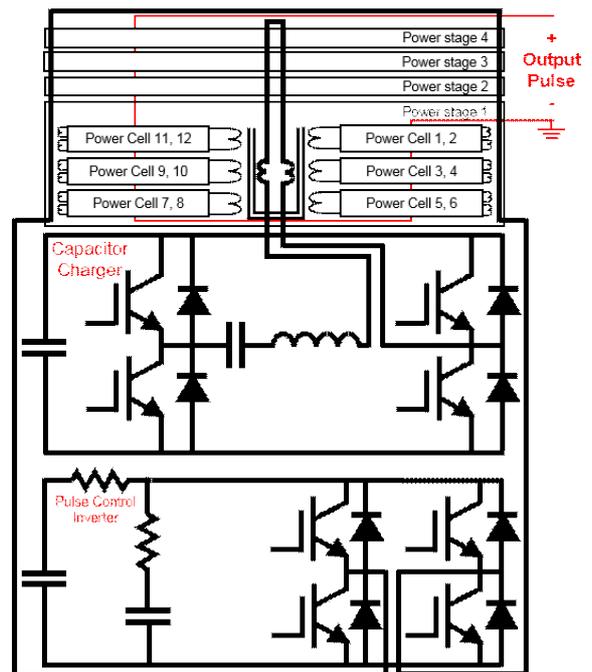


그림 1 셀구조 기반의 펄스 전원장치
 Fig. 1 The schematics of the pulsed power modulator based on power cell structure

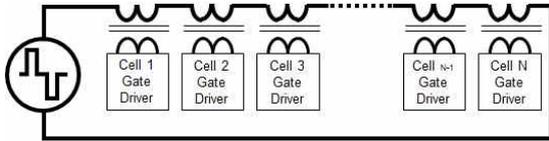


그림 2 컨트롤 루프의 구조도
Fig. 2 The structure of the control loop

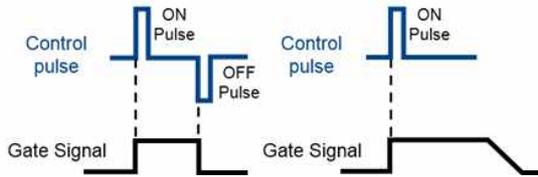


그림 3 컨트롤 루프의 신호에 따른 게이트 회로의 출력파형
Fig. 3 Output waveform of gate circuit according to control loop signal

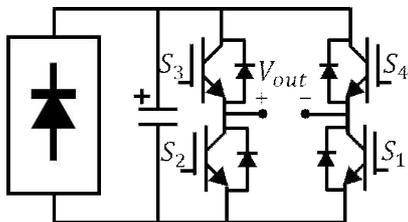


그림 4 제안된 양극성 파워셀 회로
Fig. 4 The circuit of the proposed bipolar power cell

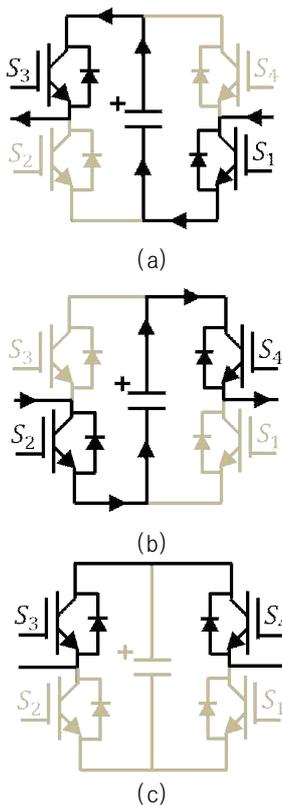


그림 5 양극성 파워셀의 동작모드 (a) 양극 출력모드, (b) 음극 출력모드, (c) 풀다운 모드
Fig. 5 Operation modes of the bipolar power cell (a) positive output mode, (b) negative output mode, (c) pull-down mode

2.2 양극성 파워셀 설계

제안하는 양극성 파워셀을 그림 4에 나타내었다. 양극성 파워셀은 충전기에서 출력된 AC 충전전류를 정류하는 정류부, 펄스 에너지를 저장하는 스토리지 커패시터, 풀브릿지 구조의 방전 스위치로 구성된다.

고전압을 생성하기 위하여, 모든 셀은 직렬로 결선되며, 각 셀의 동작모드는 그림 5와 같다. 그림5 (a)는 양극 출력모드이며, S1, S3 이 turn on 되고, 출력단에 스토리지 커패시터의 전압만큼을 더하여 인가하게 된다. 그림5 (b)는 음극 출력모드이며, S2, S4 가 turn on 되고, 동작 원리는 양극 출력모드와 동일하다. 그림5 (c)는 풀다운 모드이며, 각 레그의 상단 스위치가 turn on을 유지하며 부하양단을 파워셀의 방전스위치를 통해 단락시킨다. 풀다운 모드는 고전압 펄스에 의해 충전된 부하 측의 전하를 방전하기 위해 요구되는 풀다운 저항을 대체할 수 있다.

2.3 양극성 파워셀 구동신호 설계

파워셀 기반의 펄스 모듈레이터에 사용된 컨트롤 루프 방식의 게이트 구동회로는 모든 게이트 회로가 직렬로 연결되어 있기 때문에, 신호의 동기화가 용이하다는 장점이 있다. 하지만, 모든 회로가 동시에 켜거나 끄는 하나의 동작만 가능하다는 단점이 있다. 양극성 파워셀의 구동을 위해서, 이러한 제약사항을 극복한 컨트롤 루프를 제안한다. 풀브릿지 회로에서 각 레그는 상보적으로 동작하므로 각 레그의 상단 스위치와 하단 스위치의 게이트 변압기는 각각 감극성과 가극성으로 설계되었으며, 모든 파워셀의 방전 스위치를 구동하기 위해 두 개의 컨트롤 루프를 기반으로 설계되었다.

그림 6은 제안하는 컨트롤 루프 신호를 나타낸다. 컨트롤 루프 1은 풀브릿지의 우측 레그의 스위치(SW1, SW4)를 구동시키고, 컨트롤 루프 2는 좌측 레그의 스위치(SW2, SW3)를 구동시킨다. 스위치 1은 컨트롤 루프의 양극 신호에서 turn on, 음극 신호에서 turn off 되며, 4번 스위치는 컨트롤 루프의 음극 신호에서 turn on, 양극 신호에서 turn off 된다. 컨트롤 루프 2 또한 이와 같이 2번 스위치와 3번 스위치를 제어한다. 양극성 파워셀은 펄스 출력 이후 일정 시간 동안 풀다운 모드로 동작된다.

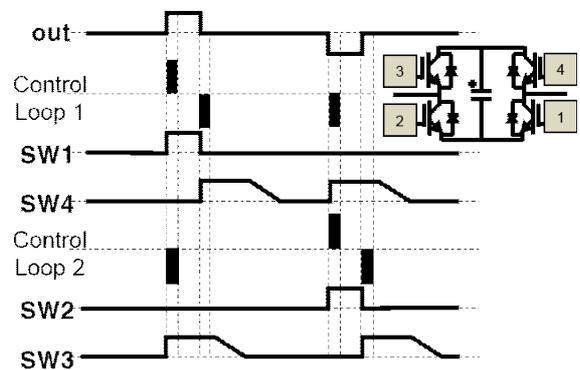
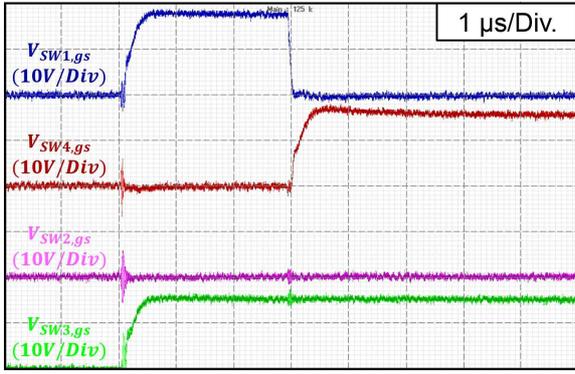
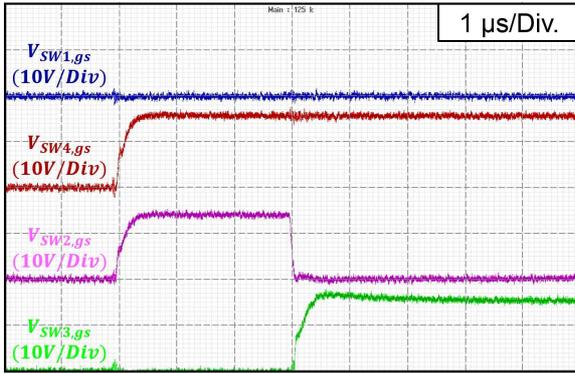


그림 6 양극성 파워셀을 위한 제안하는 컨트롤 루프 신호
Fig. 6 Proposed control signal for operating bipolar power cell



(a)



(b)

그림 7 양극성 파워셀 게이트 구동회로 실험파형 (a) 양극성 펄스 출력조건, (b) 음극성 펄스 출력조건

Fig. 7 Experimental waveforms of bipolar power cell gate driver (a) positive pulse output condition, (b) negative pulse output condition

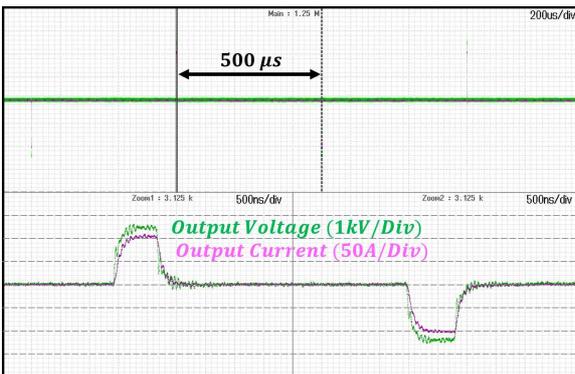


그림 8 양극성 펄스 모듈레이터의 정격조건에서의 펄스 출력 실험파형

Fig. 8 Voltage and current waveform of the bipolar power modulator under rated condition.

3. 실험 결과

제안하는 양극성 셀구조와 이를 구동하기 위한 제어신호의 동작을 검증하기 위해, 3개의 양극성 파워셀로 구성된 펄스 파워 모듈레이터의 시험회로가 구현되었다. 시험회로의 사양은 최대 출력전압 2.5kV, 최대 출력전류 100A, 펄스 폭 1-8μs, 최대 반복률 3kHz, 평균 출력전력 900W로 설계되었다.

3.1 게이트 구동회로 실험결과

제안하는 게이트 구동신호의 동작을 확인하기 위해, 양극성 파워셀의 각 방전 스위치의 게이트 신호를 측정하였으며, 이를 그림 7에 나타내었다. 그림7 (a)는 양극 펄스 출력모드의 게이트 파형이며, 그림7 (b)는 음극 펄스 출력모드에서의 게이트 파형이다. 각 게이트 파형은 그림5에 나타난 게이트 파형과 동일함이 확인되었다.

3.2 양극성 펄스 출력 실험결과

제안하는 양극성 파워셀과 게이트 구동회로의 동작을 검증하기 위해, 양극성 펄스 출력을 테스트하였다. 그림8은 2.5kV, 100A의 정격조건에서의 펄스 출력 실험파형을 나타낸다. 펄스 폭 1μs, 반복률 1kHz 펄스출력 조건이며, 양극의 펄스와 음극의 펄스가 안정적으로 출력됨이 확인되었다.

4. 결론

본 논문은 셀구조 기반의 양극성 펄스 모듈레이터를 위한 파워셀 구조와 이를 구동하기 위한 제어신호를 제안하였다. 제안하는 셀은 정류부와 스토리지 커패시터, 4개의 방전 스위치로 구성되며, 모든 셀이 직렬로 연결되어 고전압 양극성 펄스를 출력한다. 양극성 파워셀을 구동하기 위한 제어 신호로는 두 개의 컨트롤 루프를 사용하여 각 컨트롤 루프가 각 레그를 담당하며, 상단과 하단 스위치의 상보적인 동작을 수행한다. 제안하는 양극성 파워셀의 구조와 제어신호의 동작을 확인하기 위해, 3개의 파워셀로 구성된 시험회로가 구현되었다. 시험회로를 이용하여 게이트 구동회로 실험과 양극성 펄스 출력 실험이 수행되었으며, 이를 통해 제안하는 양극성 파워셀의 구조와 구동회로의 신뢰성이 검증되었다.

이 논문은 2017년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No.NRF-2017R1A2B3004855).
본 연구는 2018년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No.20184030202270)

참고 문헌

- [1] H.J. Ryoo, J.S. Kim, G.H. Rim, D. Sytykh and G. Goussev, "Development of 60 kV, 300 A, 3 kHz pulsed power modulator for wide applications", Acta Physica Polonica-Series A General Physics, vol. 115, no. 6, pp. 967 - 970, Jun. 2009.
- [2] S.B. Ok, H.J. Ryoo, S.R. Jang, S.K. Ahn, and G. Goussev, "Design of a high-efficiency 40-kV, 150-A, 3-kHz solid-state pulsed power modulator", IEEE Trans. Plasma Sci., vol. 40, no. 10, pp. 2569 - 2577, Oct. 2012.
- [3] S.H. Ahn, H.J. Ryoo, J.W. Gong, and S.R. Jang, "Robust design of a solid-state pulsed power modulator based on modular stacking structure", IEEE Transactions on Power Electronics, vol. 30, no. 5, pp. 2570-2577, May. 2015.