

## 4인치 광점호 Thyristor의 제조 및 특성 분석에 대한 연구

조두형<sup>1</sup>, 원종일<sup>1</sup>, 유성욱<sup>1</sup>, 고상춘<sup>1</sup>, 박종문<sup>1</sup>, 이병하<sup>2</sup>, 배영석<sup>2</sup>, 구인수<sup>3</sup>, 박건식<sup>1</sup>

1. 한국전자통신연구원, 2. 국방과학연구소, 3. 현대위아

### Fabrication and Characterization of 5000V class 4-inch Light Triggered Thyristor

Doohyung Cho<sup>1</sup>, Jongil Won<sup>1</sup>, Seongwook Yoo<sup>1</sup>, Sangchoon Ko<sup>1</sup>, Jongmoon Park<sup>1</sup>,  
Byungha Lee<sup>2</sup>, Youngseok Bae<sup>2</sup>, Insu Koo<sup>3</sup>, Kunsik Park<sup>1</sup>

1. Electronics and Telecommunications Research Institute, 2. Agency for Defense Development, 3. Hyundai-WIA

#### ABSTRACT

Light Triggered Thyristor (LTT)는 HVDC 및 산업용 스위치 등에 사용되는 대전력 반도체소자이다. 일반적인 Thyristor가 전기적 신호에 의해 trigger 되는 것과는 다르게 LTT는 광신호에 의해 동작하는 소자이다. 본 논문에서는 5,000V, 2,200A 급의 4인치 LTT 소자의 제조 및 전기적인 특성평가 결과를 기술하였다. 4인치 LTT의 구조적인 특징은 전면부 중앙에 광신호가 주입되는 수광부가 위치해 있으며 입력 전류 증폭을 위한 4-단계 증폭 게이트 (gate) 구조를 가지도록 설계하였다. 400 Ω·cm 비저항을 갖는 1mm 두께의 n-형 실리콘 웨이퍼에 boron 이온주입과 열처리 공정으로 약 30 μm 깊이의 p-base를 형성하였으며, 고내압 저지를 위한 edge termination은 VLD (variable lateral doping) 기술을 적용하였다. 제작된 4인치 LTT는 6,500 V의 순방향 항복전압 ( $V_{DRM}$ ) 특성을 나타내었으며, 100V의 어노드전압 ( $V_A$ )과 20 mA의 게이트전류 ( $I_G$ )에 의하여 thyristor가 trigger 됨을 확인하였다. 제작된 LTT 소자는 disk형 press-pack 패키지를 진행한 후, LTT의 수광부에 10 μs, 50 mW의 900 nm 광 펄스를 조사하여 전류 특성을 평가하였다. LTT 패키지 샘플에 60 Hz 주파수의 광 펄스를 조사한 경우 2,460 A의 순방향 평균전류 ( $I_T$ )와 336 A/μs의 반복전류 상승기율기 (repetitive di/dt)에 안정적으로 동작함을 확인하였다. 또한, 펄스 전류 시험의 경우 61.6 kA의 최대 통전 전류 (ITSM, surge current)와 1,050 A/μs의 펄스전류 상승 기율기 (di/dt of on-state pulse current)에도 LTT의 손상 없이 동작함을 확인하였다.

#### 1. 서론

전력반도체는 고주파/저전압 분야의 power MOSFET과 중전압 분야의 IGBT를 중심으로 다양한 가전 및 기계 분야, 자동차, motor control, UPS 등에 적용되고 있고 그 활용범위가 확대되고 있지만, 전력, 철도, 고속전철, 항만, 우주 등의 국가 기간산업분야에서는 초고전압/대용량 소자인 SCR (silicon controlled rectifier), 계열의 Thyristor 소자가 독자적인 영역을 차지하고 있다. [1-2] Thyristor 전력소자는 구동방식에 따라 전기점호 Thyristor(electrically triggered thyristor, ETT)와 광점호 Thyristor(light triggered thyristor, LTT)로 구분할 수 있

으며, ETT의 경우 제작 공정 및 패키지가 용이하고 단일 소자의 전기적 특성이 우수한 반면, LTT의 경우 공정 및 패키지가 복잡하고 전기적 성능이 ETT보다 다소 떨어지지만, EMI 특성이 우수하고, 오동작 방지 등의 안정성이 뛰어나기 때문에 대용량의 직렬적층(series stack) 응용분야 및 대용량 펄스파워용 전원시스템에서는 LTT를 사용하고 있다. [2-3]

LTT 소자의 동작 방법은 수광부에 수직형 PiN diode가 내장 되어 있기 때문에, 순방향 저지 전압이 인가되어 있는 대기 상태에서 광신호가 입력되면, PiN 내부에서 생성되는 전자정공에 의해 내부전류가 발생된다. 이 때 발생한 전류는 Thyristor의 베이스 (base) 전류로 사용된다. 생성된 베이스 전류는 4인치 wafer에 균일하게 분포되어 있는 Thyristor에 고르게 전달되어야 하며, 빛감도 향상, di/dt 용량성 등의 특성 개선을 위해 다단 증폭 게이트가 사용되었다. [3] 본 논문에서는 5000V, 2200A 급의 4인치 광점호 Thyristor의 제조 및 전기적인 특성을 분석하였다.

#### 2. LTT 제작 및 전기적 특성 분석

제작된 LTT는 6인치 실리콘 wafer가 사용 되었으며, 5,000V, 2,200A를 목표로 설계 되었다. 목표 성능을 달성하기 위해 6인치, n-형, 1050μm 두께, 결정은 111 방향 및 410 Ω.cm의 저항을 가진 wafer를 선정하였으며, 소자 제작은 ETRI 융합부품실험실의 6인치 공정을 사용하였다.

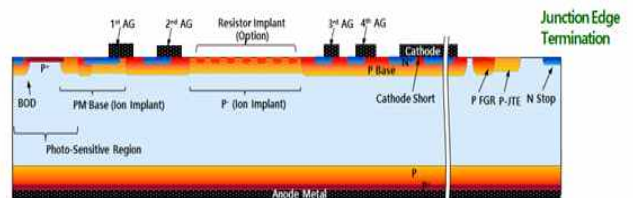


그림 1. 제작된 LTT (Light Triggered Thyristor)의 구조 단면도  
Fig. 1 Cross sectional view of fabricated LTT (Light Triggered Thyristor) structure

##### 1.1 LTT 소자 구조 및 제작

그림 1은 LTT 소자의 구조 단면도를 나타내었다. LTT 소자의 구조적인 특징은 항복전압 이상에서 소자의 파괴를 저지

하는 자가 보호 기능을 위한 breakover diode가 수광부 측에 위치해 있으며, 근접한 위치에 Thyristor trigger를 위한 PiN diode도 내장되어 있다.



그림 2. LTT 소자의 process flow  
Fig. 2 Process flow of LTT device

LTT 소자의 높은 빛 감도, 높은  $dV/dt$  및  $dI/dt$  특성을 달성하기 위한 다단증폭 게이트 (Amplifying Gate : AG)가 위치해 있다. [3] 수광부에서 생성된 전류는 p-base영역을 따라 wafer에 균일하게 분포된 Thyristor 영역으로 흘러가며, 해당 전류는 Thyristor를 trigger하는 베이스 전류가 된다. 따라서 p-base의 농도에 의해 전류량이 결정되므로 해당 접합의 형성 조건이 매우 중요하며 이 뿐만이 아니라 p-base와 drift 영역의 농도 조건, 두께 및 접합 깊이에 의해 항복전압에도 영향을 미치기 때문에 매우 중요한 소자 parameter이다. 그림 1에서 Thyristor 영역에서는 PNPN 접합이 수직적으로 구성되어 있

으며, 위에서 언급한 베이스 전류가 일정 전류 (약 20mA) 이상이 주입되면 Thyristor는 trigger 된다. 순방향 저지 상태에서 Thyristor에 내재되어 있는 두 개의 NPN과 PNP BJT의 주입 효율 및 gain 등 소자 특성에 따라 LTT의 항복전압이 감소하는 현상이 발생하는데 이를 방지하기 위해 NPN BJT의 베이스와 이미터 (emitter)를 short 시켜 예기치 못한 turn-on을 방지 하며, 전위를 일정하게 유지 시키는 캐소드 short가 적용되어 있다. 또한 항복전압 확보를 위한 LTT 소자의 edge termination 기술은 VLD (Variable Lateral Doping) 구조를 적용하여 안정적인 내압이 달성되었다. 그림 2는 LTT 소자의 process flow를 나타내었다. LTT 제작에 사용된 wafer는 위에서 언급한 바와 같이 6인치, 1050 $\mu$ m, FZ-NTD, 410  $\Omega$ .cm의 특성을 가진다. 첫 공정은 mask와 wafer 간의 align을 위한 key를 형성하는 단계를 가지며, LTT의 전기적 특성을 고려하여 시뮬레이션을 통해 설계된 공정 조건에 따라 P-base, PM-base, JTE 및 BOD의 이온 주입을 수행하였다. 이후 N<sup>+</sup>-emitter 및 P-back-side 이온 주입을 진행하였다. 위의 조건들은 LTT 소자 동작에 중요한 역할을 하며, 적절한 농도가 유지되어야 소자의 제작 목표를 달성할 수 있다. 따라서 해당 농도를 유지하면서 5,000V 이상의 고전압이 달성 되어야하기 때문에 적절한 조건의 P-base/N-drift 접합이 필요하며, 깊은 접합이 필요하다. 따라서 2차에 걸쳐 drive-in을 진행하여 P-base deep 접합 (약 30 $\mu$ m)을 형성한다. 그 다음 LTT의 어노드 및 캐소드 (cathode) 영역의 ohmic 접촉을 형성하기 위해 P<sup>+</sup>-back-side 이온주입, PSD, 2차 N<sup>+</sup>-emitter 이온 주입을 하였고, 불순물 활성화를 위한 열처리를 하였다. 이후 메탈 작업을 진행 하면 LTT 소자의 전공정은 완료 된다. 제작된 LTT wafer의 원형 sawing을 진행하였으며, 6인치 wafer에서 제작된 LTT의 active 영역을 제외한 나머지 영역을 sawing하여 제거하고, 남아 있는 LTT 소자의 edge termination을 포함한 active 영역을 32각 형상으로 원형에 가깝게 sawing 하였다. 이는 이후 진행될 press-pack package를 하기 위한 단계이다. Active 영역만 남은 원형 LTT 소자의 edge 영역 처리를 위해 silicone rubber로 몰딩하여 소자의 안정성을 높였다. 해당 공정까지 완료 되면 LTT 소자 제작이 완료가 되며, 이후 press-package를 진행하였다. 모든 공정 끝난 후 제작 완료된 4인치 LTT 소자는 그림 3에 나타내었다.

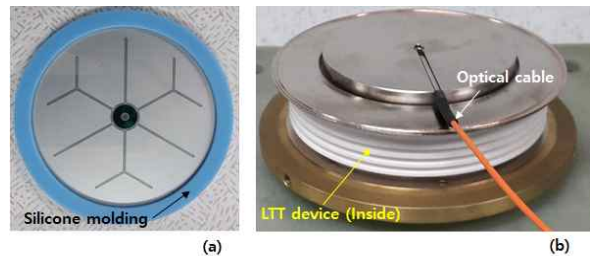


그림 3. LTT (a) Silicone 몰딩 (b) Press package  
Fig. 3 LTT (a) Silicone molding (b) Press packaged

## 1.2 LTT 소자의 전기적 특성 분석

그림 4는 제작된 4인치 LTT의 순방향 특성과 순방향 저지 특성을 나타내었다. 그림 4 (a)는 어노드 전압 ( $V_A$ )=80V가 인가된 상태에서, 게이트 전류를 20~25mA를 흘렸을 때 LTT가

turn-on 되는 모습을 보여준다. 이때 turn-on된 LTT의 순방향 전압강하는 약 1.5V(@2.5A)이다. 동일하게 제작된 3개의 LTT에서도 유사한 특성을 보인다. 그림 4 (b)는 순방향 저지 특성을 보여주며, 약 6,500V의 항복전압을 보였다.

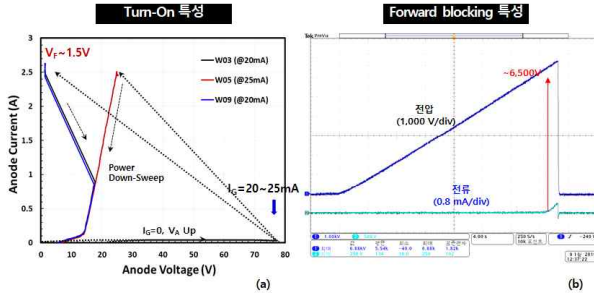


그림 4. LTT (a) 순방향 특성 (b) 순방향 저지 특성  
Fig. 4 LTT characteristics of (a) Forward turn-on (b) Forward blocking

그림 5는 LTT의 수광부에 10 μs, 50 mW의 900 nm 파장을 가지는 광 펄스를 조사하여 전류 특성을 평가한 결과를 나타내었다.

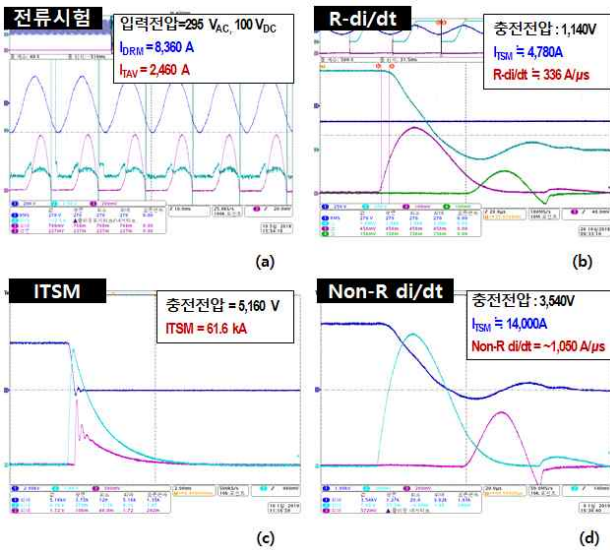


그림 5. LTT 정적 특성 (a) 전류시험 (b) 반복 전류 상승 기울기 (c) 최대통전전류 (d) 비반복 전류 상승 기울기

Fig. 5 LTT dynamic characteristics of (a) Average forward on-state current,  $I_T$  (b) critical rate of rise of on-state current,  $di/dt$  @60Hz (c) peak one-cycle surge on-state current,  $I_{TSM}$  (d) critical rate of rise of on-state pulse current,  $di/dt$

그림 5 (a)는 전류시험을 평가한 결과를 나타내었다. 제작된 4인치 packaged LTT에 60 Hz 주파수의 광 펄스를 조사한 경우 2,460 A의 순방향 평균전류 (average forward on-state current,  $I_T$ )가 달성되었다. 그림 5(b)는 반복된 펄스가 인가될 때 전류 상승 기울기 (critical rate of rise of on-state current,  $di/dt$ )를 측정하였으며, 60Hz에서 1초 동안 동작시켰다. 이 때  $V_A = 1,140V$  인가된 상태에서 336 A/μs가 달성 되었다. 그림 5

(c)는 수광부에 10ms의 광신호를 인가하였을 때, 흐르는 최대 전류를 측정하는 최대통전전류 (peak one-cycle surge on-state current,  $I_{TSM}$ ) 그래프를 나타내었다.,  $V_A = 5,160V$ 가 인가되었을 때 최대 통전전류는 약 61.6kA가 달성되었다. 그림 5 (d)는 비반복 펄스가 인가되었을 때의 전류 상승기울기 (critical rate of rise of on-state pulse current,  $di/dt$ )를 나타내었다. 1,050 A/μs의 펄스전류 상승 기울기에도 LTT의 손상 없이 동작함을 확인하였다. 제작된 LTT의 측정 결과는 표 1에 나타내었다.

표 1 제작된 4인치 LTT 평가 결과 정리

Table 1 Electrical characteristics of fabricated 4-inch LTT

평가항목	단위	ETRI 4" LTT
내전압 ( $V_{DRM}$ )	V	6,500
순방향 평균전류 ( $I_T$ )	A	2,460
최대통전 전류 ( $I_{TSM}$ )	kA	61.6
반복전류상승기울기 @60Hz (repetitive $di/dt$ )	A/μs	336
펄스전류상승 기울기 ( $di/dt$ )	A/μs	1,050

### 3. 결론

본 논문을 통해 5,000V, 2,200A급의 4인치 LTT 소자의 제작과 전기적 특성을 평가한 결과를 서술하였다. 제작된 4인치 LTT는 최대 6,500V의 순방향 저지 특성과 2,460A의 평균 순방향 전류가 달성되었음을 증명하였다. 또한 광신호가 인가되었을 때, 336 A/μs의 반복전류상승기울기, 61.6kA의 최대 통전 전류, 1,050 A/μs의 비반복 펄스전류 상승 기울기가 달성되었다. 이러한 대전력을 전송하는 환경에서 제작된 LTT 소자는 손상되지 않고 안정적으로 동작하는 것을 확인하였다.

Acknowledgments 본 연구는 민군기술협력사업의 지원을 받아 수행한 연구과제입니다. ( 과제명 : 전력용 Thyristor 연구 <'14~'19>, 협약번호 : UM14103RD1)

### 참고 문헌

- [1] Przybillia, "Direct light-triggered solid-state switches for pulsed power applications", Digest 14<sup>th</sup> Inter. IEEE Pulsed Power Conf., pp. 150-154, 2003, June.
- [2] L. K. Tully, "Evaluation of Light-Triggered Thyristors for Pulsed power Applications", Inter. IEEE Power Modulator Conf., 2008, May.
- [3] M. Ruff, "Progress in the Development of an 8kV Light-Triggered Thyristor with Integrated Protection Function" IEEE. Trans. on Electron Devices, Vol., 46, NO. 8, pp 1768-1774., 1999, Aug.