

전류원 PWM 정류기 / 인버터를 이용한 단조용 유도가열 전원장치의 제어회로 모델링 및 설계

최승수*, 고무석*, 김인동*, 정장한**, 서동환**
부경대학교 전기공학과*, (주)가온**

Modelling and Design of Control Circuit of Induction Heating Power Supply for Forging Application Using Current Source PWM Rectifier and Inverter

Seung-Soo Cjoi*, Moo-Seok Go*, In-dong Kim*, Jang Han Jung**, Dong Hoan Seo**
Pukyong National University*, Gaon Co., LTD.**

ABSTRACT

현재 단조용 유도가열 전원으로 사용되는 전류원 SCR 정류기 / 인버터는 입력단의 낮은 역률과 높은 THD를 갖는다. 이러한 단점들 때문에 최근 유도가열 전원장치로써 IGBT PWM 전류원 정류기 및 인버터회로가 연구되고 있다. 본 논문에서는 IGBT PWM 정류기 및 인버터의 제어회로를 제안하고 제어회로의 모델링을 통해 제어를 설계하여 실험을 통해 그 성능을 검증하였다.

터로 구성된 유도가열 전원장치에 대한 연구가 이루어지고 있으나 이를 유도가열 전원장치에 적용하기 위한 제어방식 및 제어알고리즘에 대한 연구는 이루어지지 않고 있다.

따라서 본 논문에서는 IGBT PWM 전류원 정류기 및 IGBT 전류원 인버터로 구성된 단조용 유도가열 전원장치의 제어회로를 제안하였으며 제어회로부 설계에 적용할 역률 제어루프, 전류 제어루프 및 전력 제어루프의 모델링 방법을 제안하며, 이를 이용하여 각각의 제어를 설계한다.

1. 서론

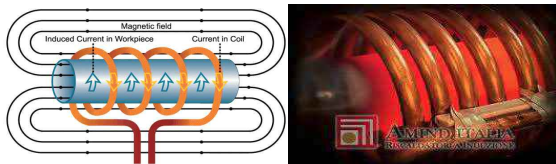


그림 1 유도가열의 원리

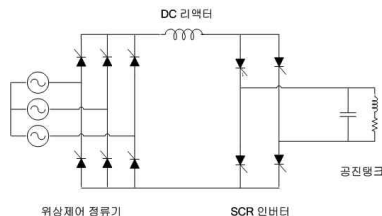


그림 2 기존의 단조용 유도가열 전원장치 전력회로도

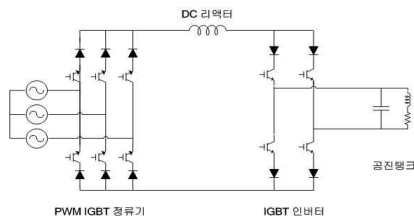


그림 3 IGBT PWM 정류기 + IGBT 인버터로 구성된 단조용 유도가열 전원장치 전력회로도

유도가열은 그림 1과 같이 전자기 유도현상을 이용하여 금속체를 직접 가열하는 방식이므로 높은 변환 효율을 가진다. 이로 인해 금속의 단조, 용해, 표면경화 등 주요 응용분야에 널리 사용되고 있다. 현재 널리 사용되고 있는 단조용 유도가열 전원장치는 그림 2와 같이 SCR을 사용한 전원장치 많이 사용되고 있다. 그러나 위상제어 정류기를 사용함으로써 입력단의 역률이 낮고 입력전류의 THD가 높은 단점을 가지고 있다. 최근 이러한 단점들을 극복하기 위해 그림 3과 같은 IGBT PWM 전류원 정류기 및 인버

2. 본론

2.1 유도가열 전원장치의 제어 회로도

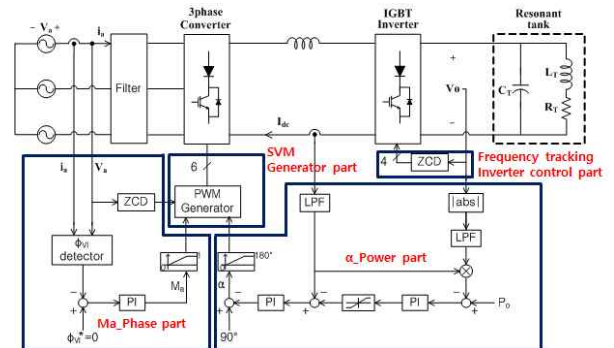


그림 4 단조용 유도가열 전원장치의 제어회로도

그림 4는 단조용 유도가열 전원장치의 전체적인 제어회로를 나타낸다. 첫 번째 Ma_Phase 부는 전원의 역률을 원하는 값으로 제어한다. 이 제어부의 출력인 M_a 는 정류기의 공간벡터 PWM에 사용되는 전류명령치의 크기로서 공간벡터 PWM에서 Dwell Time을 계산하는데 사용한다. 두 번째 α _Power 부는 전력제어루프와 전류제어루프로 구성되어 있으며, 공간벡터 PWM의 Dwell Time을 계산하기 위한 α 를 결정한다. 세 번째 SVM Generator 부는 M_a 와 α 그리고 V_a 의 위상(I_{ref} 의 위상)을 통해 정류기의 PWM 스위칭 파형을 결정한다. 마지막으로 공진주파수 추종 인버터 제어부는 탱크공진전압(V_0)을 검지하여 인버터의 출력전압과 전류를 동상으로 제어하기 위한 스위칭을 결정한다.

2.2 제어기의 상세 설계

2.2.1 위상(Ma제어) 제어기 설계

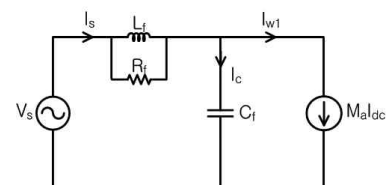


그림 5 위상제어회로 설계를 위한 입력단 상당 전력회로 모델링

그림 5는 위상제어회로 설계를 위한 입력단 상당 전력회로의 모델링회로를 나타낸다. 모델링 조건은 L_f 와 R_f 에 인가되는 전압이 매우 낮다고 가정한다.

그림 6은 I_s 와 V_s 가 동상인 상태에서 M_a 의 변동량에 따른 위상각 변동을 나타내는 페이저도이다. 그림 6으로부터 위상각 변동에 대한 수식을 아래와 같이 나타 낼수 있다.

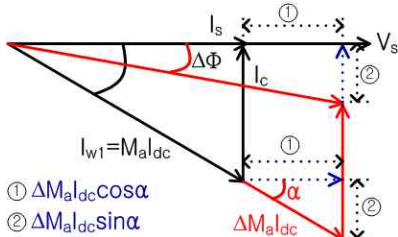


그림 6 M_a 변동에 따른 위상지연각 변경

$$\Delta\phi \approx \tan\Delta\phi = \frac{\Delta M_a I_{dc} \sin\alpha}{I_s + \Delta M_a I_{dc} \cos\alpha} \quad (1)$$

$$\Delta\phi = \frac{\Delta M_a I_{dc} \sin\alpha}{I_s} \quad (2)$$

$$\left| \frac{\Delta\phi}{\Delta M_a} \right| = \frac{I_{dc} \sin\alpha}{I_s} = \frac{I_{dc} \sin\alpha}{\sqrt{(M_a I_{dc})^2 - I_c^2}} \quad (3)$$

위상각 변동 사이의 시간지연을 구하기 위해 라플라스 변환을 하고 M_a 의 변동주파수가 ω_0 보다 매우 작은 조건에서 식 (4)와 같이 됨을 알 수 있다. 식 (3)과 (4)에 의해서 M_a 변동량에 대한 출력 위상각 변동량은 식 (5)와 같이 표현된다.

$$\begin{aligned} \frac{I_s}{M_a I_{dc}} &= \frac{1}{SC_f} = \frac{1}{1 + SC_f \times \frac{SL_f R_f}{SL_f + R_f}} \\ &\approx \frac{1}{1 + SC_f \times SL_f} = \frac{1}{1 + \frac{S^2}{\omega_0^2}} \end{aligned} \quad (4)$$

$$\frac{\Delta\phi}{\Delta M_a} = \frac{I_{dc} \sin\alpha}{I_s} = \frac{I_{dc} \sin\alpha}{\sqrt{(M_a I_{dc})^2 - I_c^2}} \quad (5)$$

그림 7은 위상제어루프를 나타낸다. 위상각 변동명령치와 검지된 위상각 변동의 비교를 통해 M_a 의 변동량을 결정하며 이는 위상각 변동량의 제어로 이어진다. 전체 루프 이득은 식 (6)과 같이 표현되며 이를 이용하여 적절한 PI제어기 값을 설계한다.

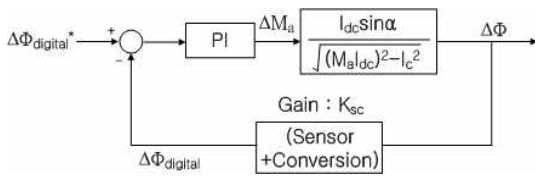


그림 7 위상제어루프

$$\text{Loop gain} = \frac{I_{dc} \sin\alpha}{\sqrt{(M_a I_{dc})^2 - I_c^2}} \times K_{sc} \quad (6)$$

2.2.2 전류(α 값제어) 제어기 설계

그림 8은 전류제어회로 설계를 위한 전력회로의 모델링회로를 나타낸다. 식 (7)은 공간벡터 PWM을 사용하였을 때 정류기 출력전압을 간소화한 수식을 나타낸다. 이를 $\left| \frac{V_{dc}}{V_\alpha} \right|$ 에 대한

관계식으로 변경하면 식 (8)과 같이 표현된다. 식 (8)로부터 V_α 명령에 대한 V_{dc} 응답지연을 고려하면 식 (9)와 같이 표현할 수 있으며, V_{dc} 에 대한 출력 I_{dc} 는 식 (10)과 같이 표현된다.

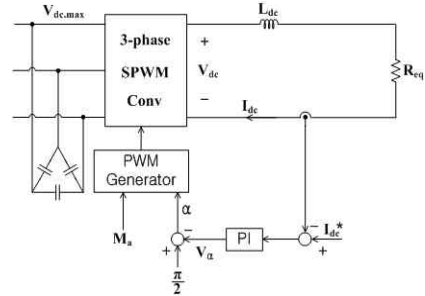


그림 8 전류제어회로 설계를 위한 전력회로 모델링

$$V_{dc} = \sqrt{\frac{3}{2}} V_{LL} M_a \cos\alpha \approx \sqrt{\frac{3}{2}} V_{LL} M_a V_\alpha \quad (7)$$

$$\left| \frac{V_{dc}}{V_\alpha} \right| = \sqrt{\frac{3}{2}} V_{LL} M_a \quad (8)$$

$$\frac{V_{dc}}{V_\alpha} = \sqrt{\frac{3}{2}} V_{LL} M_a e^{-T_s S} = \frac{\sqrt{3/2} V_{LL} M_a}{1 + T_s S} \quad (9)$$

$$\frac{I_{dc}}{V_{dc}} = \frac{1}{R_{eq} + SL_{dc}} \quad (10)$$

식 (9)와 식 (10)을 사용하여 전류제어루프는 그림 9와 같은 제어 블록다이어그램으로 나타낼 수 있다. 전류 명령치와 검지된 전류의 비교를 통해 V_α 값을 계산하며 이를 통해 V_{dc} 의 크기가 제어되며 이는 곧 전류의 제어로 이어진다. 전체 루프 이득은 식 (11)과 같이 표현되며 이를 이용하여 적절한 PI제어기 값을 설계한다.

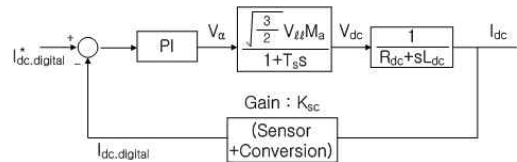


그림 9 전류제어루프

$$\begin{aligned} \text{Loop gain} &= \frac{\sqrt{3/2} V_{LL} M_a}{1 + T_s S} \times \frac{1}{R + SL_{dc}} \times K_{sc} \\ &= \frac{\sqrt{3/2} V_{LL} M_a K_{sc}}{(SL_{dc} + R)(1 + T_s S)} \end{aligned} \quad (11)$$

2.2.3 전력(I_{dc_ref}) 제어기 설계

정류기의 출력전력을 전류 변화량에 대한 전력의 변화량으로 표시하면 식 (12)와 같이 표시되며 이는 식 (13)과 같이 표현할 수 있다. 실제 전류, 전력에 대한 디지털 변환비를 적용하면 식 (14)와 같이 표현되며 이를 계산하여 전류 변화량에 대한 전력의 변화량으로 나타내면 식 (15)와 같다. 식 (15)와 전류 변화량 명령치에 대한 전류변화의 지연응답을 고려하여 그림 10과 같은 제어 블록다이어그램으로 나타낼 수 있다.

$$\frac{dP_o}{dI_{dc}} = 2I_{dc} R_{INV} = 2V_{INV} \quad (12)$$

$$\frac{\Delta P_o(s)}{\Delta I_{dc}(s)} = 2V_{INV} \quad (13)$$

$$\frac{\Delta P_{o,dig} K_{sc-p}}{\Delta I_{dc,dig} K_{sc-I}} = 2V_{INV} \quad (14)$$

$$\frac{\Delta P_{o,dig}}{\Delta I_{dc,dig}} = K_{sc-I} K_{sc-p} \times 2 V_{INV} = K_{PW} V_{INV} \quad (15)$$

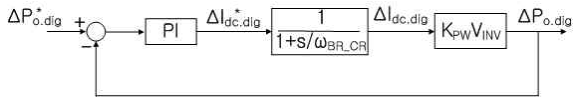


그림 10 전력제어루프

전력 명령치와 검지된 전력의 비교를 통해 $\Delta I_{dc,dig}^*$ 값이 결정되며 이를 통해 $\Delta I_{dc,dig}$ 값의 크기가 제어되어 전력의 제어로 이어진다. 그림 10에서 ω_{BR_CR} 은 전류제어루프의 대역폭을 나타낸다. 전체 루프이득은 식 (16)과 같이 표현되며 이를 이용하여 적절한 PI제어기 값을 설계한다.

$$\text{Loop gain} = \frac{1}{1 + s/\omega_{BR_CR}} \times K_{PW} V_{INV} \quad (16)$$

2.3 실험결과

그림 11, 12, 13은 위상각 명령치, 전류 명령치 및 전력명령치가 계단입력으로 변경 될 때 파형을 나타낸다. 그림에서 알 수 있듯이 명령치가 계단입력으로 급변하는 최악의 상황에도 오버슈트 및 정상상태 오차 없이 제어가 잘됨을 알 수 있다.

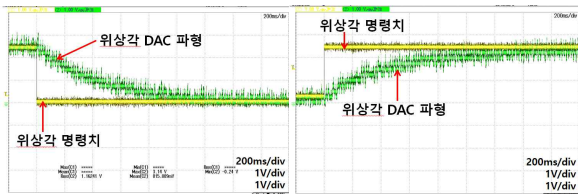


그림 11 위상각 명령치의 변화에 따른 위상각

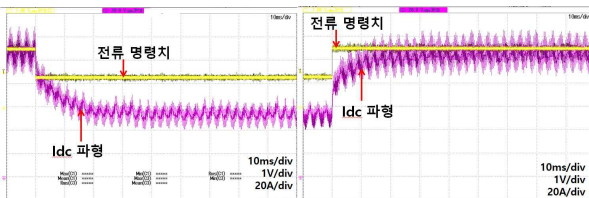


그림 12 전류 명령치의 변화에 따른 Idc 파형

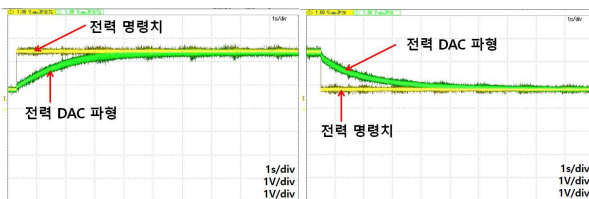
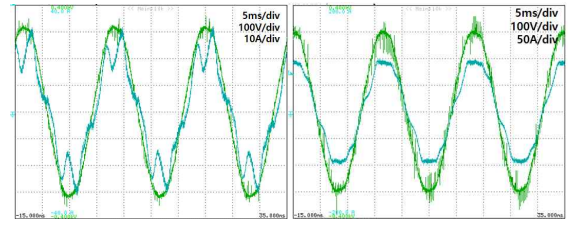
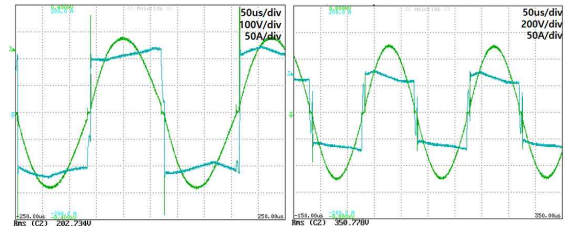


그림 13 전력명령치 변화에 따른 파형

그림 14는 출력용량에 따른 v_a 와 i_a 의 측정 파형을 나타낸다. 부하변동에 관계없이 전압과 전류의 위상이 동상임을 확인할 수 있으며 i_a 전류 또한 정현파와 유사한 낮은 THD를 가짐을 알 수 있다. 그림 15는 탱크회로의 출력전압과 인버터의 출력전류를 나타낸다. 공진주파수를 변화시키기 위해 가열코일의 인덕턴스를 변화시켜 실험하였으며 공진주파수와 관계없이 탱크회로의 출력전압과 인버터의 출력전류를 항상 동상을 유지하여 무효전력 성분이 최소화 됨을 확인할 수 있다. 그림 16은 출력용량에 따른 입력단 역률 및 효율 그래프를 나타낸다. 입력단 전류 i_a 의 왜곡이 심한 5[kW] 구동시를 제외하면 출력용량에 상관없이 전 부분에서 0.96이상의 높은 역률을 가지며, 40[kW] 정격구동시 93%이상의 높은 효율을 가짐을 확인할 수 있다.



(a) 10kW 구동시 (b) 40kW 구동시
그림 14 출력용량에 따른 v_a 와 i_a 의 실험 파형



(a) 공진주파수가 3.6kHz일 때 (b) 공진주파수가 5.1kHz일 때
그림 15 인버터 출력전압(탱크 공진전압) v_o 와 인버터 출력전류 i_{in} 측정 파형

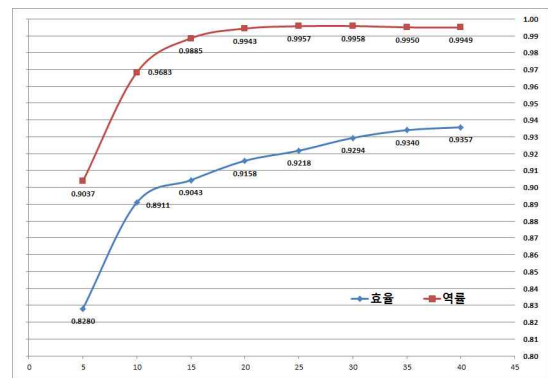


그림 16 출력 용량에 따라 측정된 입력단 역률 및 효율

3. 결 론

본 논문에서 IGBT PWM 정류기와 IGBT 인버터로 된 유도가열 전원장치의 역률 제어루프, 전류 제어루프 및 전력 제어루프를 모델링하여 각각의 제어를 설계하는 방법을 제안하고 실험을 통해 그 성능을 검증하였다. 제어부에서 명령치가 계단입력으로 급변하는 최악의 상황에서도 오버슈트 및 정상상태 오차 없이 제어가 잘 이루어짐을 확인하였고, 인버터의 출력전류와 탱크회로의 공진전압의 위상이 동일하게 제어되는 것을 확인하였다.

따라서 본 논문에서 제시한 제어회로 설계방법 및 제어 알고리즘은 넓은 출력범위를 갖는 단조용 유도가열 전원장치 시스템에 널리 사용될 것으로 예상된다.

참 고 문 헌

- [1] Ian Wallace, "A Unity-Power-Factor Three-Phase PWM SCR Rectifier for High-Power Applications in the Metal Industry" IEEE Trans. Ind. Applicant, vol. 38, pp. 898 - 908, Jul./Fug. 2002
- [2] Bong-Hwan Kwon, "A Fully Software-Controlled PWM Rectifier with Current Link", IEEE Trans. Ind. Applicant, vol. 40, pp. 355 - 363, June. 1993