위성용 전원을 위한 연속 입력 전류 플라이백 컨버터

이주영[1] 박정언[2] 한상규†
국민대학교 POESLA[1] 한국항공우주연구원[2]

Flyback converter with continuous input current for satellite power applications

Ju-Young Lee[1] Jeong-Eon Park[2] Sang-Kyoo Han†
Kookmin University POESLA[1] Korea Aerospace Research Institute[2]

ABSTRACT

본 논문은 연속적인 입력 전류와 낮은 스위치 전압 스트레스를 갖는 플라이백 컨버터를 제안한다. 보조 권선과 직류 차단 캐패시터를 사용하여 기존 플라이백 컨버터(CFB)의 불연속적인 입력 전류의 리플을 저감시킨다. 이를 통해 입력 전류의 di/dt를 감소시켜 낮은 EMI 특성을 갖도록 한다. 그 결과 입력 필터 크기를 줄일 수 있으며 낮은 실효 입력 전류 때문에 인공위성의 캐패시터 수명을 연장 시킬 수 있다. 또한, 하나의 스위치와 다이오드를 추가하여 스위치 전압 스트레스를 감소시킨다. 그러므로 제안 회로는 스위칭 손실이 작으며, 작은 온 저항($R_{ds(on)}$)을 갖는 스위치 적용이 가능하여 도통 손실을 저감시켰다. 본 논문에서는 제안 회로의 모드 분석과 이론적인 분석을 제시한다. 제안 회로는 현재 인공위성에 사용하는 입출력 사양인 입력 전압 50 V, 출력 전압 15V, 출력 전력 100W의 사양으로 시뮬레이션을 진행하였다. 이 결과를 통해 제안 회로의 타당성을 증명한다.

1. 서론

인공위성은 주 전력원으로 베터리를 사용하며 무게 감소와 안정도가 매우 중요한 장치다. 스위치 개수가 감소할수록 회로의 안정도는 증가하므로 절연형 플라이백 컨버터는 부품수가 적고 간단한 구조로써 널리 사용되는 회로이다. 그러나 CFB는 입력 전류가 불연속적이기 때문에 di/dt가 큰 단점을 가지고 있다. 이는 큰 EMI 특성을 나타내는 주요한 원인이다.[1] 이 때문에 다른 장치들 간에 간섭 및 방해가 발생하며 이를 방지하기 위하여 큰 입력 필터가 필요하다. 그 결과, 입력 필터 부피가 증가하여 낮은 전력 밀도를 갖게 된다. CFB는 누설 인덕터에 저장된 에너지 때문에 스위치 전압 스트레스가 상승하는 단점을 가지고 있다. 이는 고 내압 FET를 사용하거나 스위치 내압을 낮추기 위한 추가적인 스너버 회로가 필요하다. 고 내압 스위치의 경우 높은 $R_{ds(on)}$을 갖는 특성이 있다. 때문에 고 내압 스위치를 사용하는 경우 높은 스위치 도통 손실이 발생하게 되며 스위치 전압 상승을 막기 위한 별도의 스너버를 사용하는 경우 그에 따른 손실이 발생하게 된다.

제안 회로는 CFB에 보조 권선과 직류 차단 캐패시터를 사용하여 입력 전류 리플을 감소시켰다. 1차 측 누설 인덕턴스(L_{k1})와 보조 권선 측 누설 인덕턴스(L_{k2})의 비율에 의해 CFB의 입력 전류(i_{in_c})의 교류 성분을 1차 측과, 보조 권선 측으로 나누었다. 만약 L_{k1}이 L_{k2} 보다 충분히 크다면 i_{in_c}의 직류 성분

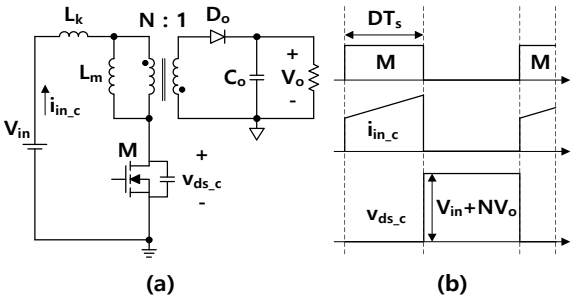

그림 1 기존 플라이백 컨버터 (a)회로도 (b)입력 전류 및 스위치 전압 파형

Fig. 1 A Conventional flyback converter (a)Circuit diagram (b)Input current and switch voltage stress waveform

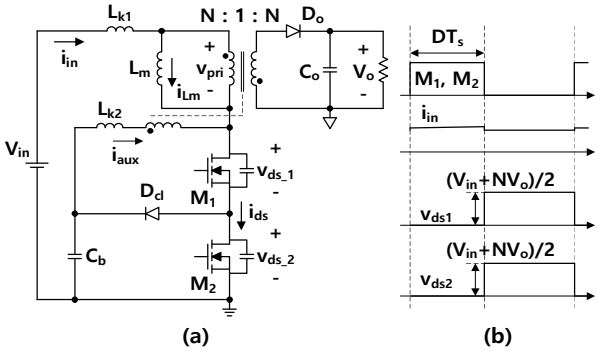

그림 2 제안 플라이백 컨버터 (a)회로도 (b)입력 전류 및 스위치 전압 파형

Fig. 2 A proposed flyback Converter (a)Circuit diagram (b)Input current and switch voltage stress waveform

은 대부분 1차 측으로 흐르게 되며 보조 권선에는 교류 성분만 흐르게 된다. 이를 통해 입력 전류의 di/dt는 크게 감소한다. 그 결과 제안 회로는 낮은 EMI 특성을 갖게 되어 작은 입력 필터 적용이 가능하여 입력 필터 무게 및 손실 감소를 이룰 수 있다. 게다가 실효 입력 전류의 감소로 인공위성의 베터리 수명이 향상 및 수량 감소를 기대할 수 있다.

CFB의 단점은 스위치 전압 스트레스(v_{ds})가 높아 스위치 손실이 크다는 것이다. 하나의 스위치와 클램핑 다이오드를 사용하여 제안 회로는 스위치 전압 스트레스를 감소시킨다. 2개의 스위치를 직렬로 배치하고 아래쪽 스위치(M_1)는 클램핑 다이오드(D_{cl})에 의해 V_{in}으로 클램핑 된다. 이를 통해 위쪽 스위치

(M_2) 전압 스트레스(v_{ds2})는 NV_o로 감소하게 된다. 이러한 동작을 통해 앞서 설명한 높은 스위치 전압 스트레스의 단점을 개선하여 스위치 손실 감소를 기대할 수 있다.

2. 본론

2.1 제안 회로 동작 원리

그림 2는 제안 플라이백 컨버터 회로도 이다. M_1과 M_2를 주 스위치로 시비율 D로 동시에 구동한다. 제안 회로의 동작원리를 쉽게 설명하기 위하여 그림 3의 간략화된 회로도를 이용한다. 그림 3의 경우 그림 2 대비 주 스위치를 하나로 줄였으며 회로 동작에 관여하지 않는 클램프 다이오드(D_{cl})를 제거한 회로이다. 또한 모드 분석을 용이하게 하기 위해 L_{k2}를 무시한다. L_{k2}까지 고려하였을 때 입력 전류(i_{in})와 보조 권선 전류(i_{aux})에 대한 분석은 3장에서 상세히 다룬다. 또한 그림 3은 제안 회로의 각 모드별 회로 동작과 주요 동작 파형을 나타내고 있으며 한 주기 동안 2개의 모드로 나누어 설명한다.

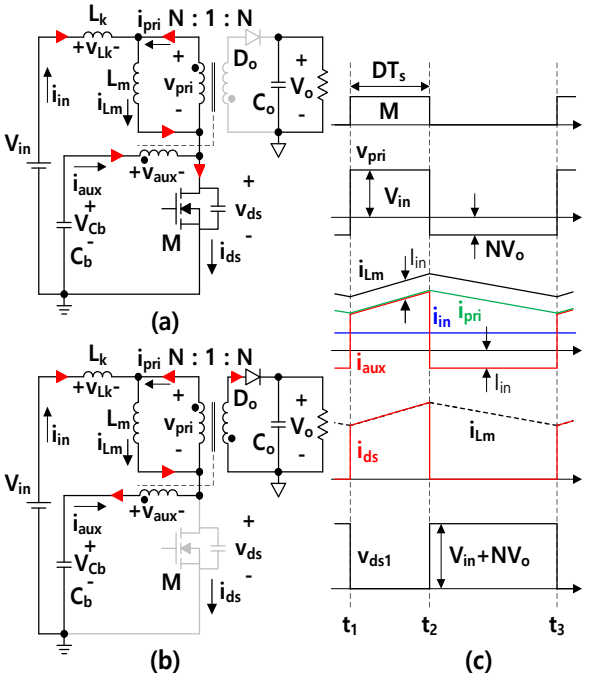

그림 3 제안 플라이백 컨버터 간략화 회로도
(a)Mode 1(t_1~t_2) (b)Mode 2(t_2~t_3) (c)주요 동작 파형

Fig. 3 A simplified circuit diagram of the proposed flyback converter Mode 1(t_1~t_2) (b)Mode 2(t_2~t_3) (c)Opereation key waveforms

모드 분석에 앞서 해석의 편의를 위해 다음과 같은 가정을 한다.

i. 스위치 M은 출력 캐패시터(C_{ds})를 제외하고 이상적이다.
ii. 출력 다이오드(D_o)는 이상적이다.
iii. 출력 캐패시터(C_o)와 직류 차단 캐패시터(C_b)는 각각 V_o와 V_{Cb}를 유지할 수 있도록 전압이 일정할 만큼 충분히 크다.
iv. 정상 상태에서 voltage-second balance에 의해 트랜스포머 1차 측과 보조 권선 측의 평균 전압은 0 V 이므로 V_{Cb} = V_{in}이다.
v. 트랜스포머는 이상적이며 '1차':'2차':'보조 권선'의 턴비는 N_p:N_s:N_a 이며 N_p=N_a로 하여 N:1:N로 표시한다. 자화 인덕턴스는 L_m으로, 누설 인덕턴스는 L_k 하나로 본다.
vi. L_m은 L_k보다 충분히 크다.
vii. '가정 iv.'와 N_p = N_a 에 의해 v_{pri} = v_{aux}이므로 v_{Lk1}은 KVL에 의해 항상 v_{Lk} = V_{in}-V_{Cb}+v_{aux}-v_{pri} = 0 V를 유지한다. 따라서 i_{in}은 직류 전류 I_{in}으로 유지된다.

제안 회로의 동작은 CFB과 모두 동일하므로 i_{in}과 i_{aux}에 대한 설명을 위주로 한다. 모드 1 [t_1~t_2]은 스위치 M이 단락되어 있는 구간이며 L_m에 에너지가 쌓이는 구간이다. 2차 측 다이오드(D_o)가 도통하지 않으므로 트랜스포머 커플링에 의해 트랜스포머 1차 측 전류(i_{pri})와 i_{aux}의 크기는 동일하다. 트랜스포머 1차 측 dot 노드에서 KCL에 의해 i_{pri}+i_{in}=i_{Lm} 이므로 i_{aux}는 수식 (1)과 같다.

$$\mathbf{i_{aux}(t) = i_{pri}(t) = i_{Lm}(t) - I_{in}} \quad (1)$$

이때 스위치 전류(i_{ds})는 i_{aux}와 i_{pri}가 같으므로 트랜스포머 non-dot 노드의 KCL에 의해 CFB와 동일하게 i_{Lm}이 그대로 흐른다. 모드 2 [t_2~t_3]는 M이 개방되며 L_m에 쌓인 에너지가 2차 측으로 전달되는 구간이다. i_{ds}=0 이므로 1차 측 GND 노드에서의 KCL에 의해 수식 (2)와 같다.

$$\mathbf{i_{aux}(t) = -I_{in}} \quad (2)$$

이를 통해 CFB와 마찬가지로 모드 2에서 L_m에 저장된 에너지가 온전히 2차 측으로 전달됨을 알 수 있다.

2.1 제안 회로 상세 분석

2.1.1 연속적인 입력 전류 원리

2.1절 제안 회로 동작 원리에서는 해석의 편의를 위해 여러 누설 인덕터를 트랜스포머 1차 측에 하나의 누설 인덕터 L_k로 가정하였다. 하지만 실제로 보조 권선 측에도 누설 인덕터 L_{k2}가 존재하며 이를 적용하여 모드 1의 등가회로를 그리면 그림 4와 같다. 수식 (3)~(5)는 DT_s(Mode 1 구간) 동안 L_m, L_{k1}, L_{k2}에 걸리는 전압을 나타내고 있으며 수식 (4)와 (5)를 정리하면 V_{Lk1}=V_{Lk2}임을 알 수 있다.

2.1절 제안 회로 동작 원리에서 알 수 있듯이 제안 회로의 i_{Lm}은 CFB 동작과 동일하게 DT_s 동안 상승한다. 이 때 기존 flyback 컨버터의 경우 i_{in}이 i_{Lm}과 같지만 제안 회로의 경우 i_{Lm}의 변화량을 i_{in}과 i_{aux}로 나뉘어 감당하게 된다. 이때 L_{k1}, L_{k2}에 걸리는 전압이 동일하므로 두 인덕턴스 비율에 의해 i_{Lm}의 전류의 변화량이 분배된다. 이로써 L_{k1}이 L_{k2} 보다 충분히 크다면 연속적인 입력 전류를 얻을 수 있다.

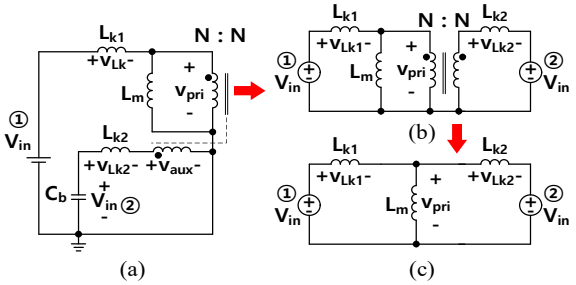

그림 4 제안 플라이백 Mode 1 등가 회로 도출 과정 (a) Mode 1 회로 (b) "(a)" 재배치 (c) 최종 등가 회로

Fig. 4 The proposed flyback equivalent circuit extraction process at mode 1 (a) Mode 1 circuit (b) "(a)" rearrangement (c) final equivalent circuit

$$V_{pri} = V_{in1} \cdot \frac{L_m // L_{k2}}{L_{k1} + L_m // L_{k2}} + V_{in2} \cdot \frac{L_m // L_{k2}}{L_{k2} + L_m // L_{k1}} \quad (3)$$

$$V_{Lk1} = V_{in1} \cdot \frac{L_{k1}}{L_{k1} + L_m // L_{k2}} - V_{in2} \cdot \frac{L_m // L_{k1}}{L_{k2} + L_m // L_{k1}} \quad (4)$$

$$V_{Lk2} = -V_{in1} \cdot \frac{L_m // L_{k2}}{L_{k1} + L_m // L_{k2}} + V_{in2} \cdot \frac{L_{k2}}{L_{k2} + L_m // L_{k1}} \quad (5)$$

2.1.2 스위치 전압 스트레스 감소

CFB의 경우 스위치 전압 스트레스는 V_{in}+NV_o이다. 스위치 전압 스트레스를 줄이기 위하여 제안 회로는 2개의 스위치를 그림 5와 같이 직렬 배치하였다. 단순히 두 개의 스위치를 직렬 배치할 경우 스위치가 개방 되는 동안 두 스위치의 임피던스 차이로 인해 한쪽 스위치에 큰 전압 스트레스가 발생될 수 있다. 이를 방지하기 위해 제안 회로는 위쪽 스위치(M_2)에만 게이트-오프 저항(R_{off})을 추가하여 V_{ds1}보다 V_{ds2}가 천천히 상승하도록 하였으며 아래쪽 스위치(M_1) 드레인에 클램프 다이오드(D_{cl})와 직류 차단 캐패시터(C_b)를 연결하여 V_{ds1}이 V_{in}으로 클램핑 되도록 하였다. 결과적으로 V_{ds2} 또한 NV_o로 줄어들게 된다.

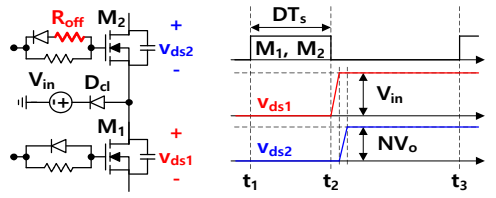

그림 5 제안 플라이백 스위치 구조 및 전압 스트레스
Fig. 5 The proposed flyback switch structure and voltage stress

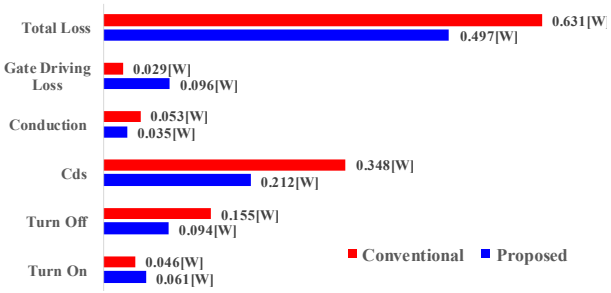

그림 6 제안 회로 및 기존 플라이백 스위치 손실 비교
Fig. 6 Comparison of proposed circuit and conventional flyback switch loss

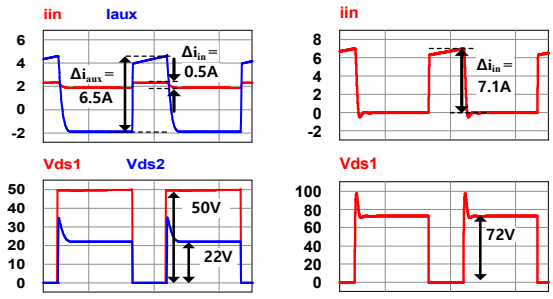

그림 7 제안 회로 및 기존 플라이백 시뮬레이션 결과 비교
Fig. 7 Comparison of proposed circuit and conventional flyback simulation result

CFB 대비 스위치 전압 스트레스 감소로 인해 턴-오프 및 C_{ds} 손실이 감소되며, $R_{ds(on)}$이 작은 저 내압 스위치 선정이 가능하기 때문에 스위치 도통 손실이 줄어들게 되어 전체 스위치 효율은 증가하게 된다. 그림 6은 제안 회로와 기존 회로의 이론적 스위치 손실을 나타낸다. 제안 회로에 적용한 스위치는 내압 80V인 BSC052N08NS5 2개, 기존 회로에 적용한 스위치는 내압 150V인 BSC160N15NS5 1개이며 이 소자들의 파라미터로 이론적인 손실 계산을 하였다. 스위치를 2개 사용하더라도 앞서 설명한 장점들을 통해 전체 스위치 손실은 기존 플라이백 대비 약 21% 감소하였다.

3. 제안 회로 시뮬레이션 결과

제안회로의 타당성 검증을 위하여 CFB와 제안 회로의 PSIM 시뮬레이션을 진행하였다. 시뮬레이션에 사용된 사양 및 소자 파라미터는 V_{in}=50V, V_o=15V, P_o=100W, L_m=76uH, f_{sw}=300kHz, N_p:N_s:N_a=6:4:6, L_{k1}=3.4uH, L_{k2}=0.26uH, C_b=10uF 이다. 그림 7은 제안 회로와 CFB 시뮬레이션 결과를 나타내고 있다.

시뮬레이션 결과를 비교해보면 CFB의 경우 입력 전류가 불연속적이며 전류 리플은 7.1 A 수준이지만 제안 방식의 경우 입력 전류 리플이 0.5 A 수준으로 매우 작다. 이는 L_{k1}과 L_{k2}의 비율과 동일하여 이론적인 분석의 타당함을 보이고 있다. 입력 전류의 나머지 교류 성분은 보조 권선이 감당함을 확인할 수 있다. 스위치 전압 스트레스 또한 이론 분석과 같이 제안 회로의 V_{ds1}은 V_{in}=50V로 클램핑되며 V_{ds2}는 NV_o=22V임을 확인하였다.

4. 결론

본 논문에서는 기존 플라이백 컨버터에 보조 권선과 직류 차단 캐패시터를 적용하여 입력 전류 리플을 최소화하였다. 입력 전류 리플이 최소화되어 입력 필터 사이즈를 감소시킬 수 있으며 실효 입력 전류가 감소되었다. 이로 인해 입력 필터 손실 감소, 전체 무게 감소, 배터리 수명 향상을 이루게 된다. 또한, 2개의 스위치를 직렬 배치하여 전압 스트레스 감소를 이루었다. 이를 통해 턴-오프 및 C_{ds} 손실은 감소되며 $R_{ds(on)}$이 작은 낮은 내압의 스위치를 선정하여 스위치 도통 손실 저감을 이루게 된다. 이론적인 분석 및 제안 회로의 타당성을 검증하기 위하여 100W급 시뮬레이션을 진행하였으며 앞서 제시한 바를 모두 증명하고 있다. 따라서, 제안 회로는 연속적인 입출력 전류를 요구하는 차세대 정지궤도 인공위성 전원회로에 매우 적합하다.

본 논문은 한국항공우주연구원(KARI) 연구비 지원에 의하여 연구되었음(No.1711077907 : KOMPSAT-7 Program).

참 고 문 헌

[1] C. S. Leu, C. S. Wu, T. Y. Chou and S. L. Jung, "A novel dual-switch forward converter with input current ripple reduction," 2015 IEEE 2nd International Future Energy Electronics Conference (IFEEC), Taipei, 2015, pp. 1-5.