

4가지 무접합 나노선 터널 트랜지스터의 기판 변화에 따른 특성 분석

오종혁 · 이주찬 · 유운섭
한경대학교 전기전자제어공학과

Characteristic Analysis of 4-Types of Junctionless Nanowire Field-Effect Transistor

Jong Hyuck Oh · Ju Chan Lee · Yun Seop Yu

Dept. of Electrical, Electronic and Control Eng., Hankyong National University

E-mail : rnsdlr7@daum.net

요 약

무접합 나노선 터널 전계 효과 트랜지스터(junctionless nanowire tunnel field-effect transistor; JLNW-TFET)에서 소스(p+), 채널(i), 드레인(n) 물질로 실리콘 및 게르마늄을 사용하여 이 구조에 대한 문턱전압 이하 기울기(subthreshold swings; *SS*)와 구동전류를 관찰했다. 소스-채널을 게르마늄-실리콘일 때 실리콘-실리콘, 실리콘-게르마늄, 게르마늄-게르마늄 구조보다 구동전류가 최대 1000배 증가하였고, 실리콘-실리콘 구조가 다른 구조에 비해 최소 *SS*가 최대 5배 이상 감소하였다.

ABSTRACT

Subthreshold swings (*SS*s) and on-currents of four types of junctionless nanowire tunnel field-effect transistor(JLNW-TFET) are observed. Ge-Si structure for the source-channel junction has the highest drive current among Si-Si, Si-Ge, and Ge-Ge junction, and the drive current increases up to 1000 times compared to others. Minimum *SS* of Si-Si junction is reduced by up to 5 times more than others.

키워드

문턱전압 이하 기울기, 드라이브 전류, 터널 트랜지스터, 무접합 나노선 트랜지스터

I. 서 론

터널트랜지스터(tunnel field-effect transistor; TFET)는 최근 연구를 통해 상온에서 60 mV/dec 보다 낮은 문턱전압 이하 기울기(subthreshold swing; *SS*)를 가지고 차단전류가 낮아 MOSFET보다 좋은 성능을 가지고 있음이 밝혀졌다[1-2]. 하지만 TFET는 터널링한 전자의 재결합으로 인한 trap-assisted tunneling(TAT)와 역방향 전류(ambipolar current)의 발생으로 on current가 낮아 실용화하기 어렵다. 문제점을 극복하기 위해 많은 방법들이 고안되었고, 그 중 무접합 나노와이어 터널 전계 효과 트랜지스터(junctionless nanowire tunnel field-effect transistor; JLNW-TFET)는 TAT와 역방향 전류를 해결함으로써 planner-TFET보다 낮은 *SS*와 차단전류를 구현하는데 성공했다

[3]. 본 논문에서는 JLNW-TFET 구조에 실리콘과 게르마늄 구성에 따른 구동 전류와 *SS*를 시뮬레이션을 통해 관찰하고자 한다. 실리콘, 게르마늄의 조합으로 구성된 4가지의 구조를 시뮬레이션 하여 각각의 구동전류와 문턱전압 이하 기울기를 비교하여 JLNW-TFET의 연구에 가이드 라인을 제시하고자 한다.

II. 구조 및 시뮬레이션 모델

그림1은 JLNW-TFET의 2D구조를 나타낸다. T-body는 5 nm, Device width는 0.1 μ m, 산화막은 하프늄 옥사이드(HfO₂)로 두께는 2 nm로 구성했다. planner TFET에서는 P-I-N 구조로 게이트가 채널영역에서 에너지 밴드를 변화시켜 P-I에서 생

기는 밴드대 밴드 터널링(band-to-band tunneling; BTBT)에 영향을 주어 동작한다. JLNW-TFET에서는 P-N 구조로 접합 부분에서 BTBT가 발생하며, 이 때 발생한 전자가 N형 영역을 지날 때 게이트가 만드는 에너지 장벽으로 인해 전자의 흐름이 제어된다.

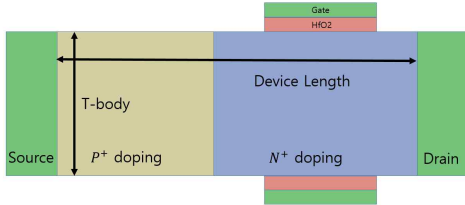
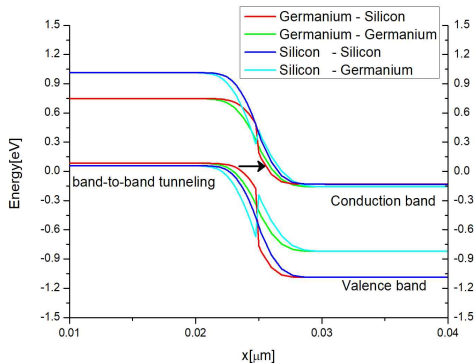


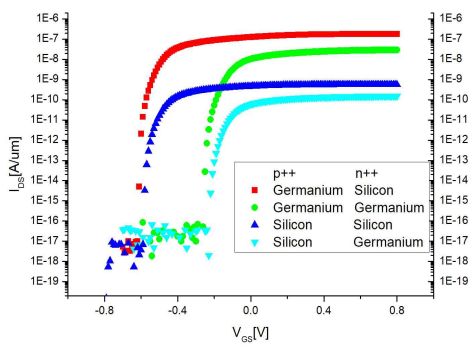
그림 1. JLNW-TFET의 2D 단면구조[2].

TCAD 시뮬레이션은 Silvaco의 ATLAS[4]를 사용했다. 사용한 모델은 consh, auger, bgn, bbt.nonlocal 모델을 사용했다[4].

III. 시뮬레이션 결과



(a)



(b)

그림 2. (a) P-N접합 부근의 에너지 밴드. (b) 각 구조별 전류-전압 특성곡선($V_{DS}=0.1$ V).

그림2(a)는 각 구조별 P-N접합 부근의 에너지 밴드를 나타낸다. JLNW-TFET에서 P형 반도체의 가전자대(Valence band)와 N형 반도체의 전도대(Conduction band)가 일치하면서 BTBT가 나타나 P형 반도체에서 N형 반도체로 전자가 이동한다. 이동하는 전자는 가전자대와 전도대가 근접할수록 늘어나 구동전류가 증가한다. 그림2(a)의 에너지 밴드 그래프에서 게르마늄-실리콘 구조가 가전자대와 전도대가 가장 인접해 있는 것을 볼 수 있다. 그림2. (b)에서 알 수 있듯이 게르마늄-실리콘 구조에서 구동전류가 가장 크다. 그림2(b)는 전류-전압 특성을 나타낸다. 각 구조의 구동전류와 SS 를 관찰하면 게르마늄-실리콘에서 구동전류는 $1.8 \times 10^{-7} A/\mu m$ 로 관찰되고 최소 SS 는 $21.1 mV/dec$ 이다. 게르마늄-게르마늄에서 구동전류는 $2.9 \times 10^{-8} A/\mu m$, 최소 SS 는 $11.9 mV/dec$ 로 관찰된다. 실리콘-실리콘의 구동전류는 $5.7 \times 10^{-10} A/\mu m$, 최소 SS 는 $4.6 mV/dec$ 로, 실리콘-게르마늄 구동전류는 $1.5 \times 10^{-10} A/\mu m$, 최소 SS 는 $5.8 mV/dec$ 로 관찰된다. 게르마늄-실리콘으로 구성된 소자가 구동전류가 다른 구조에 비해 최대 1000배 증가했고 실리콘-실리콘으로 구성된 소자는 다른 소자들에 비해 최소 SS 가 최대 5배 감소했다.

IV. 결론

본 논문에서는 TFET의 문제점인 TAT와 ambipolar current 발생 문제를 해결하기 위해 고안된 JLNW-TFET에서 물질 성분에 변화를 주어 그에 따른 구동전류와 SS 를 관찰하였다. 제안된 구조에서 게르마늄-실리콘으로 구성된 소자가 구동전류가 다른 구조에 비해 최대 1000배 증가하였고, 실리콘-실리콘으로 구성된 소자는 다른 소자들에 비해 최소 SS 가 최대 5배 감소하였다.

References

- [1] W. Y. Choi, B. G. Park, "Tunneling field-effect transistors (TFETs) with subthreshold swing (SS) less than 60 mV/dec," *IEEE Electron Device Letters*, Vol.28, pp.743-745, July 2007.
- [2] W. G. Vandenberghe, B. Soree, W. Magnus, "Field Induced quantum confinement in Indirect Semiconductors: Quantum mechanical and modified semiclassical model," in *proc. of IEEE SISPAD*, pp.271-274, October 2011.
- [3] J.-C. Lee, T. J. Ahan, Y. S. Yu, "Si-Ge Hetero PN TFET with junctionless nanowire FET," in *Proc. of KCS2018*, p. 45, 2018.
- [4] ATLAS Users Manual, Silvaco Int., Santa Clara, CA, 2014.